

4 (83)' 2010

ІНФОРМАЦІЙНО -КЕРУЮЧІ СИСТЕМИ НА ЗАЛІЗНИЧНОМУ ТРАНСПОРТІ

Виходить 6 разів на рік
Видається з 23 квітня 1996 р.

INFORMACIJO-KERUÛCI SISTEMI NA ZALIZNICNOMU TRANSPORTI

Видання

Державної адміністрації залізниць України

Української державної академії залізничного транспорту

Міжнародна видавнича рада

Бочков К.А. (Білорусь)
Данько М.І. (Україна)
Загарій Г.І. (Україна)
Зубко А.П. (Україна)
Jiang Xin Hua (China)
Кравцов Ю.О. (Росія)
Негрей В.Я. (Білорусь)
Остапчук В.М. (Україна)
Решетняк М.І. (Україна)
Сапожніков Вал.В. (Росія)
Соболев Ю.В. (Україна)
Шепко Н.А. (Україна)

Бритов Г. С., Мироновский Л. А.

Функциональное диагностирование систем с модальным управлением..... 3

Твердохлебов В. А.

Автоматическое управление в системе эксплуатации железных дорог 10

Пустовойтов П.Е.

Формирование самоподобного случайного потока на основе распределения Парето..... 13

Кривуля Г. Ф., Сыревич Е. Е., Карасев А. Л.

Представление списка соединений в системах логического синтеза..... 20

Сафронов В. В.

Метод принятия решений для задач управления железнодорожным транспортом и проектирования его подсистем 23

Скобцов Ю. А., Скобцов В. Ю., Нассер Ияд К. М.

Генерация тестов для неисправностей типа индуцированные импульсы..... 27

Альмадхоун С., Сыревич Е. Е., Шкиль А. С.

Методы поиска ошибок проектирования в HDL– моделях цифровых устройств в условиях неполной спецификации 30

© Інформаційно-керуючі системи на залізничному транспорті, 2010

Дубинская Н. Г.

Модели структурного уровня и диагностируемость локальной компьютерной сети 33

Кривуля Г. Ф., Кучеренко Д. Е. Информационная угроза для компьютерных систем управления как следствие ошибок пользователя	38
Хаханов В. И., Литвинова Е. И., Гузь О. А., Ngene Christopher Umerah Мультипроцессорная архитектура параллельного решения ассоциативно-логических задач	42
Хаханов В. И., Чумаченко С. В., Хаханова А. В., Tiesoura Yves Параллельные мультипроцессорные процесс-модели векторно-логического анализа	51
Соловьев В.М., Сперанский Д.В., Федорова А.Г., Щербаков М.Г., Ирматов П.В. Высокопроизводительные вычисления с использованием метода конечных элементов	58
Мирошник М. А. Королева Я. Ю. Синтез легкотестируемых двумерных сетей клеточных автоматов	69
Гаврилюк В. І., Завгородній О. В. Ймовірнісна модель впливу тягового струму на рейкові кола	73
Котенко В. Н., Ищенко А. И. Технология проектирования интеллектуальных систем поддержки принятия решений на примере задачи диспетчерского управления сортировочной станцией	77
Батаев О. П., Поляков С. В. Анализ компенсационного метода разрешения широкополосных сигналов при превышении допустимого значения отношения мощности помех к шуму на входе приемника	81
Головко А. В. Разработка метода прогностичной оценки угроз от лесных пожаров	85
Жуковицкий И. В. Адаптивная коррекция задания регулятору тормозной позиции	93
Ивченко Ю. Н., Швец О. М., Скалозуб М. В. Методы автоматизированного управления парком электродвигателей железнодорожных стрелочных приводов «по текущему состоянию»	96
Иванов А. П. Усовершенствование нечеткой модели управления режимами тяги поездов	103
МАЛИНОВСКИЙ М. Л., МАЛИНЯК И. М. Сравнительный анализ вариантов структурной организации систем, связанных с безопасностью	107
Данько М. І., Козак В. В., Ломотько Д. В., Альошинский Є. С. Розширення перспектив євроінтеграції системи міжнародних залізничних перевезень України. 111	111
Починок А. В., Лазурик В. М., Сорока Л. С. Компьютерные методы автоматического выделения пиков в цифровых сигналах	116
Епифанов А. С. Метод оценки сложности законов функционирования автоматов на основе дискретных гiv-функций	119
Дербунович Л. В., Караман Д. Г. Синтез самопроверяемых функциональных модулей с использованием класса самодвойственных булевых функций	123
Малиновский М. Л., Семчук Р. В., Пушкар А. Н., Аленин Д. А. Технология автоматизированного проектирования программного обеспечения систем централизации на основе ПЛИС	130

УДК 681.326

АЛЬМАДХОУН С., аспирант,
СЫРЕВИЧ Е. Е., к.т.н., доцент,
ШКИЛЬ А. С., к.т.н., доцент (ХНУРЭ)

Методы поиска ошибок проектирования в HDL– моделях цифровых устройств в условиях неполной спецификации

Представил д.т.н., профессор Кривуля Г.Ф.

Введение

Одной из главных задач при поиске ошибок проектирования в HDL– моделях цифровых устройств является отсутствие эталонной модели. При диагностировании аппаратной реализации цифровых устройств всегда присутствовала или аналитическая (табличная) модель устройства, по которой можно было вычислить эталонные реакции в любой точке схемы, или имелось в наличии идеальное работоспособное устройство, эталонные реакции для которого можно было получить в ходе физического эксперимента. При диагностировании кода HDL– модели, как правило, имеется только код, правильность которого и должна быть проверена в ходе диагностического эксперимента, и спецификация, по которой данный код составлялся. Проблема получения эталонов при функциональной верификации состоит в том, что спецификация обычно неформальная (нет однозначного соответствия между входными воздействиями и выходными реакциями) и неполная (не все режимы кода описаны). Именно эти две причины и приводят к тому, что в явном виде реакции часто получить оказывается невозможно.

Постановка задачи

Модели на языках описания аппаратуры обладают свойством двойственности. С одной стороны, они формально выглядят и ведут себя как код на языках программирования; с другой стороны, обладают рядом отличий, присущих аппаратуре (сигналы, параллелизм, синтезируемость). С точки зрения уменьшения размерности задачи диагностирования необходимо подойти к HDL–коду как к аппаратуре и соответственно с этим строить тесты и проводить диагностические экс-

перименты с использованием процедур аппаратной тестовой диагностики. HDL–модель – типизирована и область возможных значений данных обусловлена спецификацией, что сужает поле диагностирования.

Таким образом, поставлена цель разработать такие методы поиска ошибок проектирования в HDL–моделях цифровых устройств, которые, с одной стороны, позволят выполнить диагностирование HDL–модели с максимальной полнотой за приемлемое время, а с другой стороны, решат проблему неполноты спецификации.

Модель объекта диагностирования

Исходя из двойственности HDL–модели, определим характер возможных ошибок, их влияние на конечную реализацию (устройство после синтеза) и методы поиска. Вместо термина «дефект» и «неисправность» в дальнейшем будет использоваться понятие «ошибка проектирования». Для HDL–моделей вводится модель ошибки проектирования, соответствующая ошибке в любом операторном выражении и не относящаяся к синтаксическим ошибкам.

В качестве модели объекта диагностирования можно эффективно использовать графовое представление описания устройства на HDL. Описание на HDL представляется в виде двух графов. Информационный I–граф описывает поток данных и их преобразование (подобно операционному автомату в классической композиционной модели с микропрограммным управлением). I–граф содержит два типа вершин: операнды и функции, которые ограничены синтезируемым подмножеством HDL (то есть конструкциями, которые имеют физические эквиваленты в системах синтеза и имплементации в САПР). Управляющий C–граф соответствует цепочке условий, при выполнении которых выполняется тот или иной оператор. C–граф содержит

© С. Альмадхоун, Е. Е. Сыревич, А. С. Шкиль, 2010

конструкції вєтвления из исходного описания ЦУ, т.е. это граф с 2-мя типами вершин: условия и метки. Вершины условий содержат вычисляемые условия. Вершины меток – конечные, не имеющие входной дуги и содержащие имя метки. Результат моделирования С-графа – набор меток (метка), по которым осуществляются переходы в I-графе.

Учитывая, что операторы HDL, выбранные в качестве функциональных примитивных элементов (ПЭ), не содержат внутри себя ошибок, очевидно, что подача на ПЭ тестов проверки исправности является нецелесообразной. Поэтому смысл тестирования ПЭ состоит не в проверке функционирования, а в идентификации его типа. Таким образом, на ПЭ необходимо подавать такие тестовые наборы, чтобы после анализа реакций на них можно идентифицировать тип (функцию) ПЭ и отличить его от других ПЭ. Такие различающие последовательности (РПС) позволяют найти ошибки, связанные с заменой операторов в HDL-коде. Выбор сделан в пользу РПС, а не стандартных проверяющих тестов в основном потому, что в основе построения проверяющих тестов лежат понятия транспортирования и активизации пути, по которому неисправность транспортируется на внешний выход схемы. А это не всегда представляется возможным сделать, так как в HDL-коде функциональные неисправности могут быть замаскированы дальнейшими вычислениями таким образом, что ошибка не будет наблюдаться на внешнем выходе.

Для декомпозиции исходного графа используются контрольные точки (КТ) (аналогично КТ при генерации тестов, которые позволяли «разбить» путь активизации и определить границы подграфов). Данные КТ будут выходами каждого из подграфов. Таким образом, ошибка проектирования транспортируется на внешний выход каждого подграфа. Особенностью диагностирования HDL-модели является отсутствие эталонного HDL-кода, поэтому вычислить эталонные значения сигналов во всех КТ без привлечения внешних способов невозможно. Исходя из этого, определяются два типа КТ, используемых при поиске места ошибки в HDL-коде в условиях отсутствия исчерпывающей (полной) спецификации. КТ первого рода – сигналы (переменные) модели, которые наблюдаемы и эталонные значения которых известны из спецификации. КТ второго рода – сигналы (переменные) модели, значения которых наблюдаемы, но до начала диагностического эксперимента эти значения неизвестны.

Способы получения эталонов

Можно выделить три способа получения эталонов.

1. По спецификации. В спецификации эталоны заданы явно или неявно. Спецификация на цифровое устройство задается в неформальном виде, обычно в словесной форме. На основании опыта инженер-

проектировщик может выделить эталонные реакции или вычислить их, если они заданы в качестве алгоритма функционирования, временных диаграмм и т.д.

2. С использованием внешней моделирующей системы. Если спецификация содержит алгоритм работы устройств, то можно создать программную моделирующую систему либо эмулятор, позволяющие получить эталонные реакции автоматически путем подачи полученных тестовых воздействий на такую систему. При этом необходимо сделать допущение, что такая внешняя система является идеальной.

3. Итеративный интерактивный процесс. Основой данного подхода служит предположение о том, что инженер-разработчик для любых входных данных может вручную по спецификации или каким-либо другим способом получить реакции разрабатываемого устройства, если предлагаемые для вычисления данные соответствуют описанным в спецификации состояниям.

Общая методика диагностирования

Таким образом, общую методику диагностирования HDL-модели можно определить такой последовательностью шагов [1].

1. Составление модели на основе I-графа и С-графа, «разрыв» обратных связей в этой модели.

2. Определение класса ошибок проектирования, составление РПС для этих ошибок, тестирование модели на основе подачи РПС и сравнение с имеющимися эталонами.

3. Сужение области подозреваемых дефектов на основе структурного метода для многовыходовых моделей.

4. Применение структурного метода поиска для подграфов только с КТ первого рода.

5. Применение структурно-функционального метода обратного прослеживания для «доискивания» в подграфах, ограниченных КТ первого рода.

Известно немного HDL-моделей реальных цифровых устройств КТ первого рода, в которых заданы значения эталонных сигналов до начала написания кода. Поэтому локализация до подграфа с выходной КТ первого рода является недостаточной. Желательно локализацию ошибочных операторов проводить до КТ второго рода, но эталонов нет и взять их нигде. Выходом из этого противоречия является применение в подграфе, где выходом является КТ первого рода, метода обратного прослеживания, который первоначально был ориентирован на поиск константных неисправностей в цифровых схемах в условиях отсутствия эталонов во внутренних точках. Данный метод иногда называют методом «доискивания». Суть метода состоит в следующем: если на внешнем выходе модели реальное значение не совпадает с эталонным, то выполняется импликация назад с использованием условий существенности до тех пор, пока «исчезнет»

различие между реальными значениями и эталонными. Последняя из линий схемы, на которой наблюдалось несовпадение, признается неисправной. Для использования этого метода при «доискивании» в классе эквивалентных ошибок при диагностике HDL-кода необходима модификация метода [2]. Принимаются следующие положения: класс неисправностей – замена функционального элемента; в качестве тестов используются РПС для каждого ФЭ (оператора HDL); неисправным (ошибочным) признается ФЭ, на входах которого наблюдалось последнее несовпадение с эталоном.

Алгоритм выполнения «доискивания» следующий:

1. Выполняется моделирование тестов на реальной модели до внешнего выхода (КТ).
2. Если на выходе обнаружено несовпадение с эталоном, то выполняется обратное прослеживание, путем пересечения текущего вектора с условиями существования функционального элемента.
3. Обратное прослеживание идет путем пересечения текущего вектора с условиями существования функционального элемента до тех пор, пока результат не равен \emptyset .
4. Из непустых пересечений формируется подмножество подозреваемых элементов (операторов HDL-кода).

Выводы

Предложенный метод поиска дефектов (ошибок проектирования) для верификации HDL-моделей позволяют не только говорить о наличии ошибки проектирования в модели, но и локализовать место её возникновения до оператора HDL-кода.

Литература

1. Шкиль А.С., Сыревич Е.Е., Кучеренко Д.Е., Фастовец Г.П. Методы поиска ошибок проектирования в HDL-коде // Радиоэлектроника и информатика. – Харьков. – 2008 – № 3. – С. 47–53.
2. Шкиль А.С., Сыревич Е.Е., Кучеренко Д.Е., Самар Альмадхоун. Метод обратного прослеживания для поиска ошибок проектирования в HDL-коде // Радиоэлектроника. Информатика. Управление. – Запорожье. – 2009 – № 2. – С. 86–90.

Резюме

Рассмотрены методы поиска ошибок проектирования в неструктурированном HDL-коде. Предложена общая процедура диагностирования HDL-моделей при неполной спецификации на проектируемое устройство. Разработаны структурные методы поиска ошибок проектирования и метод обратного прослеживания

Розглянуто методи пошуку помилок проектування в неструктурованому HDL-кодi. Запропоновано загальну процедуру діагностування HDL-моделей при неповній специфікації на проєктований пристрій. Розроблено структурні методи пошуку проектування та метод зворотного відслідкування

The methods of design errors search are considered in an unstructured HDL-code. General procedure of HDL-models diagnosing is proposed in case of an incomplete specification on a designed device. The structural methods of design errors search and a method of backtracing are developed

Ключові слова: цифровые устройства, операторы HDL-кода, диагностирование HDL-модели, граф, контрольные точки, ошибка проектирования модели, эталонные реакции

Поступила 02.07.2010 г.