

П. А. БРАНДИС, канд. техн. наук, *В. Н. ПЕХОТА*, *А. Л. КУЛИКОВ*

ПОСТРОЕНИЕ ЦИФРОВЫХ ФИЛЬТРОВ ДЛЯ ОБРАБОТКИ СИГНАЛОВ В РЕАЛЬНОМ МАСШТАБЕ ВРЕМЕНИ

Все более широкое использование цифровых фильтров для обработки сигналов в реальном масштабе времени предъявляет высокие и постоянно возрастающие требования к быстродействию этих устройств. Параллелизм и конвейеризация — два основных структурных метода, применяемых для повышения быстродействия.

Высокое быстродействие при параллельной обработке достигается за счет одновременного выполнения независимых операций задачи; при конвейерной обработке — в результате совмещения процессов реализации нескольких задач или их частей во времени [1; 2].

Однако цифровые фильтры, разработанные с учетом этих основных структурных методов, далеко не всегда удовлетворяют жестким требованиям к устройствам цифровой обработки сигналов в реальном масштабе времени.

Для дальнейшего повышения быстродействия в цифровых фильтрах необходимо наряду с этими методами использовать кодово-матричный метод, сущность которого заключается в следующем [3]. Исходные данные, промежуточные и окончательные результаты представляются в виде двумерных конструкций — кодовых матриц, а операции над числами интерпретируются соответствующими операциями над кодовыми матрицами. Повышение бы-

стродействия устройств цифровой обработки достигается при этом за счет уменьшения времени выполнения операций. Для доказательства преимуществ кодово-матричного метода рассмотрим одну из наиболее сложных операций — операцию умножения. Как известно, в наиболее быстродействующих — матричных умножителях операция умножения выполняется в два этапа: сначала формируется матрица частичных произведений, затем матрица последовательно преобразуется за несколько шагов в однорядный код результата. Как правило, преобразование матриц частичных произведений выполняется с помощью трехвходовых одноразрядных сумматоров.

Рассмотрим процесс преобразования матрицы частичных произведений при разрядности сомножителей, равной восьми (рис. 1), где точками обозначены двоичные цифры, сверху проставлены номера разрядов, а рамками обведены числа, подаваемые на вход одного трехвходового одноразрядного сумматора. Матрица частичных произведений за 4 такта преобразуется в двухрядный код. Для преобразования матрицы частичных произведений до однорядного кода в нашем примере необходимо 15 тактов преобразования.

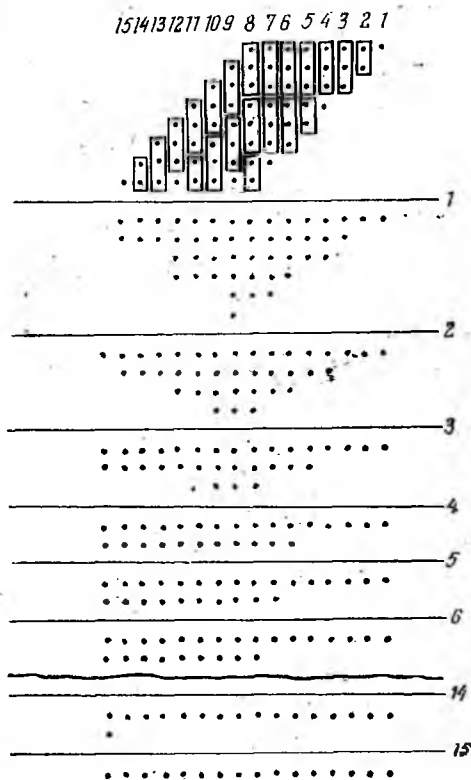


Рис. 1

Таким образом, при переходе к двухрядному коду представления результата возможно сократить время выполнения операций в 3,75 раза. Отметим, что в принципе результат операции можно получить за время, равное времени срабатывания логического элемента T_0 , если представить результат непосредственно в виде матрицы частичных произведений, но дальнейшие вычисления с использованием матриц частичных произведений связаны в первую очередь с резким ростом объема оборудования, поэтому оптимальным является использование двухрядных кодов. При реализации цифровых фильтров, где, как правило, необходимо производить большое количество промежуточных умножений и сложений, использование кодово-матричного метода позволяет значитель-

Библиотека
ХИРЭ
717952

Но повысить быстродействие устройств и тем самым расширить область применения цифровых фильтров.

По аналогии с операцией умножения операцию группового суммирования можно выполнять в следующей последовательности. Сначала формируется кодовая матрица путем поразрядного подпи-

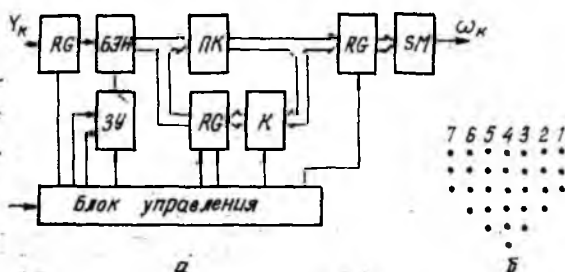


Рис. 2

сывания слагаемых друг под другом, затем полученная матрица последовательно преобразуется до двух- или однорядного кода результата.

В качестве первого примера применения кодово-матричного метода обработки рассмотрим цифровой нерекурсивный фильтр [4], структура которого изображена на рис. 2, а. Этот фильтр реализует последовательный алгоритм фильтрации

$$W_k = \sum_{n=0}^{N-1} A_n \times Y_{k-n},$$

где Y — дискрета входного сигнала; W_k — дискрета выходного сигнала; A_n — коэффициент фильтра; N — порядок фильтра.

Символом К на рис 2, а обозначен коммутатор. Блок элементов И БЭИ обеспечивает формирование матрицы частичных произведений вида рис. 1, а, которая совместно с двухрядным кодом с блока регистров сдвига поступает на входную шину преобразователя кода ПК, образуя многорядный код — кодовую матрицу. Ее вид при разрядности данных $M=4$ приведен на рис. 2, б. В блоке преобразования кода осуществляется преобразование многорядного кода в двухрядный с помощью трехходовых одно-разрядных сумматоров рассмотренным ранее способом.

Возможности цифровых устройств по обработке сигналов в реальном масштабе времени определяются минимально возможным временным интервалом между входными дискретными сигналами, при котором устройство еще будет успевать их обрабатывать. Примем за оценку быстродействия структуры величину этого интервала, считая за единицу время срабатывания логического элемента — $T_э$.

В таблице приведены оценки быстродействия цифрового фильтра при представлении результатов двухрядным (ТОкмм) и одно-

рядным (ТО) кодами. Как видно из сравнения этих данных, применение в структуре цифрового фильтра кодово-матричного метода позволяет повысить быстродействие в 2, 4 — 7, 2 раза.

Более высоким быстродействием обладает цифровой нерекурсивный фильтр [4], изображенный на рис. 3, а. Параллелизм в этой структуре достигается за счет одновременного выполнения операций умножения $Y_k \times A_n$; кодово-матричный метод реализуется за счет представления результатов фильтрации на выходе преобразователя кода двухрядным кодом (сумматор используется при необходимости выдачи результатов вовне в виде однорядных кодов). Результаты перемножения дискретов сигнала, поступающих на первые и вторые входы блоков элементов И, и импульсной характеристики в виде многорядного кода (матриц частичных произведений) поступают на преобразователь кода. Символом УП на рис. 3, а обозначен узел преобразования кода дискреты.

На рис. 3, б показан вид многорядного кода на входе преобразователя кода при количестве дискрет в импульсной характеристике $N=5$ и разрядности данных $M=4$.

| Параметр | Разрядность данных | | | |
|----------|--------------------|-----|-----|-----|
| | 4 | 8 | 16 | 32 |
| ТО кмм | 50 | 70 | 80 | 100 |
| ТО | 120 | 215 | 390 | 725 |
| Т1 кмм | 12 | 16 | 20 | 22 |
| Т1 | 37 | 62 | 100 | 172 |

В таблице приведены оценки быстродействия цифрового фильтра при представлении результатов двухрядным (Т1 кмм) и однорядным (Т1) кодами, из сравнения которых следует, что применение в структуре цифрового фильтра кодово-матричного метода позволяет повысить быстродействие в 3—7, 8 раза. Выигрыш того

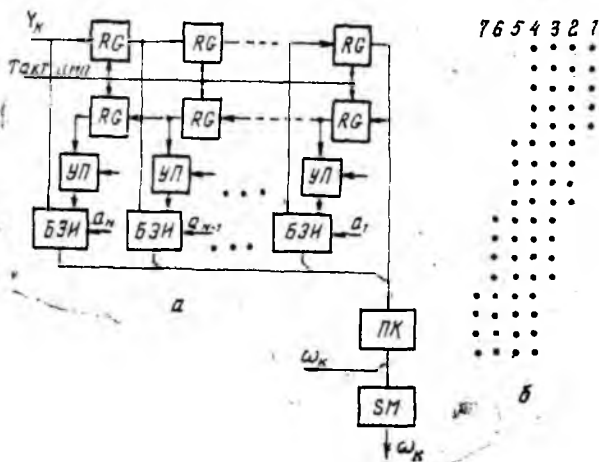


Рис. 3

же порядка можно ожидать при использовании кодово-матричного метода в рекурсивных цифровых фильтрах.

Таким образом, построение цифровых фильтров для обработки в реальном масштабе времени сигналов с высокой частотой дискретизации возможно при комплексном применении наряду с известными методами ускорения вычислительного процесса и кодово-матричного метода. Практическая реализация структуры цифрового фильтра, использующего кодово-матричный метод, наиболее эффективна при использовании СБИС.

Список литературы: 1. Хокни Р., Джессхоуп К. Параллельные ЭВМ. Архитектура, программирование и алгоритмы: Пер. с англ. М., 1986. 392 с. 2. Кожги П. М. Архитектура конвейерных ЭВМ: Пер. с англ. М., 1985. 360 с. 3. Поляков Г. А., Умрихин Ю. Д. Автоматизация проектирования сложных цифровых систем коммутации и управления. М., 1988. 304 с. 4. А. с. 1390782 СССР, МКИ⁴ H03 H17/02. Цифровой фильтр/Г. А. Поляков, П. А. Брандис, А. Л. Куликов, В. Н. Пехота//Открытия. Изобретения. 1988. № 15. С. 82.

Поступила в редколлегию 30.01.89