

ШТУЧНИЙ ІНТЕЛЕКТ ТА МАШИННЕ НАВЧАННЯ ДЛЯ ОПТИМІЗАЦІЇ ФУНКЦІОНАЛЬНОЇ ВЕРИФІКАЦІЇ

Васильєв О.Ю., Філіппенко О.І.

e-mail: oleksandr.shkil@nure.ua

Харківський національний університет радіоелектроніки, каф. АПОТ
м. Харків, Україна

The purpose of this work is to investigate how artificial intelligence (AI) and machine learning (ML) accelerate formal verification processes, including coverage, debugging, and regression testing in field of electronic design automation.

Вступ. Функціональна верифікація забезпечує відповідність реалізації рівня регістрової передачі напівпровідникових проєктів заданим вимогам. Зазвичай інженери виконують функціональну верифікацію за допомогою мов верифікації апаратного забезпечення, таких як SystemVerilog, Property Specification Language, E та VHDL, у поєднанні з універсальною методологією верифікації (UVM). *Метою є дослідження* того як штучний інтелект (ШІ) та машинне навчання (МН) прискорюють процеси формальної верифікації, включаючи покриття, налагодження та регресійне тестування.

Зміст дослідження. Функціональна верифікація є процесом, що потребує значного часу. Інженери повинні аналізувати документацію, створювати план верифікації, будувати середовище верифікації, виконувати визначені тести та досягати повного покриття тестуванням. Технології ШІ та МН, включаючи великі мовні моделі (ВММ), можуть суттєво оптимізувати процеси функціональної верифікації, автоматизуючи або прискорюючи широкий спектр ключових завдань, таких як:

–Перетворення специфікацій природною мовою в SystemVerilog Assertions (SVA) або інші мови верифікації

–Генерація коду верифікації безпосередньо зі специфікацій проєкту та створення Verilog-коду

–Використання алгоритмів МН для генерації тестових наборів

–Прогнозування покриття коду

–Аналіз звітів про збої тестів для відтворення помилок

–Автоматизація ідентифікації пріоритетних тестових випадків і прогнозування сценаріїв відмов для значного підвищення ефективності регресійного тестування

Останні досягнення у сфері комерційних та відкритих ВММ оптимізують робочі процеси в системах автоматизованого проєктування і розрахунку (САПР) не лише у функціональній верифікації, а й на етапах фронтенд-, бекенд- та виробничого тестування. Ці моделі автоматизують критично важливі завдання, такі як генерація коду, відповіді на запити

інженерів та допомога з документацією, включаючи створення звітів і класифікацію помилок. Ще однією важливою сферою застосування є автоматизація створення скриптів для інтеграції інструментів САПР, довідкових методологій та власної логіки.

Базові моделі, такі як Code Llama, відмінно генерують скрипти на Python і можуть бути доопрацьовані для інших мов сценаріїв, наприклад, Perl і Tcl, які широко використовуються з інструментами САПР призначених для роботи з графічним інтерфейсом. Використання асистентів на основі ШІ для створення та пояснення скриптів, а також для взаємодії природною мовою, допомагає подолати розрив між інженерами та інтерфейсами проектування, що підвищує ефективність роботи та спрощує управління складністю процесів проектування чипів.

Для подальшої оптимізації функціональної верифікації дослідники розробили дві архітектури згорткових нейронних мереж (ЗНМ), які ефективно класифікують інформацію у різноманітній документації. Тестовані на апаратному забезпеченні Apple M1 з 10-ядерним графічним процесором у середовищі Anaconda, ці моделі використовують власний набір даних, доповнений заміною синонімів для підвищення різноманітності та стійкості.

Інтеграція ШІ та МН у робочі процеси верифікації пов'язана з певними викликами. Наприклад, нестача відкритих наборів даних мов опису апаратури обмежує навчання моделей і може призводити до неточностей або помилкових висновків. Крім того, моделі, що демонструють високу ефективність у малих проєктах, часто мають труднощі з масштабуванням для складних проєктів. Незважаючи на ці виклики, інструменти формальної верифікації на основі МН показують значне покращення, зі зростанням швидкості до 10 разів у порівнянні зі звичайними методами.

Висновок. Функціональна верифікація є трудомістким процесом, що включає аналіз документації, побудову верифікаційного середовища та виконання тестів. Технології ШІ і МН, включаючи ВММ та ЗНМ, значно прискорюють ці робочі процеси та оптимізують етапи фронтенду, бекенду та виробничих тестів.

Список використаних джерел:

1. Dranga D., Dumitrescu C. «Artificial Intelligence Application in the Field of Functional Verification» // *Electronics*. 2024. 13(12). С. 2361. DOI: <https://doi.org/10.3390/electronics13122361> .
2. Shkil O., Miroshnyk M., Rakhlis D., Trifanov O. Data structures for deductive simulation of HDL conditional operators. *Innovative technologies and scientific solutions for industries*. 2023. No 3(25). Pp. 98–113. DOI: <https://doi.org/10.30837/ITSSI.2023.25.098>
3. Шкіль О., Рахліс Д., Філіпенко І., Корнієнко В. і Рожнова Т. Автоматизоване проектування вбудованих систем цифрового оброблення сигналів на платформі SoC. *Сучасний стан наукових досліджень та технологій в промисловості*. 2024. № 1(27). С. 192–203. DOI: <https://doi.org/10.30837/ITSSI.2024.27.192>