МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ

ХАРЬКОВСКИЙ НАЦИОНАЛЬНЫЙ
УНИВЕРСИТЕТ РАДИОЭЛЕКТРОНИКИ

АВТОМАТИЗИРОВАННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ И ПРИБОРЫ АВТОМАТИКИ

Всеукраинский межведомственный научно-технический сборник

Основан в 1965 г.

Выпуск 118

Харьков
2002

УДК 62-50

В сборнике представлены результаты исследований, касающихся компьютерной инженерии, управления, технической диагностики, автоматизации проектирования, оптимизированного использования компьютерных сетей и создания интеллектуальных экспертных систем. Предложены новые подходы, алгоритмы и их программная реализация в области автоматического управления сложными системами, оригинальные информационные технологии в науке, образовании, медицине.

Для преподавателей университетов, научных работников, специалистов, аспирантов.

У збірнику наведено результати досліджень, що стосуються комп'ютерної інженерії, управління, технічної діагностики, автоматизації проектування, оптимізованого використання комп'ютерних мереж і створення інтелектуальних експертних систем. Запропоновано нові підходи, алгоритми та їх програмна реалізація в області автоматичного управління складними системами, оригінальні інформаційні технології в науці, освіті, медицині.

Для викладачів університетів, науковців, фахівців, аспірантів.

Редакционная коллегия:

В.В. Семенец, д-р техн. наук, проф. (гл. ред.), *М.Ф. Бондаренко,* д-р техн. наук, проф., *И.Д. Горбенко,* д-р техн. наук, проф., *Е.П. Путятин,* д-р техн. наук, проф., *В.П. Тарасенко,* д-р техн. наук, проф., *Г.И. Загарий,* д-р техн. наук, проф., *А.Штефан,* доктор-инженер, *Г.Ф. Кривуля,* д-р техн. наук, проф., *О.Г. Руденко,* д-р техн. наук, проф., *Н.В. Алипов,* д-р техн. наук, проф., *Е.В. Бодянский,* д-р техн. наук, проф., *Э.Г. Петров,* д-р техн. наук, проф., *В.Ф. Шостак,* д-р техн. наук, проф., *В.М. Левыкин,* д-р техн. наук, проф., *В.И. Хаханов,* д-р техн. наук, проф. (отв. ред.).

Свидетельство о государственной регистрации печатного средства массовой информации КВ № 4619 от 18.10.2000 г.

Адрес редакционной коллегии: Украина, 61166, Харьков, просп. Ленина, 14, Харьковский национальный университет радиоэлектроники, комн. 321, тел. 40-93-26

© Харківський національний університет радіоелектроніки, 2002

СОДЕРЖАНИЕ

БАРАННИК В.В., КОРОЛЁВА Н.А.
СПОСОБ СОКРАЩЕНИЯ ДИНАМИЧЕСКОГО ДИАПАЗОНА МАССИВОВ ДЛИН СЕРИЙ 5

ПУСТОВАРОВ В.В.
ПРИМЕНЕНИЕ МЕТОДА ДЕКОРРЕЛЯЦИИ ШУМОВ ДЛЯ ПОВЫШЕНИЯ ПОМЕХОУСТОЙЧИВОСТИ РАДИОМЕТРА 8

МЕГЕЛЬ Ю.Е., РЫБАЛКА А.И.
ОБРАБОТКА ВИЗУАЛЬНОЙ ИНФОРМАЦИИ ДЛЯ ОЦЕНКИ СОСТОЯНИЯ БИООБЪЕКТОВ С ПОМОЩЬЮ АВТОМАТИЧЕСКОЙ СИСТЕМЫ 11

КОЛЯДИН В.Л.
ПРИМЕНЕНИЕ МОМЕНТОВ ДРОБНОГО ПОРЯДКА В ЗАДАЧАХ СТАТИСТИЧЕСКОГО ОПИСАНИЯ И АНАЛИЗА 17

ТЕВЯШЕВ А.Д., ШУЛИК П.В.
ОЦЕНИВАНИЕ ПАРАМЕТРОВ МАТЕМАТИЧЕСКИХ МОДЕЛЕЙ ЭЛЕМЕНТОВ НАСОСНЫХ СТАНЦИЙ В РЕАЛЬНОМ ВРЕМЕНИ 28

ПЛЕПИС О.Ю.
КЛАССИФИКАЦИЯ ДИНАМИЧЕСКИХ ЗАДАЧ КООРДИНАЦИИ ПРИ УПРАВЛЕНИИ РАЗВИТИЕМ В ИЕРАРХИЧЕСКИХ РАСПРЕДЕЛЕННЫХ ПРОИЗВОДСТВЕННЫХ СИСТЕМАХ 37

КАКУРИН Н.Я., ГОЛЯН В.В.
ПРОГРАММНЫЕ СРЕДСТВА АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ МНОГОБЛОЧНЫХ ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ ЦЕЛЫХ ЧИСЕЛ 41

СИТНИКОВ Д.Э., СИТНИКОВА П.Э., Д'КРУЗ Б.
USING LOGICAL EQUATIONS FOR KNOWLEDGE DISCOVERY: IDENTIFYING AND EXTRACTING SALIENT DATA FEATURES BY DEDUCTIVE INFERENCE 49

ТУРСУНОВ У.К., САДУЛЛАЕВ М.Р.
РАЗРАБОТКА ЭФФЕКТИВНОГО МЕТОДА ОПРЕДЕЛЕНИЯ МЕРЫ ВАЖНОСТИ ПРИЗНАКОВ В ПОТЕНЦИАЛЬНЫХ ФУНКЦИЯХ И ЕГО ПРИМЕНЕНИЕ 58

ХАРЧЕНКО В.С., ГРИДИН В.И.
ВЕРОЯТНОСТНО-КОМБИНАТОРНАЯ МОДЕЛЬ ОЦЕНКИ БЕЗОТКАЗНОСТИ НЕОБСЛУЖИВАЕМЫХ ГИБРИДНЫХ РЕЗЕРВИРОВАННЫХ СТРУКТУР ЦИФРОВЫХ УСТРОЙСТВ С ПРОИЗВОЛЬНЫМ ЧИСЛОМ КАНАЛОВ 62

БАБЕНКО В.А.
МЕТОДИКА РЕШЕНИЯ ЗАДАЧИ ПОДБОРА ЦВЕТА ДЛЯ ПОКРАСКИ 67

ТАРАСЕНКО В.П., ДИЧКА І.А., СУЛЕМА Є.С.
ШТРИХОВЕ КОДУВАННЯ ІНФОРМАЦІЇ: ПРОБЛЕМИ ТА ПЕРСПЕКТИВИ 73

АВРАМОВ В.Г., ТОКАРЕВ В.В., ЦЫМБАЛ А.М., СЕЗОНОВА И.К.
РАЗРАБОТКА ИНФОРМАЦИОННОЙ СИСТЕМЫ НОРМИРОВАНИЯ РАБОТ В ПРОИЗВОДСТВЕ ВОЛОКОННО–ОПТИЧЕСКИХ КОМПОНЕНТОВ.....81

АБДЕРРАЗИК М., ХОМЯКОВ Е.В. , ЧЕРЕДНИКОВ И.П.
РАЗРАБОТКА УСТРОЙСТВ ДЛЯ ИССЛЕДОВАНИЯ ПАРАМЕТРИЧЕСКИХ ЗОННЫХ СИСТЕМ И ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ НА ИХ ОСНОВЕ.....84

SVIR I.B.
HOW TO IMPROVE THE SIMULATION RESULTS OF NON STEADY STATE MICRODISC PROBLEMS IN SPHERICAL CO-ORDINATES.....92

ТЕВЯШЕВ А.Д., АРТЮХ А.Ю.
ЭФФЕКТИВНЫЙ АЛГОРИТМ ЭКВИВАЛЕНТИРОВАНИЯ СТРУКТУРЫ И ПАРАМЕТРОВ СЛОЖНЫХ ГАЗОТРАНСПОРТНЫХ СИСТЕМ.....97

КУЧЕРЕНКО Е.И.
О МОДИФИКАЦИИ НЕЧЁТКИХ СЕТЕВЫХ МОДЕЛЕЙ ПРИ РЕШЕНИИ ОДНОГО КЛАССА ЗАДАЧ.....105

КАДАЦКАЯ О.И.
МЕТОД ВРЕМЯ-ИМПУЛЬСНОГО ПРЕОБРАЗОВАНИЯ ПОВЫШЕННОЙ ТОЧНОСТИ.....111

ДЯДЮН С.В.
ОРГАНИЗАЦИОННО-ТЕХНОЛОГИЧЕСКАЯ АВТОМАТИЗИРОВАННАЯ СИСТЕМА УПРАВЛЕНИЯ ВОДОСНАБЖЕНИЕМ КРУПНОГО ГОРОДА.....114

АНТОФИЙ Н.М.
ШКАЛИРОВАНИЕ РЕЗУЛЬТАТОВ ТЕСТОВОГО КОНТРОЛЯ.....119

ТІЩЕНКО І.О.
АЛГОРИТМ ІДЕНТИФІКАЦІЇ ОБ'ЄКТІВ ГВС.....122

ХАХАНОВ В.И., СЫСЕНКО И.Ю., ХАХАНОВА А.В.
МЕТОД ОБРАТНОГО МОДЕЛИРОВАНИЯ НЕИСПРАВНОСТЕЙ ДЛЯ СВЕРХБОЛЬШИХ ЦИФРОВЫХ ПРОЕКТОВ.....126

РЕФЕРАТИ.....139

8. *Степаненко В.Л., Годлевский М.Д., Москаленко В.В.* Принципы координации функционирования распределенной иерархической системы "Страховой фонд документации Украины" //Новые технологии в страховом фонде документации. Сб. статей. Харьков: Основа, 1996. С. 49-51.

Поступила в редколлегию 07.02.2002

Плепис Ольга Юрьевна, ассистент кафедры АСУ НТУ "ХПИ". Научные интересы: управление в распределенных иерархических системах. Адрес: Украина, 61002, Харьков, ул. Фрунзе, 21, тел. 40-01-08, 40-04-74.

УДК 681. 325

Н.Я.КАКУРИН, В.В. ГОЛЯН

ПРОГРАММНЫЕ СРЕДСТВА АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ МНОГОБЛОЧНЫХ ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ ЦЕЛЫХ ЧИСЕЛ

Рассматриваются возможности подсистемы САПР для оценки аппаратурных затрат преобразователей кодов на счетчиках, функционирующих по методу накопления эквивалентов. Тип числа, разрядность задаются на входе перед запуском программы. Оценка затрат выполняется по числу корпусов.

1. Постановка задачи

Вычислительная техника широко применяется в аппаратуре средств автоматизации и в системах автоматизированного проектирования. Автоматические и автоматизированные системы управления осуществляют сбор, хранение, передачу и переработку информации, отражающей состояние регулируемых объектов. Информация, выработанная системой, используется для оперативного воздействия на управляемый объект (процесс) в целях поддержания нужного состояния. Основу подобных систем управления составляют вычислительные машины.

При разработке ЦВМ и других дискретных устройств важное значение имеет выбор систем счисления.

В зависимости от назначения устройства и предъявляемых требований информация кодируется в них в различных системах счисления. В связи с этим коды чисел необходимо преобразовывать из одной системы счисления в другие.

Существует большое разнообразие способов и методов преобразования чисел. Одним из наиболее важных является аппаратный способ преобразования. Важнейшая область применения преобразователей кодов (ПК) – это устройства ЭВМ. Известно, что более половины всех ЭВМ работает в двоичной системе счисления, но исходные данные и результаты решения задач должны быть представлены в форме, удобной для их восприятия.

По этой причине ПК двоичного кода в двоично-К-ичный и двоично-К-ичного в двоичный код являются наиболее важными среди других структур ПК.

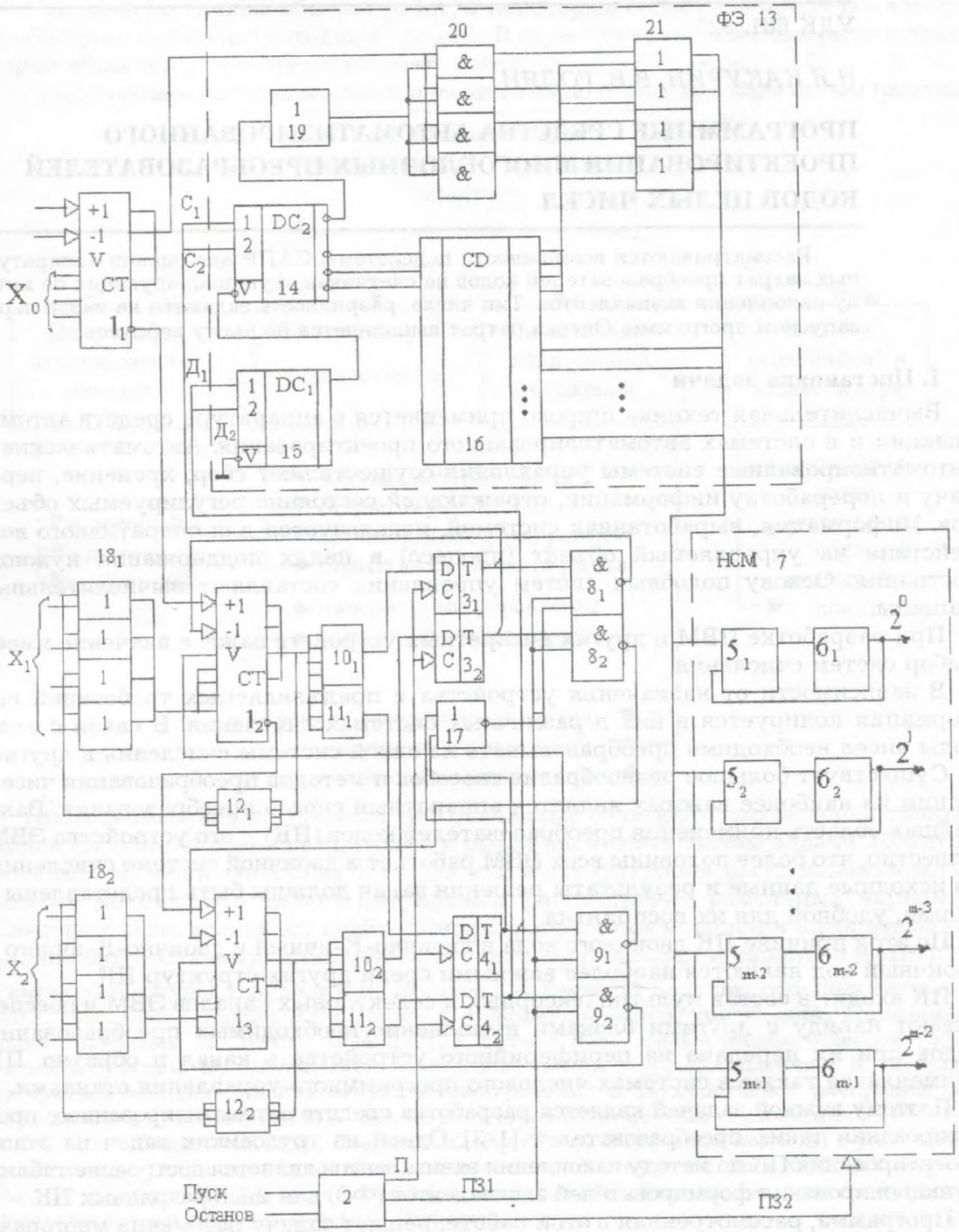
ПК входят в состав мультиплексорных и селекторных каналов ЭВМ и обеспечивают наряду с другими блоками выполнение необходимых преобразований кодов при их передаче из периферийного устройства в канал и обратно. ПК применяется также в системах числового программного управления станками.

Поэтому важной задачей является разработка средств автоматизированного проектирования таких преобразователей [1-3]. Одной из трудоемких задач на этапе проектирования ПК по методу накопления эквивалентов является построение таблиц функционирования формирователей эквивалентов (ФЭ) для многоразрядных ПК.

Программа, рассмотренная в этой работе, решает задачу разбиения многоразрядного ПК на заданное число параллельно функционирующих блоков (с небольшой разрядностью – 1..15),что дает возможность во много раз уменьшить аппаратурные затраты и сократить сроки проектирования.

2. Алгоритм функционирования преобразователей кодов на базе счетчиков

Использование многоблочных преобразователей кодов приводит к уменьшению аппаратурных затрат. При повышенных требованиях к быстродействию и компромиссных значениях этих параметров следует выбрать для разработки и проектирования двухшаговый ПК, принцип работы которого рассмотрен ниже (рисунок).



Структурная схема двухшагового ПК

Двухшаговый ПК двоично-К-ичного в двоичный код содержит группу разрядных счетчиков 1, блок управления (генератор) импульсов 2, содержащий прямой П, прямые задержанные П31 и П32 выходы , первую группу триггеров 3 состояния, вторую группу триггеров 4 состояния, комбинационный двоичный сумматор 5 и регистр 6 результата, образующие в совокупности накапливающий сумматор 7, группу элементов И-НЕ 8, группу элементов И-НЕ 9, группу дешифраторов нуля 10, группу дешифраторов превышения 11, группу шифраторов 12, формирователь эквивалента 13, включающий в свой состав первый 14 и второй 15 дешифраторы и шифратор 16, элемент ИЛИ-НЕ 17, группу элементов ИЛИ I8.

В состав формирователя эквивалентов 13 также входят элемент НЕ 19, группа элементов И 20 и группа элементов ИЛИ 21. Функционирование двухшагового ПК целых чисел происходит следующим образом.

Группа триггеров 3 фиксирует ненулевое значение счетчиков соответствующих разрядов; группа триггеров 4 – значение старших разрядных счетчиков, превышающее заданное число а-1, например 1.

Шифраторы 12 реализуют следующую функцию:

$$Y=\begin{cases} X-a; X\ge a; \\ X; X<a\ , \end{cases}$$

где X – входной код тетрады; а- параметр, в частном случае равный 2. Так как в конкретном случае n=4; K=12, то диапазон изменения входного кода $0-(12^4-1)=0-20735_{10}$. Код состояний триггеров как первой группы 3, так и второй 4 имеет 2^3=8 значений от 000 до 111.

ФЭ 13, выполненный в виде последовательного соединения первого 14 и второго 15 дешифраторов, реализует функцию

$$S=\begin{cases} KC_1+K^2C_2+K^3C_3; Д_1=Д_2=Д_3=0\ ; \\ aKД_1+aK^2Д_2+aK^3Д_3; Д_1,Д_2,Д_3\ne 0\ , \end{cases}$$

здесь C_1,C_2,C_3 – значения разрядов двоичного кода триггеров состояний первой группы; $Д_1,Д_2,Д_3$ – значения разрядов двоичного кода триггеров состояния второй группы 4.

Каждый из C_m (m=1,2,3) разрядов кода триггеров 3 первой группы состояний разрядных счетчиков соответствует наличию (1) или отсутствию (0) информации в соответствующем старшем разряде преобразуемого кода, а разряд $Д_m$ (m=1,2,3) триггеров 4 второй группы состояний разрядных счетчиков равен 1, если соответствующий разряд преобразуемого кода имеет значение $x_i\ge a$ $(2\le a\le K-1)$, в противном случае $Д_m=0$. ФЭ 13 преобразует вначале двоичный код $Д_1,Д_2,Д_3$ триггеров состояний второй группы, затем при $Д_1=Д_2=Д_3=0$ преобразует двоичный код C_1,C_2,C_3 триггеров состояний первой группы и при $Д_1=Д_2=Д_3=C_1=C_2=C_3=000$ выполняет трансляцию (передачу) двоично-К-ичного кода младшего разряда в двоичный код эквивалента на выходе.

Двухшаговый ПК работает следующим образом. Пусть требуется преобразовать входной 12-ричный код числа

$$A_0=9238_{12}=1001\ \ 0010\ \ 0011\ \ 1000_{(2,12)}=9\cdot12^3+212^2+3\cdot12^1+8\cdot12^0=$$

$$=9\cdot1726+2\cdot144+3\cdot12+8=15884_{10}\ .$$

Для определенности примем, что дешифраторы превышения 11 настроены на определение значений разрядных цифр $x_i \geq 2$ и, следовательно, в этом случае каждый разряд $Д_m$ (m=1,2,3) триггеров 4 второй группы состояний разрядных счетчиков равен 1, если соответствующий разряд преобразуемого кода имеет значение $x_i \geq 2$, в противном случае $Д_m = 0$. Шифраторы 12 формируют выходное слово, меньшее на 2 единицы по отношению к входному слову. ФЭ 13 в данном случае реализует функцию

$$S = \begin{cases} 12C_1 + 144C_2 + 1728C_3; Д_1 = Д_2 = Д_3 = 0; \\ 24Д_1 + 288Д_2 + 3456Д_3; Д_1, Д_2, Д_3 \neq 0. \end{cases}$$

В рассматриваемом двухшаговом ПК применяется принцип последовательного использования шагов преобразования, т. е. вначале используется шаг а (если хотя бы одна из цифр $x_i \geq 2$), затем шаг 1 и на заключительном этапе выполняется трансляция младшей тетрады x_0.

Быстродействие двухшагового ПК целых чисел определяется суммарным числом тактов преобразования на всех этапах (первый этап -использование шага *a*, второй – использование шага 1; третий – трансляция младшей цифры и при преобразовании числа 9238 составляет 4+1+1= 6 тактов).

Формулу максимального числа тактов преобразования ПК целых чисел для произвольных значений основания К и шага найдем из следующих соображений.

Вначале ведется преобразование с шагом а. При наличиии в одном из разрядов Xj максимального значения цифры Xj=K-1 потребуется на первом этапе $]K-1)/a[$ тактов преобразования, где] [означают округление до меньшего целого. Затем, если хотя бы одна из оставшихся цифр $X_i = a-1 (X_i < a)$, потребуется на втором этапе еще а-1 такт для обнуления с шагом 1 этой цифры.

Следовательно, $N2_{цел} =]K-1/a[+ a$.

Для нахождения оптимального значения шага а, при котором число тактов преобразования двухшагового ПК целых чисел $N2_{цел}$ минимально, выполним расчеты по приведенной выше формуле.

Результаты расчетов приведены в табл. 1.

Эффект увеличения быстродействия в двухшаговом ПК дробных чисел для К= 1-12 значителен и по сравнению с одношаговым ПК составляет Э21=N2др/ N1др=1,33-2,2 раза.

Из табл. 1 следует, что имеется (для конкретных значений основания К) несколько пар значений первого и второго шагов преобразования (1,а), для которых $N2_{цел}$ минимально. Так как значение второго шага а определяет внутреннюю структуру и сложность таких нестандартных узлов двухшагового ПК целых чисел, как дешифраторы превышения 11 и кодовые шифраторы 12, то необходим анализ аппаратных затрат этих узлов.

3. Назначение и возможности подсистемы САПР FE_LION

Программа предназначена для генерации таблиц законов функционирования ФЭ, который является основным блоком в преобразователях по методу накопления эквивалентов.

Таблица 1

Второй шаг	Основание системы счисления К									
а	12	11	10	9	8	7	6	4	5	3
2	7	7	6	6	5	5	4	4	3	3
3	6	6	6	5	5	5	4	4	4	
4	6	6	6	6	5	5	5	5		
5	7	7	6	6	6	6	6			
6	7	7	7	7	7	7				
7	8	8	8	8	8					
8	9	9	9	9						
9	10	10	10							
10	11	11								
11	12									
Э21	2.2	2	1.8	2	1.7	1.5	1.6	1.3	1.5	1

Данная программа позволяет производить построение таблиц функционирования ФЭ и аппаратурных затрат для ПК по методу накопления эквивалентов как многоблочного, так и одноблочного типа, поскольку преобразователи первого типа содержат в себе подмножество преобразователей второго типа.

Данная программа удовлетворяет всем требованиям, предъявляемым к программному обеспечению, и позволяет работать неподготовленному пользователю, поскольку имеет дружественный диалоговый режим, в котором можно создавать таблицы, оперативно изменять характеристики преобразователей и сразу отслеживать изменения. Это даёт возможность быстро анализировать различные варианты, что увеличивает производительность труда проектировщика. Также можно не выходя из программы получить "твердую" копию таблицы. Оболочка содержит систему подсказок, что в свою очередь облегчает работу пользователя.

В качестве входных указываются следующие исходные данные:

а) основание системы счисления;

б) количество входных разрядов;

в) число блоков преобразователя;

г) число шагов преобразования;

д) веса шагов (вводятся в поле через пробел).

Для выполнения поставленной задачи на базе программ FEPPSOPR и COL_IMS была создана программа на языке Turbo Pascal FE_LION, которая позволяет пользователю существенно облегчить работу по анализу и оптимизации аппаратурных затрат ФЭ и в считанные секунды провести исследования структуры ФЭ, на которые до появления программ COL_IMS, FEPP , FEPPSOPR, FE_LION и им подобных требовалось несколько десятков часов вычислений вручную. Значения параметров, с которыми оперирует программа, могут изменяться в заданных пределах.

Программа имеет около 500 операторов используемого языка программирования Pascal и работает со следующими входными параметрами :

основание системы счисления 3..15;

количество входных разрядов преобразователя 1..80;

количество блоков преобразователя 1..80;

количество входных разрядов блока 1..15;

количество шагов преобразования 1..20

(но не более значения основания счисления);

количество выходных разрядов 1..250.

Программа должна выполнять следующие функции :

– рассчитывать затраты для первой и второй структур ФЭ;

- рассчитывать аппаратурные затраты для одно-, двух-, трех- и четырехшаговых ПК целых чисел с учетом и без учета младшего разряда;
- проверять корректность введенных исходных данных и их соответствие заданным параметрам ФЭ;
- суммировать количество единиц в столбцах таблицы функционирования ФЭ и составлять по ним функции выхода шифратора в базисе Шеффера;
- определять и, по возможности, оптимизировать аппаратурные затраты;
- результаты расчетов количества корпусов ИМС сводить в общую таблицу аппаратурных затрат;
- записывать в текстовый файл result.txt таблицы преобразования, выражения для функций выходов шифратора и таблицы определения аппаратурных затрат .

Пример работы программы для 3-блочного преобразователя кодов приведен ниже (табл. 2 – блок 1; табл. 4 – блок 2, табл. 6 – блок 3).

Таблица 2

№ строки	Состояние триггеров	Значение эквивалента	
		Десятичное	Двоичное
1	00 00	0	000 0000
2	00 01	1	000 0001
3	00 10	10	000 1010
4	00 11	11	000 1011
5	01 X1	2	000 0010
6	10 1X	20	001 0100
7	11 11	22	001 0110

Вычисление двоичных кодов для формирователя эквивалентов:
Основание системы счисления : 10.
Число шагов : 2.
Шаги : 21.
Количество 10-ричных разрядов входного кода : 6.
Количество блоков преобразователя : 3.
Количество 2-ичных разрядов выходного кода : 20.
Числа целые с учетом младшего разряда.
Тип преобразователя : Параллельный.
Блок номер : 1.
Количество 10-ричных разрядов входного кода : 2.
Разряды с 1-го по 2-й.
Количество 2-ичных разрядов выходного кода : 7;

$$Y_1 = \overline{Z_1} \mid \overline{Z_3}; Y_2 = \overline{Z_2} \mid \overline{Z_3} \mid \overline{Z_4} \mid \overline{Z_6}; Y_3 = \overline{Z_5} \mid \overline{Z_6}; Y_4 = \overline{Z_2} \mid \overline{Z_3}; Y_5 = \overline{Z_5} \mid \overline{Z_6}; Y_6 = 0; Y_7 = 0.$$

Аппаратурные затраты на первую структурную реализацию ФЭ для блока 1 приведены в табл. 3.

Таблица 3

Тип корпуса	y7	y6	y5	y4	y3	y2	y1	Всего	ИМС
2*4 И-НЕ						1/2		1/2	1
4*2 И-НЕ			1/4	1/4			1/4	3/4	1
2*DC 2 В 4								2	2
Итого									4

Блок номер : 2.
Количество 10-ричных разрядов входного кода : 2.
Разряды с 3-го по 4-й;

Таблица 4

№ строки	Состояние триггеров	Значение эквивалента	
		Десятичное	Двоичное
1	00 00	0	0 0000 0000 0000
2	00 01	100	0 0000 0110 0100
3	00 10	1000	0 0011 1110 1000
4	00 11	11	0 0100 0100 1100
5	01 X1	2	0 0000 1100 1000
6	10 1X	20	0 0111 1101 0000
7	11 11	22	0 1000 1001 1000

$Y_1 = 0; Y_2 = 0; Y_3 = \overline{Z_1} \mid \overline{Z_3}; Y_4 = \overline{Z_2} \mid \overline{Z_3} \mid \overline{Z_4} \mid \overline{Z_6}; Y_5 = \overline{Z_5} \mid \overline{Z_6}; Y_6 = \overline{Z_1} \mid \overline{Z_2}; Y_7 = \overline{Z_1} \mid \overline{Z_2} \mid \overline{Z_3} \mid \overline{Z_4} \mid \overline{Z_5};$
$Y_8 = \overline{Z_2} \mid \overline{Z_4} \mid \overline{Z_5} \mid \overline{Z_6}; Y_9 = \overline{Z_2} \mid \overline{Z_5}; Y_{10} = \overline{Z_2} \mid \overline{Z_5}; Y_{12} = \overline{Z_6}; Y_{13} = 0.$

Аппаратурные затраты на первую структурную реализацию ФЭ для блока 2 приведены в табл. 5.

Таблица 5

Тип корпуса	y13	y12	y11-10	y 9	y8	y7	y6-5	y4	y3	y2-1	Всего	ИМС
1*8 И-НЕ						1					1	1
2*4 И-НЕ					1/2			1/2			1	1
4*2 И-НЕ			1/4				1/4				1 1/4	2
2*DC 2 B 4											2	2
6*1 НЕ		1/6									1/6	1
Итого												7

Блок номер : 3.
Количество 10-ричных разрядов входного кода : 2.
Разряды с 5-го по 6-й.

Таблица 6

№ строки	Состояние триггеров	Значение эквивалента	
		Десятичное	Двоичное
1	00 00	0	0000 0000 0000 0000 0000
2	00 01	10000	0000 0010 0111 0001 0000
3	00 10	100000	0001 1000 0110 1010 0000
4	00 11	110000	0001 1010 1101 1011 0000
5	01 X1	20000	0000 0100 1110 0010 0000
6	10 1X	200000	0011 0000 1101 0100 0000
7	11 11	220000	0011 0101 1011 0110 0000

Количество 2-ичных разрядов выходного кода : 20;

$Y_1 = 0; Y_2 = 0; Y_3 = 0; Y_4 = 0; Y_5 = \overline{Z_1} \mid \overline{Z_3}; Y_6 = \overline{Z_2} \mid \overline{Z_3} \mid \overline{Z_4} \mid \overline{Z_6}; Y_7 = \overline{Z_5} \mid \overline{Z_6}; Y_8 = \overline{Z_2} \mid \overline{Z_3}; Y_9 = \overline{Z_1} \mid \overline{Z_3} \mid \overline{Z_5} \mid \overline{Z_6};$
$Y_{10} = \overline{Z_1} \mid \overline{Z_2} \mid \overline{Z_4} \mid \overline{Z_6}; Y_{11} = \overline{Z_1} \mid \overline{Z_2} \mid \overline{Z_3} \mid \overline{Z_4} \mid \overline{Z_5}; Y_{12} = \overline{Z_3} \mid \overline{Z_4} \mid \overline{Z_5} \mid \overline{Z_6}; Y_{13} = \overline{Z_6}; Y_{14} = \overline{Z_1} \mid \overline{Z_3}; Y_{15} = \overline{Z_4} \mid \overline{Z_6};$
$Y_{16} = \overline{Z_2} \mid \overline{Z_3}; Y_{17} = \overline{Z_2} \mid \overline{Z_3} \mid \overline{Z_5} \mid \overline{Z_6}; Y_{18} = \overline{Z_5} \mid \overline{Z_6}; Y_{19} = 0; Y_{20} = 0.$

Аппаратурные затраты на первую структурную реализацию ФЭ для блока 3 приведены в табл. 7.,

Для нормальной работы данной программы используются такие технические средства IBM: совместимый компьютер не менее 80x286, монитор типа CGA, EGA,VGA,SVGA, RAM 1 Mb, мышь, дисковод, HDD. Для работы программы FE_LION необходим математический сопроцессор. Используемыми программными средствами являются: ОС MS DOS версии 6.0 и выше.

Таблица 7

Тип корпуса	у20-19	у18	у17	у16-14	у5	у14	у13	у12	у11	у10	у9	у8	у7	у6	у5-1	Всего	ИМС
1*8 И-НЕ									1							1	1
2*4 И-НЕ			1/2					1/2		1/2	1/2			1/2		2 1/2	3
4*2 И-НЕ		1/4		1/4												1	1
2*DC 2 В 4																2	2
6*1 НЕ							1/6									1/6	1
Итого																	8

Таким образом, разработанная программа является мощным и незаменимым средством для проведения статистических исследований аппаратурных затрат ФЭ для различных наборов исходных данных в целях дальнейшего изучения различных структурных реализаций ФЭ и возможностей создания новых, еще более экономичных структур ФЭ.

Список литературы: 1. *Какурин Н.Я., Макаренко А.Н.* Сравнительные оценки последовательных и параллельных стратегий использования шагов преобразователей дробных чисел //Радиоэлектроника и информатика. 1999, № 1. С. 72-74. 2. *Какурин Н.Я., Макаренко, Замалеев Ю.С.* Двухкритериальный синтез преобразователей преобразователей кодов по методу накопления эквивалентов//Радиоэлектроника и информатика. 1999, №4. С. 61-63. 3. *Какурин Н.Я., Кирьяков Ю.К., Макаренко А.М.* // Открытия, изобретения. 1991, №7. С. 262-263. А.С. 1647980 5НО3М 7/02. Преобразователь двоично-К-ичного кода в двоичный код.

Поступила в редколлегию 05.02.2002

Какурин Николай Яковлевич, канд. техн. наук, профессор кафедры АПВТ ХНУРЭ. Научные интересы: прикладная теория цифровых автоматов, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр. Ленина 14, тел. 40-93-26.

Голян Вера Владимировна, инженер I категории, научный сотрудник ПНИЛ ХНУРЭ. Научные интересы: информатика, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр. Ленина 14, тел. 30-28-14.