

УДК 681.326.74.06

*Н. Г. БЕЛИНСКАЯ, А. Н. БЛИНКОВ, канд. техн. наук, Т. В. ИВАНИЦКАЯ,  
В. А. ЛЯХОВЕЦ, В. С. МАЛЬЦЕВ, С. Л. СЫРЦОВ, В. И. ТВЕРДОХЛЕБ*

#### **ФУНКЦИОНАЛЬНЫЙ ДИНАМИЧЕСКИЙ ТЕСТЕР ЦИФРОВЫХ УСТРОЙСТВ ОБРАБОТКИ СИГНАЛОВ**

---

Эффективное решение задач контроля и диагностики неисправностей — необходимое условие обеспечения высокого качества цифровых устройств и систем. Сложность современных цифровых устройств такова, что затраты на выполнение операций контроля и диагностики доходят до 45 % общего объема затрат на их разработку, изготовление и эксплуатацию. Снизить затраты и повысить достоверность контроля и диагностики позволяет высокопроизводительное автоматизированное испытательное оборудование. В процессе изготовления цифровых устройств с помощью такого оборудования контролируются несмонтированные печатные платы, компоненты, устанавливаемые на эти платы (в том числе большие интегральные схемы (БИС) и сверхбольшие интегральные схемы (СБИС)), смонтированные схемные платы и устройства в целом.

Наиболее сложная из перечисленных задач — задача контроля функционирования в реальном масштабе времени и диагностики неисправностей СБИС, схемных плат и устройств через внешние разъемы. Общий алгоритм функционального контроля цифровых устройств заключается в подаче в реальном масштабе времени на входы проверяемого устройства тестовых воздействий, имитирующих входные сигналы, и одновременном сравнении реакций на выходах проверяемого устройства с эталонными реакциями.

При контроле цифровых устройств обработки сигналов применение такого алгоритма предъявляет повышенные требования к характеристикам функциональных тестеров. Это вызвано широким использованием в устройствах цифровой обработки сигналов архи-

тектурных, схемотехнических и технологических решений, обеспечивающих близкие к потенциально достижимым скорости обработки информации, сложностью алгоритмов преобразования данных, малым числом промежуточных точек анализа сигналов. Поэтому архитектура функциональных тестеров, применяемых для тестирования устройств цифровой обработки сигналов, должна обеспечить генерацию тестовых последовательностей, длина которых соизмерима с длиной выборок сигналов при частоте изменения тестовых воздействий до нескольких десятков мегагерц, фиксацию всех результатов обработки на выходах устройства с высокой разрешающей способностью, анализ характера ошибок и локализацию неисправных элементов или узлов.

В наибольшей степени удовлетворяет сформулированным требованиям архитектура функционального тестера с поконттактными наборами ресурсов, предложенная компанией Megatest (США) и реализованная в системе Mega One [1]. Тестер Mega One содержит 256 идентичных каналов, каждый из которых обслуживает один контакт проверяемого устройства. В канале объединены индивидуально программируемые быстродействующий генератор, схема формирования тестового сигнала, фиксатор для запоминания реакций, регулируемая нагрузка. Тестер формирует и анализирует сигналы с частотой 40 МГц на любом контакте контролируемого устройства или с частотой до 80 МГц на заранее выбранных контактах. Тестовые программы пишутся на языке Паскаль и выполняются под управлением ОС UNIX. Высокие технические характеристики тестера достигаются за счет использования большого объема аппаратуры (около 60 тыс. БИС и СБИС), что определяет его стоимость от 1,2 до 2,7 млн долларов.

К этому же классу относится тестер L290, предназначенный для функциональных испытаний быстродействующих электронных модулей и схемных плат [2]. Тестер L290 обеспечивает контроль устройств с 1152 контактами при частоте смены тестовых воздействий 40 МГц, которая на отдельных контактах может быть увеличена до 80 МГц. Длина тестовой последовательности на каждом контакте 32К бит, временное рассогласование тестовых сигналов — 1,5 нс, временное разрешение — 250 пс. Стоимость тестера L290 0,8—3,2 млн долларов.

Возможности перечисленных тестеров обеспечивают решение большинства задач контроля и диагностики цифровых устройств обработки сигналов, однако такое их применение не всегда экономически целесообразно. Многие задачи из этой области можно решить с помощью более дешевых быстродействующих тестеров, обладающих меньшими функциональными возможностями. К такому классу испытательного оборудования относится рассматриваемый тестер. Он содержит 128 идентичных каналов, блок управления, микроЭВМ с терминалом и устройством внешней памяти. Основной элемент канала — быстродействующая память емкостью 4К бит, позволяющая либо выдавать на входной контакт проверяемого устройства последовательность тестовых воздействий

с частотой 40 МГц, либо записывать с такой же частотой реакции проверяемого устройства. Кроме того, в состав канала входят программируемые преобразователи уровней выходных сигналов памяти в выходные тестовые сигналы и сигналов реакций проверяемого устройства в уровни входных сигналов памяти. Это обеспечивает возможность тестирования устройств, использующих интегральные микросхемы, выполненные по технологиям ТТЛ и ЕСЛ. В состав блока управления входят формирователи тактовых импульсов, определяющих момент смены тестовых воздействий и фиксации реакций с разрешающей способностью по времени 12,5 нс и схемы, обеспечивающие обмен информацией между памятью микроЭВМ и памятью каналов.

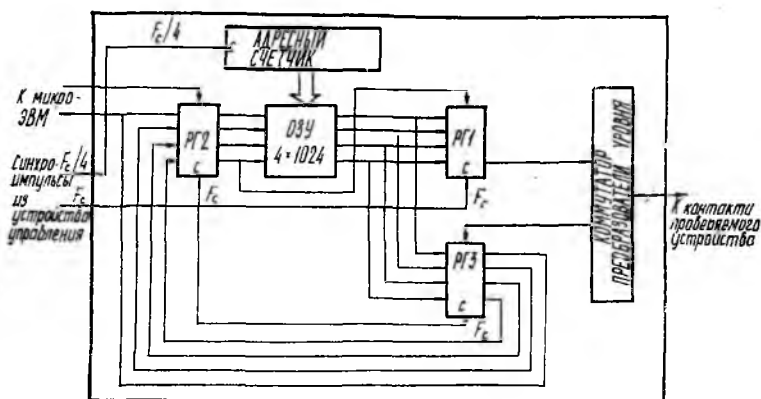


Рис. 1

Тестер выполнен на интегральных микросхемах серии 100 и содержит 72 модуля размером  $240 \times 135 \times 15$  мм. На 64-х модулях расположено 128 каналов, а на 8-ми идентичных модулях — блок управления.

На рис. 1 изображена структурная схема канала. Применение сдвиговых регистров для расслоения ОЗУ позволило при частоте обращения к ОЗУ 10 МГц, обеспечить выдачу и запись тестовой информации с частотой 40 МГц. При решении ряда технологических вопросов эта частота может быть увеличена до 80 МГц.

Для того чтобы с помощью тестера выполнить операцию тестирования конкретного цифрового устройства обработки сигналов, необходим тест, представляющий собой записи последовательностей тестовых воздействий и эталонных реакций для каждого контакта этого устройства. Тесты разрабатываются в процессе проектирования проверяемых устройств и хранятся на магнитных носителях. Собственно операция тестирования выполняется автоматически и включает в себя выполнение следующих операций: последовательности тестовых воздействий под управлением микроЭВМ считываются с магнитного носителя и записываются в быстродействующие ОЗУ соответствующих каналов; тестовые воздействия

с заданной частотой подаются на входные контакты проверяемого устройства. Одновременно с такой же частотой реакции на эти воздействия записываются в память каналов, подключенных к выходам проверяемого устройства; зафиксированные реакции передаются в микроЭВМ и сравниваются с эталонными реакциями, считанными с магнитного носителя. В тестере использована микроЭВМ «Электроника НМС 11100.1» (ДВК-2) с операционной системой РТ-11, дополненной специальными программными средствами для генерации теста и управления процессом тестирования.

Важнейшее достоинство тестеров с контактными наборами ресурсов — простота их программирования. Это позволяет выполнять генерацию тестов автоматическим методом, который вследствие простоты и наглядности обладает высокой надежностью и эффективен при решении задач диагностики неисправностей. Программа генерации теста конкретного цифрового устройства обработки сигналов составляется пользователем и должна включать в себя описание электрических параметров сигналов на входных и выходных контактах, алгоритм формирования тестовых воздействий и алгоритм преобразования этих воздействий проверяемым устройством и последовательность выходных сигналов, представляющих собой программную модель проверяемого устройства.

Возможности диагностики неисправностей тестером закладываются в тест при его разработке. В частности, если тест построен в форме последовательности сегментов, каждый из которых ориентирован на контроль одного из узлов проверяемого устройства, то для диагностики в тестере предусмотрена выдача на терминал наименований неисправных узлов и индикация эталонных и фактических сигналов на выходных контактах при выполнении соответствующих сегментов теста.

Для эффективной реализации программы генерации теста на языке Фортран в состав операционной системы микроЭВМ включена специальная библиотека объектных модулей. При выполнении программы генерации теста ЭВМ вычисляет и записывает на внешний магнитный носитель последовательности тестовых воздействий, производит имитационное моделирование проверяемого устройства, рассчитывает последовательности эталонных реакций и записывает их на магнитный носитель. На рис. 2 представлен пример, иллюстрирующий взаимодействие программных и аппаратных средств теста. На ЭВМ «Электроника НМС 11100.1» программа автоматической генерации теста устройства, содержащего 70 интегральных микросхем средней и малой степени интеграции, длиной 4К тестовых векторов выполняется за 10—15 мин.

Программа управления тестированием, входящая в состав программного обеспечения тестера, управляет обменом тестовой информацией между ЭВМ и ОЗУ каналов, отражает на терминале процесс тестирования, выполняет сравнение эталонных и фактически зафиксированных реакций, выдает информацию, необходимую для диагностики неисправностей. В программе имеется возможность вывода на терминал любого заданного участка последова-



тельности входных, эталонных или принятых тестовых сигналов в форме временных диаграмм или таблиц логических состояний. Для удобства диагностики неисправностей в тестере предусмотрены режимы пошагового выполнения теста и циклической выдачи на рабочей частоте определенного участка тестовой последовательности входных сигналов.

Рассмотренный тестер с поконтактными наборами ресурсов позволяет при относительно небольших затратах аппаратных средств реализовать задачи динамического функционального контроля и диагностики неисправностей цифровых устройств обработки сигналов, работающих с потоками входных и выходных сигналов до 40 МГц. В такой структуре едиными техническими средствами решаются задачи генерации тестов, тестирования контролируемых устройств и диагностики неисправностей. Возможности аппаратных и программных средств тестера, позволяющие легко модернизировать тесты и наглядно представлять результаты тестирования, делают эффективным его применение не только для производства цифровых устройств обработки сигналов, но и при их разработке и эксплуатации.

**Список литературы:** 1. *Говард Бирман*. Развитие и совершенствование испытательного оборудования для СБИС // *Электрон*. 1984. № 8. С. 24—30. 2. *Сверхбыстродействующий тестер для испытаний печатных плат и гибридных модулей* // *Электрон*. 1985. № 23. С. 53—59.

*Поступила в редколлегию 06.01.88*