

САПР ПІДТРИМКИ ЧІПЛЕТІВ

Трушин К.О.

e-mail: kyrylo.trushyn@nure.ua

Харківський національний університет радіоелектроніки, каф. МЕЕПП
м. Харків, Україна

The main task for integrated circuit developers is constantly improving the performance/power/area ratio (PPA) to achieve project goals. Chiplet technology and 3D manufacturing provide new opportunities to meet these needs, but they also add complexities that must be understood and addressed from design to manufacturing and packaging.

Головне завдання для розробників інтегральних схем (ІС) – постійне вдосконалення співвідношення продуктивності/потужності/площі (performance/power/area ratio, PPA) для досягнення цілей проекту. Технологія чіплетів та 3D-виробництво надають нові можливості щоб задовольнити ці потреби, але вони також додають складності, які необхідно розуміти та вирішувати: від проектування до виробництва та пакування [1]. Варіант реалізації систем на кристалі в монолітному кремнії вимагає від дизайнерів реалізації проекту таким чином, щоб вся логіка була розміщена на одному кристалі, котрий має отримати відповідну упаковку. Якщо припустити, що це інтегральна схема, система на кристалі (SOC), яка, наприклад, призначена для прискорення обчислень штучного інтелекту або керування системами транспортних засобів, вартість вдосконаленого продукту в результаті виробничого процесу обтяжують деякі функції, такі як пам'ять, або інтерфейси, які не отримують переваг від дорогого виробництва з нуля .

Інший підхід пропонує технологія чіплетів, яка дозволяє вирішити ці проблеми. Завдяки чіплетам розробник може зосередитись на унікальних додаткових функціях, повторно використовуючи іншу логіку, скорочуючи час розробки і витрати (рис.). Які особливості і порівняння підходів.

Одно кристальній ІС можуть уможливити розробку систем із повторно використовуваними компонентами в поєднанні з користувальницькими ІР-ядрами, що дозволяє масштабувати рішення від низького до високого рівня. Чіплети також дозволяють створювати більш широкі багато кристальні рішення, використовуючи технології зв'язку між кристалами (UCIE, Universal Chiplet Interconnect Express), які виходять за межі матриці.

Мікросхеми дозволяють групі дизайнерів створювати, або повторно використовувати функції для продуктів поточного та наступного покоління. Чіплети також дозволяють створити нову підсистему для постачальників напівпровідників, які ліцензують свої ІР як повний чіплет або продають чіплети як готові продукти. Такий підхід використовує, наприклад,

постачальник EDA систем Cadence Design Systems із системним чіплетом на основі Arm. Перевага такого підходу полягає в тому, що це дає можливість новим системам на кристалі швидше виходити на ринок і знижує витрати на проектування за допомогою відповідних САПР.

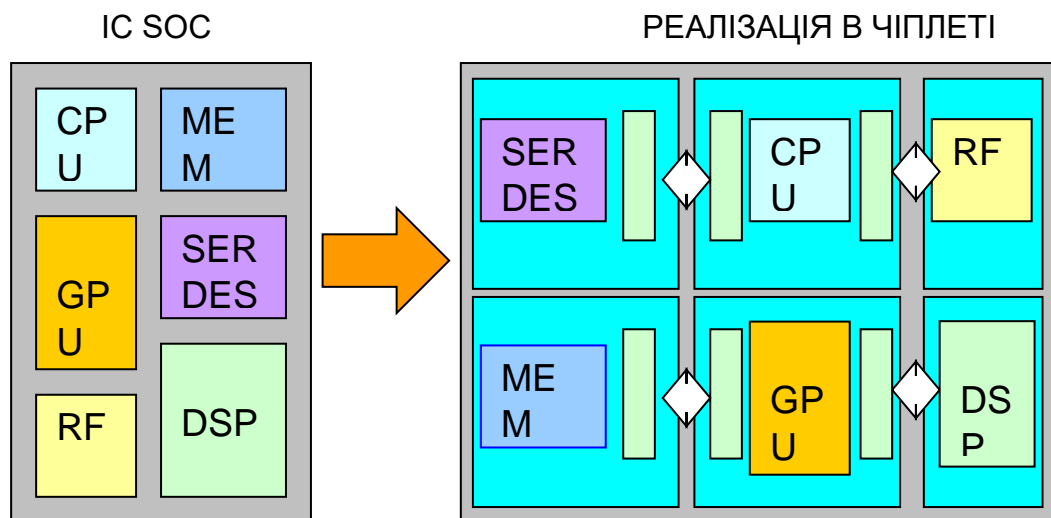


Рисунок – Традиційна реалізація проекту в одно кристалній IC і проект із застосуванням технології чіплетів

Cadence спочатку орієнтується на автомобільний ринок для цього системного чіплета, де кінцеві виробники прагнуть додавати електронні системи для таких функцій, як інформаційно-розважальна система та вдосконалені системи керування автомобілем (ADAS) [2]. Для автомобільних компаній використання вже існуючих і перевірених чіплетів призводить до скорочення часу на розробку нових продуктів.

Однак, концепція чіплетів підходять для різних галузей, таких, як робототехніка та БПЛА: центральні і графічні процесори, підсистеми пам'яті, керування і введення/виведення. Цей підхід може подовжити термін служби компонентів, пришвидшити час виведення на ринок і максимізувати повторне використання окремих компонентів системи за допомогою розширеної архітектури для різних рішень.

Список використаних джерел

1. FPGA Nano Structures for Vehicle Electronics. Бородін О.В., Карнаушенко В.П.; II International Scientific Conference "Functional Basis of Nanoelectronics". September 9 - 13, 2021, Odesa, Ukraine
2. Інформаційні технології в транспортних додатках. Горбенко Є.О., Васильєв Ю.С., Карнаушенко В.П., Пятайкіна М.І. Збірник матеріалів IV форуму «Автоматизація, електроніка та робототехніка. Стратегії розвитку та інноваційні технології» AERT-2022. – Харків, ХНУРЕ, 2022.