

УДК 681.31

А. К. БАРИНОВ, Н. Я. КАКУРИН, канд. техн. наук

МНОГОЗНАЧНЫЕ УПРАВЛЯЮЩИЕ АВТОМАТЫ С ГИБКОЙ ЛОГИКОЙ

В ряде работ [1, 2] было показано, что в настоящее время достаточно проработана только задача синтеза многозначных комбинационных схем. Необходимо разрабатывать методы проектирования многозначных управляющих автоматов и оценивать их основные параметры с учетом особенностей представления информации многозначными кодами, свойства элементной базы.

Цель настоящей статьи — провести сравнительный анализ различных способов организации многозначных микропрограммных автоматов (ММПА) с гибкой логикой и определить их аппаратные затраты.

Известны [3] различные стратегии кодирования микроопераций и соответствующие этим стратегиям модификации структурной организации микропрограммных автоматов с хранимой в памяти микропрограммой. Хранение кодов микроопераций в устройствах управления с гибкой логикой осуществляется в постоянных запоминающих устройствах (ПЗУ).

Для произвольной значности логики k возможна структурная организация многозначного ПЗУ (МПЗУ) (рис. 1). В данной структуре применен способ запоминания фазо-импульсного многозначного кода путем запайки диода между адресной шиной и шиной соответствующей константы (пространственное кодирование). Функционирование МПЗУ этого типа происходит следующим образом. Дешифратор в соответствии с кодом адреса выбирает необходимую адресную шину и формирует на ней сигнал длительностью в один большой такт $T = k\tau$, где τ — длительность малого такта.

Элемент совпадения в момент прихода сигнала соответствующей фазы от генератора констант ГК пропускает этот сигнал на вход многозначного элемента ФИМЭ и устанавливает его

в состояние, соответствующее константе шины, на которую за-
паян диод в данном разряде слова.

Оценим аппаратные затраты рассматриваемой структуры МПЗУ, обозначив предварительно: N — число выходных шин МПЗУ (разрядность регистра микрокоманды); r — число кодовых

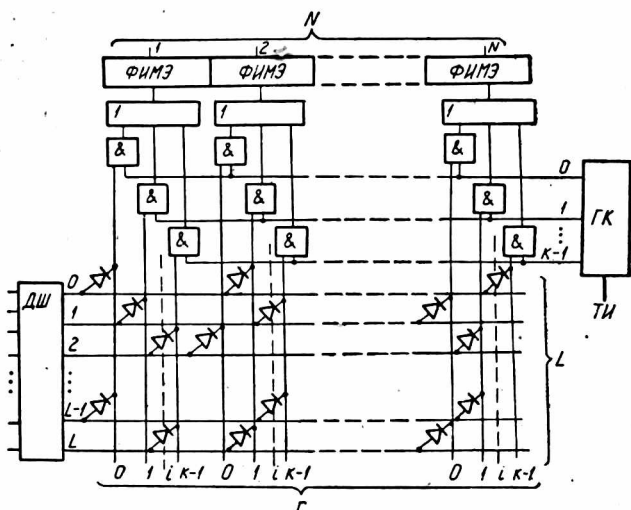


Рис. 1. Структура многозначного постоянного запоминающего устройства

(вертикальных) шин в матрице МПЗУ; L — число адресных (горизонтальных) шин МПЗУ; M — объем информации (общее число микроопераций) МПЗУ.

Легко видеть из рис. 1, что $r_k = kN$; $D_k = LN$; $M = k^N$ (1).

Пусть $L = \text{const}$; $M = \text{const}$; $k = \text{varia}$. Тогда для оценки количества диодов, числа выходных и кодовых шин удобно пользоваться соотношениями $N_k = \text{int} \log_k M$; $r_k = k \text{int} \log_k M$; $D_k = L \text{int} \log_k M$ (2), где $\text{int} Z$ — целое число, не меньшее, чем число Z .

При $k = 2$ число шин констант в каждом многозначном разряде равно двум, но сигналы можно различать запайкой диода только на единичную шину. Диод ставится, если необходимо записать «1», и не ставится при записи «0».

Поэтому при оценке аппаратных затрат для $k = 2$ учитываем коэффициент насыщения кода нулями $Q = 0,5$. Тогда $r_2 = N_2 = \text{int} \log_2 M$; $D = 0,5L \text{int} \log_2 M$ (3).

Ряд значений $N_k = f(k)$; $r_k = f(k)$ и $D_k = f(k, L)$ для общего числа микроопераций $M = 500$, $L = 5M$ и $k = 2, 4, 8, 16, 32$ приведен в таблице. Ее анализ показывает, что с ростом значности логики k аппаратные затраты многозначных ПЗУ уменьшаются. Для оценки качества многозначных ПЗУ можно ввести критерий качества $K = N_k r_k D_k$ (4).

И в этом случае преимущества больших значений k перед $k=2$ очевидны.

Анализ зависимости (2), (3) и таблицы показывает, что увеличение значности логики k приводит к уменьшению числа внешних выходных шин N_k МПЗУ и к сокращению общего числа диодов D_k .

N	k	2	4	8	16	32
1-й тип ПЗУ	N	9	5	3	3	2
	r	9	20	24	48	64
	$D (L = 5M)$	11250	12500	7500	7500	5000
	$K \times 10^3$	910	1250	540	1080	640
2-й тип	N	9	5	3	3	2
	r	9	9	9	9	9
	$D (L = 5M)$	11250	11250	11250	11250	11250
	$K \times 10^3$	910	505	302	302	202

В то же время рост k вызывает увеличение числа кодовых шин r_k , что может привести к увеличению площади матрицы ПЗУ. Вторым недостатком многозначных ПЗУ при использовании фазоимпульсного кодирования является снижение быстродействия с ростом значности логики, что ограничивает область применения МПЗУ цифровыми устройствами с малым и средним быстродействием.

В ряде работ [4—6] указывается, что в качестве основного критерия для анализа многофункционального логического модуля в интегральном исполнении целесообразно использовать минимум внешних выводов, минимум соединений или минимум площади. Разумеется, что могут использоваться различные комплексные критерии качества, представляющие комбинацию указанных выше трех частных критериев.

Вторым возможным способом организации многозначных ПЗУ является преобразование в МПЗУ обычных двоичных выходных сигналов с некоторого числа двоичных разрядов в многозначный выходной сигнал.

Такое преобразование можно выполнить, например, методом досчета или методом дешифрации. Значения основных параметров многозначного ПЗУ, организованного по второму способу, также приведены в таблице. Сравнение аппаратурных затрат МПЗУ 1-го и 2-го типов показывает, что общее число диодов в МПЗУ 2-го типа не зависит от значности логики k , но значение комплексного критерия K существенно меньше.

Для оценки общих аппаратурных затрат ММПА с гибкой логикой можно использовать стратегию кодирования полей совместимых микроопераций [3], формула стоимости S которой имеет вид $S = Q_{с.ф} \cdot C_{вх} + Q_{мпзу} \cdot C_k$ (5), где $Q_{мпзу}$ — объем МПЗУ в k -ричных разрядах; C_k — стоимость хранения одного k -ричного разряда; $Q_{с.ф.}$ — объем аппаратурных затрат (количество входов)

схемы формирования управляющих сигналов; $C_{вх}$ — стоимости логического элемента, приведенная ко входу.

Для стратегии полей совместимых микроопераций $Q_{с.ф.}$ определяется в основном аппаратными затратами на реализацию k -значных дешифраторов.

В наихудшем случае затраты на дешифрацию m_i микроопераций одного поля $Q_{\max} = m_i \text{intlog}_k(m_i + 1)$ (6).

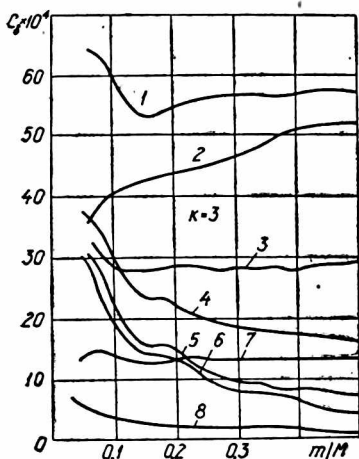


Рис. 2. Зависимость приведенной стоимости от:

1 — $m = 200$; $C = 10$; 2 — $m = 200$; $C = 2$; 3 — $m = 100$; $C = 5$; 4 — $m = 50$; $C = 10$; 5 — $m = 10$; $C = 10$; 6 — $m = 1$; $C = 10$; 7 — $m = 10$; $C = 2$; 8 — $m = 1$; $C = 2$.

Для неполного дешифратора (при $k^{\text{intlog}_k(m_i+1)} > m_i + 1$) каждая из $(k-1)$ неиспользуемых комбинаций склеивается с одной из используемых комбинаций, что позволяет минимизировать аппаратные затраты до уровня

$$Q_{\min} = \left\{ m_i \text{intlog}_k(m_i + 1) - \text{int} \left[\frac{k^{\text{intlog}_k(m_i+1)} - (m_i + 1)}{k-1} \right] \right\}. \quad (7)$$

С учетом того, что число полей в общем случае равно l , получим

$$Q_{с.ф.} = \sum_{i=1}^l \left\{ m_i \text{intlog}_k(m_i + 1) - \text{int} \left[\frac{k^{\text{intlog}_k(m_i+1)} - (m_i + 1)}{k-1} \right] \right\}, \quad (8)$$

$$Q_{МЗПУ} = L \sum_{i=1}^l \text{intlog}_k(m_i + 1), \quad (9)$$

где L — суммарное число микрокоманд (ячеек) в МПЗУ.

Если подмножества совместимых микроопераций равны по мощности $m_1 = m_2 = \dots = m_l = \dots = m$, то $l = M/m$ и формула стоимости (5) упрощается:

$$S = \frac{ML}{m} C_k \text{intlog}_k(m + 1) + \frac{M}{m} \left\{ m \text{intlog}_k(m + 1) - \text{int} \left[\frac{k^{\text{intlog}_k(m+1)} - (m + 1)}{k-1} \right] \right\} C_{вх}. \quad (10)$$

Чтобы удобнее выполнить расчеты, формулу (10) преобразуем к виду

$$S = C_k \left\{ CM \text{intlog}_k(m + 1) + \frac{M}{m} \left[m \text{intlog}_k(m + 1) - \text{int} \left(\frac{k^{\text{intlog}_k(m+1)} - (m + 1)}{k-1} \right) \right] \right\}, \quad (11)$$

$$\xi = C_{\text{вх}}/C_k; C = L/M.$$

Зависимость стоимости S в некоторых относительных единицах $C_0 \cdot 10^4$ от числа полей для $k=3$ и $M=512$ при различных сочетаниях значений ξ и C приведены на рис. 2.

Пользуясь значениями $C_{\text{вх}}$, C_k , L , M по графикам на рис. 2, можно выбрать число полей, минимизирующее стоимость многозначного микропрограммного автомата. Формула (11) позволяет построить соответствующие графики для любой значности логики.

Список литературы: 1. *Время-импульсные элементы дискретной техники.* Под ред. В. П. Сикорского. — Киев: Техніка. — 224 с. 2. *Иваськив Ю. Л.* Элементарные автоматы с памятью, с k -значным структурным алфавитом. — *Кибернетика*, 1977, № 1, с. 36—46. 3. *Кравцов Л. Я., Черницкий Г. И.* Проектирование микропрограммных устройств управления. — Л.: Энергия, 1976. — 147 с. 4. *Якубайтис Э. А.* Многофункциональные логические модули. — *АВТ*, 1976, № 2, с. 1—15. 5. *Баранов С. И., Синев В. Н.* Программируемые логические матрицы в цифровых системах. — *Зарубежная радиоэлектроника*, 1979, № 1, с. 65—82. 6. *Какурин Н. Я., Баринов А. К.* Многозначные микропрограммные автоматы. — *АСУ и приборы автоматки*, 1978, вып. 47, с. 90—95.

Поступила в редколлегию 12.02.80.