

РЕАЛІЗАЦІЯ АЛГОРИТМУ LDPC КОДУВАННЯ ЗА ДОПОМОГОЮ ПЛІС

Сергієнко В.І.

Науковий керівник – к.т.н, доц. Філіппенко І.В.

Харківський національний університет радіоелектроніки
(61166, Харків, пр. Науки, 14, каф. АПОТ, тел. (057) 702-13-26)
e-mail: serhiienko.w@gmail.com

This work is devoted to usage of error-proof low density parity check codes and how algorithm of coding information can be optimized and implemented using FPGA. Because FPGA gives opportunity to parallelize computations and optimize algorithms, it can produce coding much more faster instead of using CPU. Also generator matrix for low density parity check codes can be generated so that can be stored in shift registers. It allows not to store full generator matrix but store only parts of it. To restore the rest of the matrix, it is only necessary to perform a cyclic shift operation.

В даний час існує великий об'єм інформації, який необхідно постійно передавати чи звідкилясь отримувати. Зазвичай ця інформація передається через канали зв'язку, що не є ідеальними або близькими до ідеальних. В цих каналах постійно виникають перешкоди, що псуєть якість зв'язку і призводять до втрати корисної інформації. Основним методом боротьби з цією проблемою є використання завадостійкого кодування. За допомогою додавання надлишкової інформації до корисної в деяких випадках на стороні прийому даних можна дізнатися, чи були пошкоджені дані, а в деяких випадках можна навіть відновити первісну інформацію.

Одним з видів завадостійкого кодування є використання кодів з низькою щільністю перевірок на парність. Ці коди дозволяють знаходити і виправляти помилки у прийнятій інформації. Даний вид кодування відноситься до блокових кодів, а через це корисна інформація ділиться на інформаційні слова та до них додається блок перевіркової інформації, за допомогою ж якої і відбувається відтворення первинної інформації. В результаті отримуємо кодові слова, що й передаються через канали зв'язку.

Найчастіше розмір інформаційного слова у кодах з низькою щільністю перевірок на парність починається з декількох тисяч. Через це виникає проблема швидкості кодування інформації. Оскільки для обчислення блока перевіркової інформації необхідно провести операцію множення інформаційного слова на породжуючу матрицю, а розміри слів і матриць починаються з декількох тисяч, складність такого кодування може бути занадто велика, що призведе до неможливості передачі даних без затримки. Це може бути критичним для систем управління літальними засобами та іншою технікою, де швидкість реагування повинна бути до 0,1 секунди.

Якщо проводити кодування за допомогою процесорних ресурсів, то може виникнути ситуація, коли швидкість даних буде перевищувати швидкість кодування, наприклад в системах передачі відеоданих з надвисокою якістю. Через це необхідні методи кодування, які будуть обходити цю проблему. Одним з таких методів є використання ПЛІС, оскільки засобами ПЛІС можна дуже сильно розпаралелити обчислення.

Для кодування інформації в кодах з низькою щільністю перевірок на парність використовують спеціально згенеровані породжуючі матриці, що мають певні закономірності та структуру. Це дозволяє оптимізувати процес множення інформаційного слова на цю матрицю.

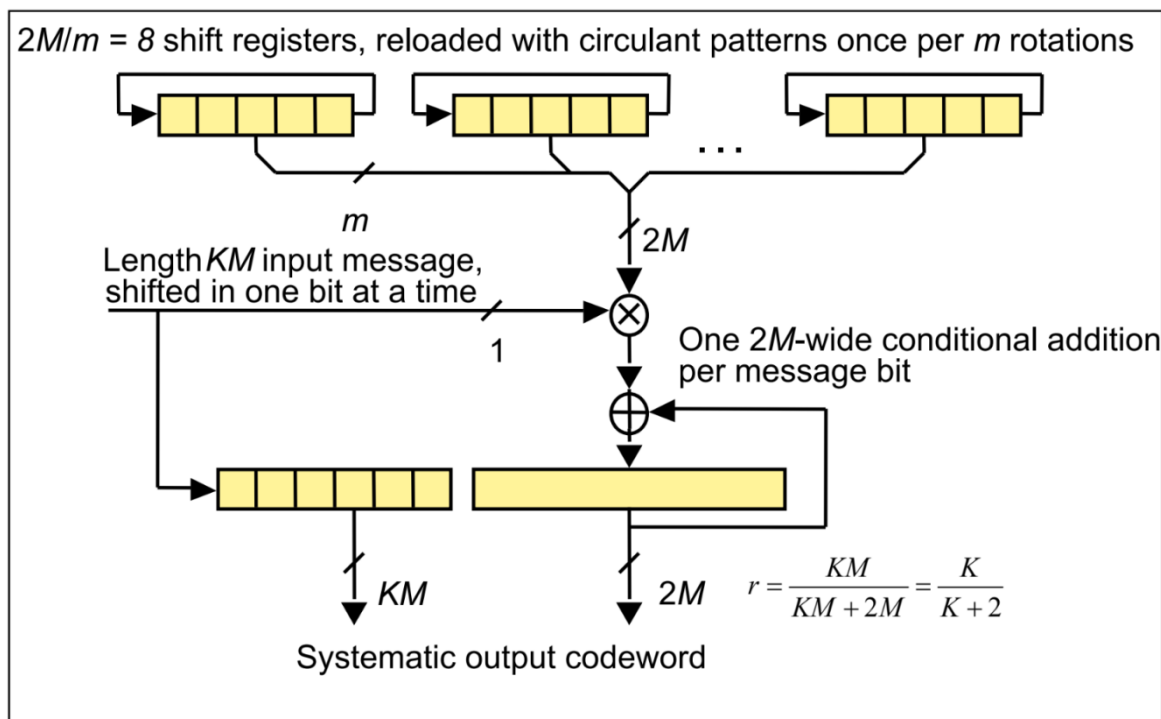


Рисунок 1 – Алгоритм кодування даних

На рисунку 1 наведено алгоритм кодування інформації запропонований в [1]. Засобами ПЛІС породжуючу матрицю можна зберігати в зсувних регістрах, що будуть змінювати своє значення за один такт. Також за один такт буде проводитись множення біта інформаційного слова на вектор породжуючої матриці і додавання його до вже накопичених векторів. В результаті кодування одного біта буде займати один такт, що дозволяє передавати закодовану інформацію без затримки.

Список джерел:

1. Low density parity check codes for use in near-Earth and deep space applications. Experimental specification CCSDS 131.1-O-2 [Текст] / The Consultative Committee for Space Data Systems. – 2007. С. 3-8 – 3-11.