# УСИЛИТЕЛЬ-ДИСКРИМИНАТОР УСТРОЙСТВА ОБРАБОТКИ ЛИДАРНОГО СИГНАЛА

Борщ М.В
Научный руководитель – к.т.н., доц. Зарудный А.А.
Харьковский национальный университет радиоэлектроники
(61166, Харьков, просп. Науки,14, каф. РТИКС, тел. (057) 702-14-44)
e-mail: maksym.borshch@nure.ua

A principal electrical circuit of the discriminator amplifier of one-electron pulses of a photoelectric multiplier is proposed. To reduce the temperature drift, amplifier is made on silicon structures in a differential scheme. The maximum fast-action of amplifying stages and comparator exceeds 100 MHz. The circuit lacks transition capacitors, which eliminates the problem of integrating the average signal value.

Известно, что максимальная чувствительность фотоэлектронного умножителя (ФЭУ) реализуется в режиме счета фотонов. Опыт разработки и эксплуатации лидарных систем определяет основные требования, предъявляемые к усилителю-формирователю импульсов ФЭУ [1,2]:

- малое входное сопротивление усилителя для уменьшения влияния конструктивных емкостей ФЭУ;
- широкая полоса пропускания усилителя, соизмеримая с быстродействием входных счетчиков устройств обработки лидарного сигнала;
- возможность регулировки порога дискриминации в цепи, развязанной от цепей прохождения усиливаемого сигнала, что позволяет производить регулировку порога дистанционно и с достаточной точностью воспроизводить выбранный уровень дискриминации;
- отсутствие переходных конденсаторов в тракте усиления импульсов ФЭУ, потому что наличие переходных конденсаторов приводит к интегрированию среднего уровня сигнала и вычитанию этого среднего значения от амплитуды основного сигнала на входе амплитудного дискриминатора; с учетом большого динамического диапазона лидарного сигнала его средний уровень меняется в широких пределах, что не позволяет выделить одноэлектронные импульсы на фоне динодных шумов;
- при большом усилении усилителя постоянного тока (УПТ) возникает проблема устранения температурного дрейфа, который в конечном итоге приводит к дрейфу порога дискриминации.

С учетом вышеперечисленных требований предложена принципиальная электрическая схема усилителя-дискриминатора, представленная на рис.1. Максимальное быстродействие усилительных каскадов и компаратора, реализованных на элементах эмиттерно-связанной логики, превышает 100 МГц. В схеме отсутствуют переходные конденсаторы, что снимает проблему интегрирования среднего значения сигнала.

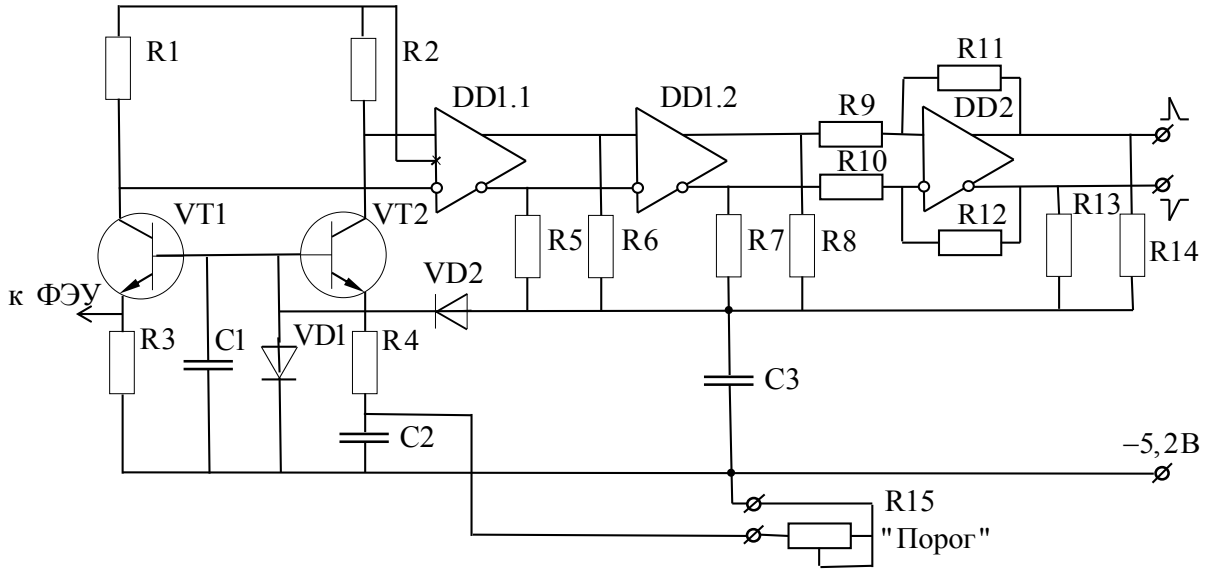


Рис. 1

Отрицательные импульсы с ФЭУ подаются на входной усилитель. на транзисторе VT1, выполненный по схеме с общей базой, который обладает малым входным сопротивлением и широкой полосой пропускания.

Порог дискриминации устанавливается подстроечным резистором R15 в цепи эмиттера транзистора VT2. Это позволяет конструктивно вынести регулирующий резистор за пределы платы усилителя. Для температурной компенсации дифференциального порога дискриминации каскад схемотехнически аналогичен входному каскаду на VT1.

Напряжение на входной каскад подается с вывода 11 внутреннего опорного источника питания микросхемы усилителя 100ЛП116. Выходное напряжение входного каскада, снимаемое с резистора R1 подается на неинвертирующий вход дифференциального усилителя DD1.1. На другой его вход подается постоянное напряжение порога дискриминации, снимаемое с резистора R2. Основное усиление сигнала осуществляется дифференциальными каскадами усилителя DD1, выполненными на микросхеме 100ЛП116.

Формирователь импульсов по амплитуде DA2 реализован на быстродействующем компараторе 597СА1, охваченном положительной обратной связью по типовой схеме включения.

Список использованных источников:

1. Гарднер Ч.С. Применение лидара на резонансной флюоресценции натрия в атмосферных исследованиях и астрономии // ТИИЭР. – 1989. – Т.77, №3. С.44-56.

2. Зарудный А.А., Лагутин М.Ф., Кузьменко В.Н.,Тулинов Г.Ф. Резонансные лидары в глобальном мониторинге примесей верхней атмосферы. Прикладная радиоэлектроника. 2004.-№1. С.16-28.