

ДОДАТОК А

Графічний матеріал

Харківський національний університет радіоелектроніки
Кафедра АПОТ

Кваліфікаційна робота магістра

Модель нейронної мережі для аналізу руху людини на STM32

Виконав:
студент групи СКСм-20-1
Адамович Владислав Романович

Керівник:
доц. каф. АПОТ
Філіппенко І.В.

Харків 2021

Мета роботи

Метою кваліфікаційної роботи є реалізації нейронної мережі для розпізнавання людської діяльності на STM32 шляхом портування нейронної мережі, навченої на класичній ЕОМ. Для цього було сформовано наступні задачі:

- розпізнавання активності за допомогою набору даних;
- розробка згорткової нейронної мережі за допомогою Keras;
- підвищення точності додатковими налаштуваннями;
- квантування мережі у форматі 8-бітних чисел з фіксованою точкою;
- підготовка проекту для портування на мікроконтролер;
- перевірка даних на прошитому мікроконтролері.

Актуальність теми

Глибоке навчання може привнести обчислювальний інтелект в персональні пристрої та пристрої Інтернету речей. Використання моделей глибокого навчання безпосередньо на периферійних пристроях забезпечує більшу економічність, масштабованість і конфіденційність для кінцевих користувачів в порівнянні з використанням віддаленого сервера для виконання обробки.

Адамович В.Р., ст. гр. СКСм-20-1, каф. АПОТ, ХНУРЕ, 2021

3

Розпізнавання людської активності

Розпізнавання людської активності, або скорочено HAR - це проблема прогнозування того, що робить людина, на основі відстеження його руху за допомогою датчиків.



Адамович В.Р., ст. гр. СКСм-20-1, каф. АПОТ, ХНУРЕ, 2021

4

Відкрита нейромережева бібліотека Keras

Keras - це високорівневий API TensorFlow 2: доступний, високопродуктивний інтерфейс для вирішення завдань машинного навчання з акцентом на сучасне глибоке навчання. Він надає необхідні Абстракції та будівельні блоки для розробки та доставки рішень для машинного навчання з високою швидкістю ітерації.



Адамович В.Р., ст. гр. СКСм-20-1, каф. АПОТ, ХНУРЕ, 2021

5

Пакет розширення X-CUBE-AI для STM32CubeMX



X-CUBE-AI - це пакет розширення STM32Cube, що входить до складу STM32Cube. Екосистема штучного інтелекту і розширення можливостей STM32CubeMX з автоматичним перетворенням попередньо навчених алгоритмів штучного інтелекту, включаючи нейронну мережу і класичні моделі машинного навчання.

Адамович В.Р., ст. гр. СКСм-20-1, каф. АПОТ, ХНУРЕ, 2021

6

Налагоджувальна плата NUCLEO-G474RE



- мікроконтролер сімейства STM32F4
- різноманітні способи живлення;
- вмонтований програматор ST-LINK;
- бібліотеки вільного програмного забезпечення ;
- підтримка більшості IDE.

Адамович В.Р., ст. гр. СКСм-20-1, каф. АПОТ, ХНУРЕ, 2021

7

Етапи створення нейромережі

- збір даних;
- фільтрація та маркування даних, побудова топології нейромережі;
- тренування моделі нейромережі;
- конвертація нейромережі в код, оптимізований для мікроконтролера;
- обробка та аналіз нових даних з використанням тренуваної нейромережі.



Адамович В.Р., ст. гр. СКСм-20-1, каф. АПОТ, ХНУРЕ, 2021

8

Збір даних



Набір даних був змодельований за допомогою алгоритмів машинного навчання в їх статті 2012 року під назвою «Розпізнавання людської діяльності на смартфонах з використанням багатокласової апаратно-орієнтованої векторної машини підтримки»

Фільтрація та маркування даних

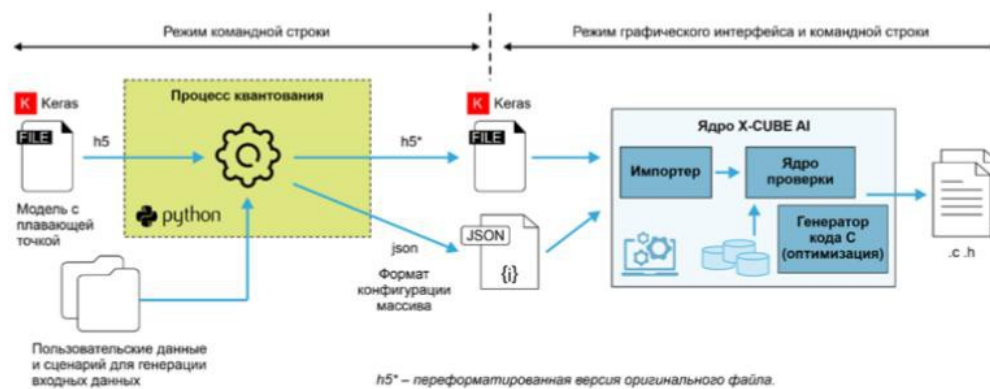
Дані, отримані від сенсорів, необхідно промаркувати. Для контрольованого навчання необхідна класифікація отриманих даних за певними ознаками - маркерами.



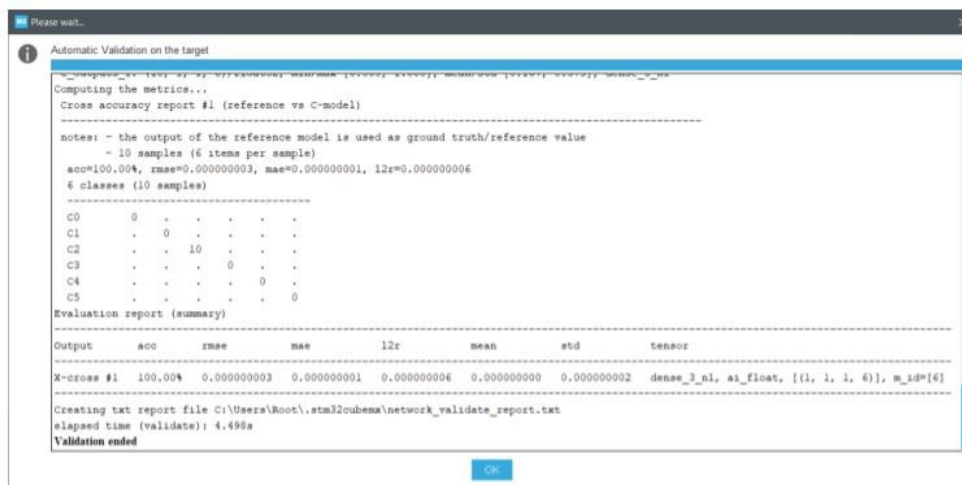
Тренування моделі нейромережі

Тренування нейромережі являє собою ітераційний процес обробки еталонних наборів даних з метою мінімізації критерію помилки. Це завдання зазвичай виконується за допомогою готових інтегрованих середовищ від сторонніх розробників. Навчання, як правило, виконується на потужних обчислювальних машинах з практично необмеженими обчислювальними ресурсами і обсягами пам'яті, що дозволяє виконати велику кількість ітерацій за короткий проміжок часу. Результатом такого процесу є попередньо навчена нейромережа.

Оптимізація коду для мікроконтролера



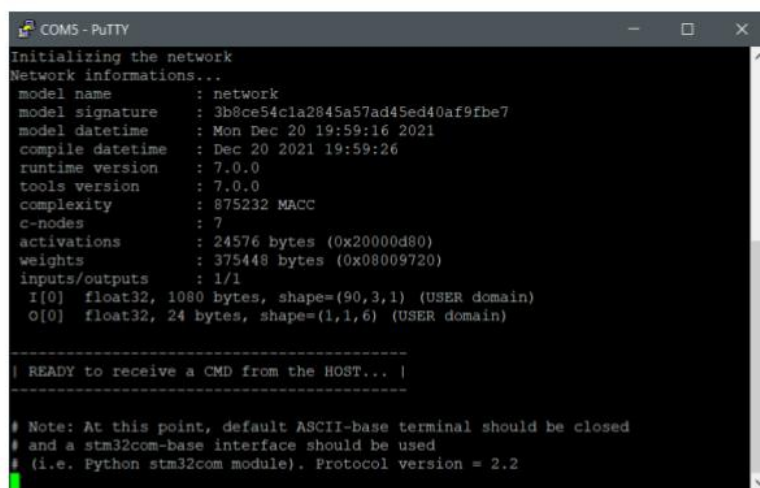
Перевірка моделі на STM32 через STM32CubeMX



Адамович В.Р., ст. гр. СКСМ-20-1, каф. АПОТ, ХНУРЕ, 2021

13

Результати роботи на мікроконтролері



Адамович В.Р., ст. гр. СКСМ-20-1, каф. АПОТ, ХНУРЕ, 2021

14

Майбутній розвиток та застосування

- збільшення різновидів активності;
- підвищення точності;
- розробка графічного додатку;
- збільшення мобільності.
- заняття спортом;
- медицина;
- виробництво та послуги;
- безпека.



Висновки

- розглянуто технології побудови нейронних мереж;
- побудовано нейронну мережу;
- виконано навчання за допомогою набору даних;
- конвертовано нейромережу в код, оптимізований для мікроконтролера;
- інтегровано нейромережу на мікроконтролер;
- виконано перевірку нових даних з використанням тренованої нейромережі на прошитому мікроконтролері.



ДОДАТОК Б

**ПОШУК НОВИХ РІШЕНЬ ДЛЯ СТВОРЕННЯ НЕЙРОННИХ
МЕРЕЖ**

Адамович В.Р.

Науковий керівник – к.т.н., доц. Філіппенко І.В.

Харківський національний університет радіоелектроніки

(61166, Харків, просп. Науки, 14, каф. АПОТ, тел. (057) 702-13-26)

e-mail: vladyslav.adamovych@nure.ua

The article attempts to find hardware opportunities for profitable porting of neural networks trained on classical computers, bypassing the use of GPUs. Because GPUs have been able to meet demand, they are often used in data centers. But with improved performance of FPGAs and microcontrollers, Asics will allow data centers to use them to meet their computing power and power consumption needs. This makes it possible to emulate deep learning by sequentially processing multiple layers of convolutional neural networks.

Вступ. Незважаючи на те що нейронні мережі як науково-технічний об'єкт існують понад півстоліття, основні способи їх практичної реалізації обмежуються областю програмного моделювання в різних середовищах візуального (і невізуального) проектування. Програмні реалізації переважають над апаратними. Крім того, апаратні реалізації внаслідок своєї відносної дорожнечі досі не мають повсюдного поширення. Однак їх питома вага в загальній кількості світових технологічних розробок неухильно зростає[1]. Штучний інтелект – це майбутнє обчислень, велика кількість досліджень проводиться в спробі створити корисний і надійний ШІ. Частина досліджень ШІ включає в себе вивчення області, що називається глибоким навчанням, яка є галуззю машинного навчання, яка використовує алгоритми для моделювання абстракцій високого рівня. В даний час для моделювання процесів глибокого навчання і обробки цих алгоритмів розробляються великі системи з використанням графічних процесорів в якості центрального засобу обробки. Велика частина сьогоденних масових обчислень використовує графічні процесори, тому що закон Мура за останні кілька десятиліть зберігся, проте наближається той час, коли розвиток графічних процесорів (GPU) не буде відповідати вимогам алгоритмів ШІ [2]. На додаток до обчислювальної потужності, ці GPU-системи також споживають велику кількість енергії. Постає питання, як можна збільшити обчислювальну потужність при одночасному зниженні енергоспоживання в процесі виконання алгоритмів глибокого навчання? Метою дослідження є пошук апаратних можливостей для вигідного портування нейронних мереж, навченої на класичних ЕОМ в обхід використання графічних процесорів.

Зміст дослідження. Сигнальні процесори характеризує порівняно низька вартість розробки, велика елементна база з великою кількістю налагоджувальних засобів і допоміжного програмного забезпечення, а

також висока продуктивність, що зробило сигнальні процесори найбільш популярними об'єктами для побудови апаратних реалізацій нейронних мереж [3]. Моделювання нейронних мереж на сигнальних процесорах здійснюється тільки програмним способом, що дозволяє в разі необхідності легко модифікувати використовуваний алгоритм і структуру мережі. При проектуванні апаратної реалізації нейросистем враховуються, перш за все, такі характеристики, як масштабованість, вартість розробки, сумісність з попередніми і майбутніми версіями. В разі, коли для розробника критичні терміни розробки і вартість, слід звернути увагу на сигнальні процесори і процесори для каскадованих архітектур. Сигнальні процесори масштабуються досить погано, але розробка нейронних мереж на них завдяки розвиненій технічній підтримці з боку виробників досить проста. При цьому прив'язка до апаратної частини DSP не дозволить з легкістю переносити нейронну мережу з однієї елементної бази на іншу. Для нейросигнальних процесорів в цілому характерно все те ж саме, що справедливо для сигнальних процесорів. Відмінності полягають в більш високій продуктивності за рахунок наявності вбудованого векторного співпроцесора і більш вузької спеціалізації, в більшості випадків орієнтованої на конкретний вид нейронної мережі.

Висновок. Виконання більш швидких і ефективних обчислень дозволяє розробляти передові програми. Глибоке навчання та інші програми, які інтенсивно використовують обчислювальні ресурси, знаходяться на передньому краї досліджень. Оскільки графічні процесори змогли задовольнити попит, вони часто використовуються в центрах обробки даних. Але з поліпшенням продуктивності ПЛІС, мікроконтролерів, ASIC дозволить центрам обробки даних використовувати і їх для задоволення потреб в обчислювальних можливостях і енергоспоживанні. Це дає можливість емулювати глибоке навчання шляхом послідовної обробки декількох шарів згорткових нейронних мереж.

Список використаної літератури:

1. Руднев Владислав Андрійович. «Застосування мікроконтролерів для реалізації нейронних мереж» Вісник Південно-Уральського державного університету. Серія: Комп'ютерні технології, управління, Радіоелектроніка, по. 23, 2012, pp. 181-183.
2. Скрипов, С.А. до питання про використання мікроконтролерів для реалізації штучних нейронних мереж / С. а. Скрипов. - Текст: безпосередній // Молодий вчений. – 2019. – № 46 (284). С. 26-28. URL: <https://moluch.ru/archive/284/63914>.
3. Deep Neural Network Benchmark with Raspberry Pi 2, 3 and 3+ // Element14. URL: <https://www.element14.com/community/thread/63591/1/deep-neural-network-benchmark-with-raspberry-pi-2-3-and-3>

Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління

HTML5 та CSS3, а саме "головна" сторінка, яка містить меню і каталог товарів, інформаційні сторінки, а також сторінки реєстрації та авторизації. **Метою доповіді** є вищевказаними засобами реалізувати можливість реєстрації і авторизації користувачів на сайті, а також розробити універсальну сторінку-форму, яка виводить вибраний користувачем товар на екран. В доповіді наводяться результати аналізу сучасних технологій, що дозволяють створювати web-сайти, проведено моделювання сайту на основі мови гіпертекстової розмітки HTML5, мови опису стилів CSS3, із застосуванням мови програмування PHP. Створений сайт був підключений до системи управління базами даних MySQL, що працює з web-сервером Apache і графічним web-інтерфейсом phpMyAdmin. Сайт містить логотип, каталог товарів, форми реєстрації та авторизації, а також універсальну сторінку, яка виводить інформацію про товар [2, 3].

Список літератури

1. Никсон Р. Создаем динамические веб-сайты с помощью PHP, MySQL, JavaScript, CSS и HTML5 / Р. Никсон, – СПб. : Питер, 2015. – 688 с.
2. Любимова Е. М. Разработка Web-приложений средствами языка PHP : учеб. Пособие для вузов / Е. М. Любимова. – Елабуга : Филиал К(П)ФУ, 2014. – 148с.
3. Несвижинский А. И. Современные веб-технологии / А. И. Несвижинский, В. А. Рябов. – М. Национальный Открытый Университет «ИНТУИТ», 2016. – 1002 с.

ВИКОРИСТАННЯ МІКРОКОНТРОЛЕРІВ ПРИ СТВОРЕННІ НЕЙРОННИХ МЕРЕЖ

Адамович В.Р., Філіппенко І.В., Кулак Г.К.

Харківський національний університет радіоелектроніки, Харків, Україна

В даний час штучні нейронні мережі можуть використовуватися для вирішення завдань класифікації, розпізнавання, передбачення. Для реалізації таких нейронних мереж використовуються ЕОМ, що мають досить великі обчислювальні ресурси, при цьому може використовуватися як центральний, так і графічний процесор [1]. Також існують приклади реалізації нейронних мереж на пристроях з низькою продуктивністю [2]. Існує також безліч пристроїв від компаній Olimex, Cubietech, Intel і багатьох інших, на яких штучні нейронні мережі також можуть бути легко реалізовані. В якості недоліків реалізації на основі ЕОМ можна виділити відносно високу вартість пристроїв, а також відносно високе енергоспоживання.

Метою доповіді є аналіз можливостей портування та навчання класичних нейронних мереж за допомогою використання мікроконтролерів.

В доповіді розглядається можливість реалізації та перенесення навчених нейронних мереж на базі мікроконтролерів, тобто пристроїв з обмеженими обчислювальними можливостями. Показана принципова можливість такого перенесення. Для ряду завдань, де не буде потрібно велика кількість нейронів, або в тому випадку, якщо в негайному отриманні передбачень немає необхідності, запропонований спосіб буде корисний. Їх головні переваги-

Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління

відносно невисока ціна, малі розміри, мале енергоспоживання. Ціна мікроконтролера, на основі якого можна розгорнути нейронну мережу починається від \$1. В процесі роботи мікроконтролер може споживати струм в кілька міліампер, а в режимі енергозбереження (сну) — <1мкА. Ці особливості дозволяють застосовувати мікроконтролери в самих різних пристроях без істотного збільшення вартості останніх. При цьому можливе автономне живлення від батареї, що дозволяє проектувати портативні пристрої.

Список літератури

1. Скрипов, С.А. До питання про використання мікроконтролерів для реалізації штучних нейронних мереж. Молодий вчений. 2019. № 46 (284). С. 26-28.
2. Deep Neural Network Benchmark with Raspberry Pi 2, 3 and 3+ // Element14. URL: <https://www.element14.com/community/thread/63591/>

ОСОБЛИВОСТІ ОРГАНІЗАЦІЇ ЗМІШАНОГО НАВЧАННЯ У ЗАКЛАДАХ ВИЩОЇ ОСВІТИ

Бельорін-Еррера О.М., Шипова Т.М.

Національний технічний університет «Харківський політехнічний інститут»,
Харків, Україна

Виконання рекомендацій Міністерства освіти і науки, відповідно до постанови КМУ від 17 лютого 2021 № 104 щодо організації освітнього процесу в закладах вищої освіти у 2020/2021 навчальному році, передбачає, зокрема, надання переваги змішаній формі навчання [1]. **Метою доповіді** є аналіз та узагальнення досвіду впровадження змішаного навчання, отриманого різними навчальними закладами вищої освіти в умовах загальнонаціонального карантину, насамперед: вивчення базових нормативних документів, які регламентують процес системної організації змішаного навчання; встановлення основних переваг та недоліків змішаного навчання; дослідження основних проблеми, з якими стикалися суб'єкти освітнього процесу під час переходу на змішану форму навчання; огляд можливостей найпопулярніших платформ електронного навчання; аналіз інструментів, які використовуються у змішаному навчанні; розгляд пропозицій науково-педагогічної спільноти щодо можливостей збереження високого рівня якості освіти при застосуванні змішаної форми навчання [2-5]; окреслення перспективних напрямків розвитку змішаного навчання у закладах вищої освіти на підґрунті ретельного аналізу наукових джерел та власного педагогічного досвіду.

Список літератури

1. Про виконання постанови КМУ від 17 лютого 2021 № 104 у закладах вищої, фахової передвищої освіти URL: <https://mon.gov.ua/ua/npa/pro-vikonannya-postanovi-kmu-vid-17-lyutogo-2021-104-u-zakladah-vishoyi-fahovoyi-peredvishoyi-osviti>.
2. Кухаренко В. М., Бондаренко В. В. Екстрене дистанційне навчання в Україні: Монографія – Харків: Вид-во КП «Міська друкарня», 2020. – 409 с.

МОДЕЛЬ НЕЙРОННОЇ МЕРЕЖІ ДЛЯ АНАЛІЗУ РУХУ ЛЮДИНИ НА STM32

Адамович В.Р., Філіппенко І.В.

Харківський національний університет радіоелектроніки, Харків, Україна

Останнім часом нейронні мережі набувають все ширшого розповсюдження. Їх застосування росте у різних галузях науки, техніки та промисловості, наприклад, для корегування сенсорних даних в хімії, системах безпеки, екологічному моніторингу тощо [1].

Існує думка, що для застосування нейронних мереж необхідні високопродуктивні 32-х, 64-х розрядні системи, Grid кластери або спеціалізовані засоби – програмовані логічні матриці (FPGA), цифрові сигнальні процесори (DSP) [2, 3]. Але є можливість для вирішення задач за допомогою нейронних мереж на простих та відносно дешевих мікроконтролерах, оскільки нейронні мережі мають два різні режими роботи (навчання і використання), обчислювальна складність яких відрізняється в ~104 разів.

Метою доповіді є аналіз можливостей створення моделі нейронної мережі для аналізу руху людини на STM32 за допомогою акселерометра.

В доповіді розглядається можливість реалізації моделі простої нейронної мережі (CNN) на основі системи розпізнавання людської діяльності (HAR) побудованої на базі сімейства 32-бітних мікроконтролерів виробництва STMicroelectronics STM32G4. Ця система використовує дані датчиків з 3D-акселерометра для виявлення і розпізнавання активності користувача. Показана принципова можливість та переваги такої реалізації до яких відносяться відносно невисока ціна, малі розміри, простота використання, мале енергоспоживання.

У сукупності з апаратними налагоджувальними засобами це дозволяє значно скоротити цикл розробки пристроїв і в найкоротші терміни отримати конкурентоспроможний продукт.

Список літератури

1. Рощупкін О.Ю., Дорош В. І., д. т. н. Саченко А. О., к. т. н. Кочан В. В., к. т. н. Турченко. І. В. Нейромережевий метод обробки даних калібрування багатопараметричних сенсорів. // Матеріали XI міжнародної науково-практичної конференції «Современные информационные и электронные технологии». (СИЭТ-2010). – Одеса, 2010. – С.43
2. Bhim Singh; Vishal Verma; Jitendra Solanki, "Neural Network-Based Selective Compensation of Current Quality Problems in Distribution System," Industrial Electronics, IEEE Transactions on , vol.54, no.1, pp.53-60, Feb. 2007
3. Скрипов, С.А. до питання про використання мікроконтролерів для реалізації штучних нейронних мереж / С. а. Скрипов. - Текст: безпосередній // Молодий вчений. — 2019. — № 46 (284). - С. 26-28. - URL: <https://moluch.ru/archive/284/63914>.