

ДИАГНОСТИРОВАНИЕ МИКРОЭЛЕКТРОННЫХ УСТРОЙСТВ НА ОСНОВЕ СИГНАТУРНО-СИНДРОМНОГО СЖАТИЯ ДАННЫХ

Бережная М.А., Рыжикова М.Г.

Харьковский национальный университет радиоэлектроники
61166, Харьков, пр. Ленина, каф. Технологии автоматизации производства,
Тел. / факс (057) 702-14-86, E-mail: tapr@kture.kharkov.ua

A two compression techniques – polynomial division (signature) and ones counting (syndrome) – is presented. The simultaneous use of both of these approaches in parallel is investigated. Analytic and enumerative results indicate that the number of error sequences, which are missed by both methods is reduced near 2^n , where n is the length of the signature and syndrome registers.

This paper presents a design method of easily tested networks based upon fixed polarity Reed-Muller canonical (RMS) expression of the arbitrary switching function. It have been shown that the selection of this approach allows to reduce a number of product terms of a given switching function. This correspondence presents the method and algorithm of selecting the fixed polarity RMS expression of the switching function with minimal product terms possessing the smallest test set.

Введение. Внедрение субмикронных технологий в процесс производства микроэлектронных устройств (МЭУ), повышение тактовой частоты работы устройств до 1÷5 ГГц создает проблемы при их верификации и тестовом диагностировании. В настоящее время высокая стоимость внешних аппаратных средств диагностирования, процедур генерации тестов и моделирования неисправностей, а также необходимость тестирования СБИС на рабочей частоте повысило интерес разработчиков сложных МЭУ к встроенному самотестированию, как к методу, обеспечивающему эффективность и экономичность диагностирования МЭУ. Встроенное самотестирование – это способность ДУ генерировать тестовые последовательности, сжимать выходную реакцию на эти последовательности и представлять ее в компактной форме в виде сигнатуры или синдрома [1, 2].

Требования стандарта IEEE 1149.1 к архитектуре СБИС, а также правила тестопригодного проектирования, предусматривающие реализацию различных методов сканирования внутренних элементов памяти ДУ, позволяют свести процедуру диагностирования к проверке исправности комбинационной логики.

Анализ диагностического обеспечения микропроцессорных СБИС ведущих зарубежных фирм: Pentium Pro (Intel Corporation); S/390 (IBM); Power PC; MC 202-206 (Motorola); AMD-K6 (Advanced Micro Devices), показывает, что 5-8% площади кристалла СБИС занимают встроенные схемы тестирования, которые позволяют обнаружить практически 100% дефектов, перечисленных выше типов.

На нижнем транзисторном уровне все комбинационные модули проверяются методами исчерпывающего тестирования. На макроуровне используются методы сканирования, что вместе с проверкой транзисторного уровня позволяет обнаружить 95% константных неисправностей. Использование весовых псевдослучайных последовательностей, а также специальных вход/выходных последовательностей обеспечивает 99,9% покрытия неисправностей СБИС.

Анализ диагностического обеспечения СБИС микропроцессоров, устройств на ПЛИС показывает, что существует два основных подхода к реализации методов встроенного диагностирования. Первый подход – разбиение сложного устройства на макроблоки с числом входов (20÷24) и генерация тривиальных (исчерпывающих) тестов с помощью счетчиковых структур или сдвиговых регистров с линейной обратной связью (СРЛОС) в сочетании с методами сканирования элементов памяти [2]. Второй подход – тестопригодное проектирование ДУ, обеспечивающее простоту и регулярность генерации тестовых последовательностей типа бегущей 0(1), кодовые слова линейных блочных кодов,

обладающих высоким покрытием неисправностей для класса однородных структур типа ОЗУ, ПЗУ, устройств на ПЛИС [1].

Наиболее распространенным подходом к организации встроенного тестового диагностирования МЭУ является использование методов исчерпывающего и псевдоисчерпывающего тестирования комбинационных схем (КС) с последующим сжатием выходных последовательностей проверяемых устройств синдромными или сигнатурными анализаторами [1, 2, 3]. Это позволяет обнаружить неисправности КС комбинационного класса, которые не приводят к преобразованию КС в последовательностную схему. Главным достоинством такого подхода является исключение дорогостоящих и трудоемких процедур генерации проверяющих тестов и моделирования неисправностей. Простота генерации тестовых последовательностей с помощью счетчиковых структур, сдвиговых регистров с линейной обратной связью и клеточных автоматов в сочетании с эффективными методами синдромно-сигнатурного сжатия выходных реакций КС позволяет осуществить процедуру проверки КС с использованием простых встроенных схем диагностирования [2, 3].

Достоинством этого подхода является простота диагностирования эксперимента, в котором используются двоичные счетчики и сдвиговые регистры с линейными обратными связями, а также исключение дорогостоящей процедуры синтеза проверяющих тестов.

Однако платой за простоту процедуры диагностирования является либо невысокая достоверность результатов диагностирования для произвольной КС, либо необходимость применения специальных методов анализа схемы и ее последующей модификации, обеспечивающей покрытие обусловленного класса неисправностей для данного метода тестирования [1].

Поэтому повышение эффективности методов встроенного само тестирования сложных МЭУ является актуальной проблемой. С целью повышения эффективности тестового диагностирования МЭУ в настоящей статье предложен метод тестирования, основанный на параллельном сигнатурно-синдромном сжатии выходных последовательностей проверяемых МЭУ.

Анализ эффективности сигнатурно-синдромного сжатия данных. Анализ типовых структур ПЛИС типа FPGA и CPLD показывает, что любая реализация схем на уровне одноранговых структур программируемых блоков ПЛИС соответствует классу частично-однородных функций и является синдромно тестируемой.

Наличие дешифраторов и инверторов на входах обоих типов ПЛИС нарушает принципы однородности схемных реализаций функций, что в случае появления одиночной константной неисправности может приводить к появлению ошибок четной кратности на выходе схемы.

Поэтому совмещение двух методов компактного тестирования – синдромного и сигнатурного анализа для верификации схем на ПЛИС повышает эффективность псевдоисчерпывающего тестирования таких схем.

Ниже представлена универсальная модель синдромно-сигнатурного анализатора, основанная на использовании сдвиговых регистров для реализации счетчиковых структур и линейных фильтров. Реализация счетчиковых структур на сдвиговых регистрах (СР) основана на выполнении двух условий: 1) в режиме подсчета числа единиц n -разрядный СР должен иметь 2^n состояний; 2) коды состояний не обязательно совпадают с кодами состояний обычных двоичных счетчиков, которые определяют правило построения универсальной модели синдромного анализатора, основанное на формировании в цепи обратной связи последовательности, порождающей гамильтонов цикл в графе переходов СР.

Граф переходов СР и определенное множество его подграфов относится к классу правильных графов, для которых существует гамильтонов цикл и простая процедура его поиска.

Сигнатурный анализ основан на полиномиальном делении двоичных последовательностей сдвиговым регистром с линейной обратной связью, которая определяется вы-

бренным примитивным многочленом. Поэтому формирование сигнатуры является линейной операцией сжатия двоичных последовательностей. В отличие от сигнатуры формирование синдрома – нелинейная операция, основанная на подсчете числа 1 (0) или числа переходов $1 \rightarrow 0$ ($0 \rightarrow 1$) двоичной последовательности. Известно, что число ошибочных последовательностей и их характеристики различны для этих двух способов сжатия данных. Следовательно, параллельный подсчет сигнатур и синдромов позволит повысить эффективность процедур обнаружения неисправностей в МЭУ. Однако, существуют двоичные последовательности и классы ошибок в них, обусловленные неисправностями схемы, для которых сигнатурный и синдромный анализ формирует значения сигнатур и синдромов, совпадающих с соответствующими значениями в исправной схеме.

Определим степень неразличимости ошибочных последовательностей сигнатурно-синдромным сжатием, полагая, что на вход проверяемой схемы подается исчерпывающий тест длиной $L = 2^n - 1$, где n – число разрядов сдвигового регистра с линейной обратной связью в соответствии с примитивным многочленом n -го порядка, который формирует сигнатуру выходной последовательности МЭУ.

Пусть A – входная двоичная последовательность с числом единичных разрядов w , которое называют весом последовательности A . Циклический сдвиг A преобразует ее в последовательность B , которая также имеет вес, равный w .

Определение 1. Две двоичные последовательности A и B , образованные циклическим сдвигом последовательности A , будем называть циклическими эквивалентными.

Таким образом, $A(x) = x^t B(x)$, где значения показателя t изменяется по модулю L . Множество циклических эквивалентных последовательностей имеет один и тот же синдром, т.е. имеет одинаковый вес.

Утверждение 1. Пусть последовательность длиной $L = 2^n - 1$ сжимается n -разрядным сигнатурным анализатором с примитивным многочленом n -го порядка. Тогда множество циклических эквивалентных последовательностей имеет либо нулевые, либо различные сигнатуры.

Доказательство. Если последовательность свертывается в нулевую сигнатуру, то соответствующий ей полином является кратным полиному обратной связи [4]. Так как многочлен обратной связи сдвигового регистра является примитивным степени n и $L = 2^n - 1$, то нулевые сигнатурные последовательности являются кодовыми словами Лемминга. Все циклические сдвиги кодового слова порождают кодовое слово. Следовательно, если любая последовательность имеет нулевую сигнатуру, то все последовательности циклически эквивалентные ей, так же имеют нулевую сигнатуру.

Рассмотрим случай, когда некоторая последовательность имеет ненулевую сигнатуру. Предположим, что некоторая последовательность $A(x)$ имеет ненулевую сигнатуру и такую же сигнатуру имеет последовательность $B(x)$, циклически эквивалентная $A(x)$. Сигнатура $S(x)$ является остатком от деления $A(x)$ на полином обратной связи $P(x)$, т.е.

$$A(x) = P(x) \cdot Q_1(x) + S(x) \quad (1)$$

Если последовательность $B(x)$ имеет также сигнатуру $S(x)$, то справедливо

$$B(x) = x^t A(x) = P(x) \cdot Q_2(x) + S(x) \quad (2)$$

Умножим левую и правую часть уравнения (1) на x^t , получим

$$x^t A(x) = x^t P(x) \cdot Q_1(x) + x^t S(x) \quad (3)$$

Из равенства левых частей выражений (2) и (3) следует

$$\frac{(1 + x^t)S(x)}{P(x)} = [Q_2(x) + x^t Q_1(x)] \quad (4)$$

По предположению $S(x)$ не равно 0, а степень $S(x)$ меньше n . Следовательно, для того, чтобы выполнялось равенство (4) $(1 + x^t)$ должно делиться на $P(x)$. Но $P(x)$ – прими-

тивный многочлен, поэтому $(1+x^t)$ делится на $P(x)$ только тогда, когда $t = 2^n - 1$, что приводит к противоречию. Следовательно, $A(x)$ и $B(x)$ имеют различные сигнатуры. утверждение доказано.

Число нулевых сигнатур определяется весовой функцией кода Хемминга в виде [4]:

$$F(x) = \frac{1}{L+1} [(1-x)^L + n(1+x)^a(1-x)^{a+1}] \quad (5)$$

где $L = 2^n - 1$, $a = (L-1)/2$, а коэффициенты при x^w - число кодовых слов с весом w .

В [5] показано, что число кодовых слов с весом w (для $w \geq 9$) из выражения (5) приблизительно равно

$$g_w \approx \frac{C_L^w (1+\varepsilon)}{(L+1)} \quad (6)$$

где ε намного меньше 1.

Анализ оценки (6) показывает, что с ростом веса w число двоичных ошибочных последовательностей, нераспознаваемых одновременно сигнатурно-синдромным анализатором сокращается в R раз, где $R = \frac{2^n}{1+\varepsilon} \approx 2^n$, так как для $w \geq 9$, $\varepsilon \rightarrow 0$.

Выводы. В статье проведен анализ эффективности параллельного сигнатурно-синдромного сжатия выходных последовательностей проверяемых МЭУ. Показано, что реализация этого подхода для тестового диагностирования схем сложных МЭУ исчерпывающими и псевдоисчерпывающими тестами позволит в 2^n повысить эффективность обнаружения неисправностей, где n – разрядность сигнатурного и синдромного анализатора.

Литература

1. Savir T. Syndrome-testable design of combinational circuits// IEEE Trans. Comput. – 1980. – с-29. – №6. – P.442–451.
2. McClusken Mc'Cluskey E.J. Verification testing – a pseudo exhaustive test technique // IEEE Trans. Computers. – 1984. – №6. – P.541–546.
3. Ярмолик В.Н. Построение многоканальных сигнатурных анализаторов // Автоматика и телемеханика. – 1985. – №1. – С. 127–132.
4. Петерсон У., Уэлдон Э. Коды, исправляющие ошибки. – М.: Мир. – 1976.–594 с.
5. T. Kasami, T. Fujinara, S. Lin. An approximation to the weight distribution of binary linear codes // IEEE Trans. Inform. Teory. – 1985. –Vol/IT – 31. – November.