

## СЕКЦІЯ 10.

# ЕЛЕКТРОНІКА ТА ТЕЛЕКОМУНІКАЦІЇ

**Кирпота Федір Володимирович**, здобувач вищої освіти

*Харківський національний університет радіоелектроніки, Україна*

**Халімонов Ян Ігорович**, здобувач вищої освіти

*Харківський національний університет радіоелектроніки, Україна*

**Науковий керівник: Чумак Валерія Сергіївна**, асистент кафедри мікропроцесорних технологій і систем

*Харківський національний університет радіоелектроніки, Україна*

## АЛГОРИТМ КАННІ ДЛЯ ОБРОБКИ ЗОБРАЖЕНЬ НА FPGA

Алгоритм Канні є одним з найбільш поширених методів обробки зображень для виявлення границь та зменшення шуму. З ростом ступеня розвитку мікросхем спостерігається зростання зацікавленості у реалізації цього алгоритму на програмованих матрицях вентилів (FPGA). FPGA володіють високою обчислювальною потужністю та паралельними можливостями, що робить їх привабливими для задач обробки зображень, включаючи алгоритм Канні [1-8].

Алгоритм Канні складається з кількох етапів, включаючи згладжування зображення, виявлення градієнтів, підсилення границь та відсікання несуттєвих границь. Цей алгоритм є ефективним для виділення границь об'єктів на зображенні та може бути використаний у широкому спектрі застосувань, таких як розпізнавання образів, відстеження об'єктів, автоматична навігація та медична діагностика.

Алгоритм Канні для обробки зображень можна описати наступними кроками:

1. Переведення зображення в градації сірого.
2. Згладжування зображення.
3. Обчислення градієнтів інтенсивності.
4. Використання порогової обробки.
5. Використання гістерезису для виявлення і об'єднання країв.
6. Визначення кінцевих країв.

Це загальний опис алгоритму Канні. При його реалізації на FPGA кожен крок може бути паралельно виконаний для забезпечення швидкодії та ефективності обробки зображень. На рис. 1 представлено приклад роботи алгоритму Канні.

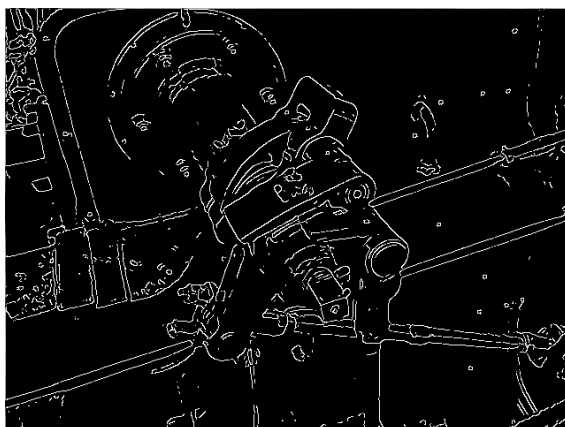


Рис. 1. Алгоритм Канні

FPGA забезпечують кілька вагомих переваг для реалізації алгоритму Канні [9]:

1. Паралельність: FPGA мають можливість обробки декількох операцій одночасно, що дозволяє прискорити обробку зображень порівняно з традиційними процесорами.
2. Гнучкість: FPGA забезпечують гнучкість конфігурації, що дозволяє програмувати їх для

виконання специфічних операцій обробки зображень. Це дозволяє оптимізувати апаратне забезпечення для конкретних вимог алгоритму Канні.

3. Висока швидкодія: FPGA відомі своєю високою швидкістю, що робить їх ефективними для реалізації вимогливих за ресурсами алгоритмів, таких як Канні.

Для реалізації алгоритму Канні на FPGA необхідно налаштувати логіку та апаратні засоби FPGA для виконання кожного етапу алгоритму. Зазвичай, згладжування зображення реалізується за допомогою фільтра Гауса, а виявлення градієнтів - за допомогою операцій зведення та порівняння.

Для підсилення границь можна використовувати фільтр Собеля, а для відсікання несуттєвих границь - порогову обробку. Усі ці етапи можуть бути паралельно реалізовані на FPGA, використовуючи вбудовану пам'ять для збереження зображення та проміжних результатів [10-11].

Підводячи підсумок можна стверджувати що, реалізація алгоритму Канні на FPGA надає можливість розширити можливості обробки зображень, швидкодію та ефективність. FPGA забезпечують паралельні можливості та гнучкість налаштування, що робить їх привабливими для задач обробки зображень. Застосування алгоритму Канні на FPGA може бути корисним у багатьох областях, включаючи комп'ютерне зорове сприйняття, медичну діагностику, автономну навігацію та багато інших. Реалізація цього алгоритму на FPGA відкриває нові перспективи для швидкої та потужної обробки зображень.

#### Список використаних джерел:

1. R.Chandra. FPGA-based Implementation of Signal and Data Processing Systems. 2017.
2. V.Semenets, V. Chumak, I. Svyd, O. Zubkov, O. Vorgul, N.a Boiko. Designing the Structure of a General-Purpose Telemedicine Complex. // III International Scientific and Practical Conference Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs (MC&FPGA), Kharkiv, Ukraine, 2021, pp. 47-48, doi: 10.35598/mcfpga.2021.016.
3. В.С. Чумак, І.В. Свид. Перспектива использования продукта FPGA в медицинских системах. // XIII Міжнародна науково-практична конференція магістрантів та аспірантів «Теоретичні та практичні дослідження молодих науковців» (19–22 листопада 2019 року): матеріали конференції. – Харків : НТУ «ХПІ», 2019. – С. 288-289.
4. Чумак В. С. Применение FPGA при реализации искусственной нейронной сети для информационных систем. Науковий керівник: Свид І. В. // Авіація, промисловість, суспільство : матеріали II Міжнар. наук.-практ. конф., (м. Кременчук, 12 трав. 2021 р.) : у 2 ч. / МВС України, Харків. нац. ун-т внутр. справ, Кременчук. льотний коледж. – Харків : ХНУВС, 2021. – Ч. 1. – С. 109-111.
5. В.Чумак, І. Свид. Створення модуля VHDL-опису при проектуванні цифрових систем на ПЛІС в Xilinx ISE Design Suite. // Перспективні напрямки сучасної електроніки, інформаційних і комп'ютерних систем (MEICS-2019). Тези доповідей на IV Всеукраїнській науково-практичній конференції: 27-29 листопада 2019 р., м. Дніпро. – Дніпро, Дніпровський національний університет імені Олеся Гончара, Кременчук: ПП Щербатих О. В., 2019. – С. 94-95.
6. Луценко О. В. Використання FPGA для реалізації штучної нейронної мережі / О. В. Луценко, В. С. Чумак // Автоматизація, електроніка та робототехніка. Стратегії розвитку та інноваційні технології : матеріали IV форуму, 24–25 листопада 2022 р. – Харків : ХНУРЕ, 2022. – С. 26-27.
7. Чумак, В. С., Аврунін, О. Г., Чугуй, Є. А., & Свид, І. В. (2021). Аналіз принципів побудови телемедичних комплексів широкого призначення. АСУ та прилади автоматики, 177, 80–85.
8. Чумак В. С. Реализация структуры нейронных сетей на FPGA / Чумак В.С., Свид І.В. // Наука, технології, інновації: тенденції розвитку в Україні та світі: матеріали міжнародної студентської наукової конференції, 17 квітня, 2020 рік. – Харків, Україна: Молодіжна наукова ліга. –Т.2– С. 30-32.
9. Iryna Svyd, Oleksandr Vorgul, Valerii Semenets, Oleg Zubkov, Valeriia Chumak, Natalia Boiko. Special Features of the Educational Component “Design of Devices on Microcontrollers and FPGA”. // II International Scientific and Practical Conference Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs (MC&FPGA), Kharkiv, Ukraine, 2020, pp. 55-57. doi: 10.35598/mcfpga.2020.017.
10. Tiwari, V., & Malik, S. Design and Optimization of Energy-Efficient Microprocessor Systems. Berlin: Springer, 2013.
11. Chatterjee, A., & Das, C. K. Energy-Efficient Microprocessors for Embedded Systems: Design, Simulation, and Optimization. New York: Springer, 2015.