

К ВОПРОСУ О ПРОЕКТИРОВАНИИ МИКРОПЛАТ МИКРОБЛОКОВ ДЛЯ ИЗДЕЛИЙ РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ

Введение

Микроблок является функционально законченной конструкцией модульного типа для изделий радиоэлектронной аппаратуры (РЭА). Преимущества микроблоков, как правило реализуются при выборе конструктивных вариантов в соответствии с функциональной группой изделий РЭА. При этих реально существующих разграничениях в проектировании изделий РЭА микроблоки, как изделия РЭА верхних структурных уровней, формируются на основе гибридной технологии.

Микроблоки классифицируются по основным принципам конструктивного исполнения:

- модульная конструкция, заключающая в едином корпусе набор функциональных устройств, реализованных на отдельных равноразмерных подложках;
- микроблоки, конструктивно выполненные на ячейках с неравномерными подложками, в т.ч. реализация цифровых схем с однородными структурами;
- отдельные схемы изделий РЭА, в т.ч. космической и специальной техники, включая аппаратуру телеметрии и телеуправления с повышенной мощностью, схемы источников вторичного электропитания выполняются в виде небольших микроблоков с одной крупноформатной или несколькими подложками;
- небольшие и средних размеров микроблоки с набором 10 – 20 неравномерных микроплат: реализация схем встроенной РЭА, микроблоки с особыми требованиями по адаптации к посадочным местам.

Особенности конструирования микроплат микроблоков

При конструировании микроплат микроблоков, реализующих цифровые электрические схемы, разработчики руководствуются конструктивно-технологическими нормами проектирования микроблоков и больших интегральных схем (БИС) [1] с учетом специфики микроблоков: более жесткие условия эксплуатации; расчет топологии с учетом общих для микроплат ячеек сквозных трасс по цепям питания и передачи сигнала; автоматизация расчета топологий при наличии значительного суммарного топологического поля в микроблоке.

Для микросборок и микроблоков, работающих в жестких условиях (наличие вибрации, ударов, климатические воздействия), требования по герметичности, механической прочности и надежности превышают соответствующие требования к корпусным микросборкам и БИС. Предусматривается комплекс конструктивно-технологических мер повышения динамической устойчивости: заливка навесного монтажа на микроплатах, опайка металлизированной подложки по торцам и тыльной поверхности, размещение микроплат на подпятниках перпендикулярно направлению действия ускорения, использование демпфирующих прокладок под микроплаты.

В технически обоснованных случаях возможно использование нетрадиционных технологий, использование тонких гибридных полимерных подложек, а также подложек из алюминия с нанесенным диэлектрическим слоем для микроблоков повышенной мощности. Применяются подложки стандартного ряда типоразмеров и подложки специальных (непрямоугольных) форм для встроенных микроблоков с конфигурациями, жестко ограниченными привязкой к выделенному объему. Материал подложек идентичен используемому в конструкциях корпусных микросборок [2].

Необходимость унификации и ускорения расчетов пленочных элементов и топологии обусловлена наличием большого числа микроплат в микроблоках. Особенно это относится к микроблокам для изделий космической и специальной техники, для которых характерно наличие 60 и более пленочных резисторов на микроплате с приведенными размерами подложки

30×48 мм. Вторая причина, связанная с унификацией и ускорением расчетов, – необходимость выполнения нескольких прикидочных вариантов топологии каждой микроплаты в процессе оптимального размещения электрорадиоэлементов (ЭРЭ) на плате с учетом достижимого упрощения межплатных соединений в микроблоках. Эту задачу можно выполнить с помощью номограмм, приведенных в [3, 4] для расчета тонкопленочных резисторов. На рис. 1 – 4 приведены номограммы, разработанные для расчета толстопленочных резисторов для нормализованных значений R_{\square} (сопротивление квадрата резистивного слоя) обеспечиваемых промышленно выпускаемыми серебропалладиевыми пастами, и для максимальной удельной мощности рассеивания резистивной пленки $W_{Rmax} = 0,5 \text{ Вт/см}^2$, обеспечивающей нормальной тепловой режим работы резисторов, с обычными допусками на изготовление толстопленочных резисторов. На рис. 1 приведена номограмма для расчета ширины высокоомных толстопленочных резисторов; на рис. 2 – номограмма для расчета ширины низкоомных толстопленочных резисторов; на рис. 3 – номограмма для расчета длины толстопленочных резисторов; на рис. 4 – номограмма для расчета высокоомных резисторов со встречной нарезкой.

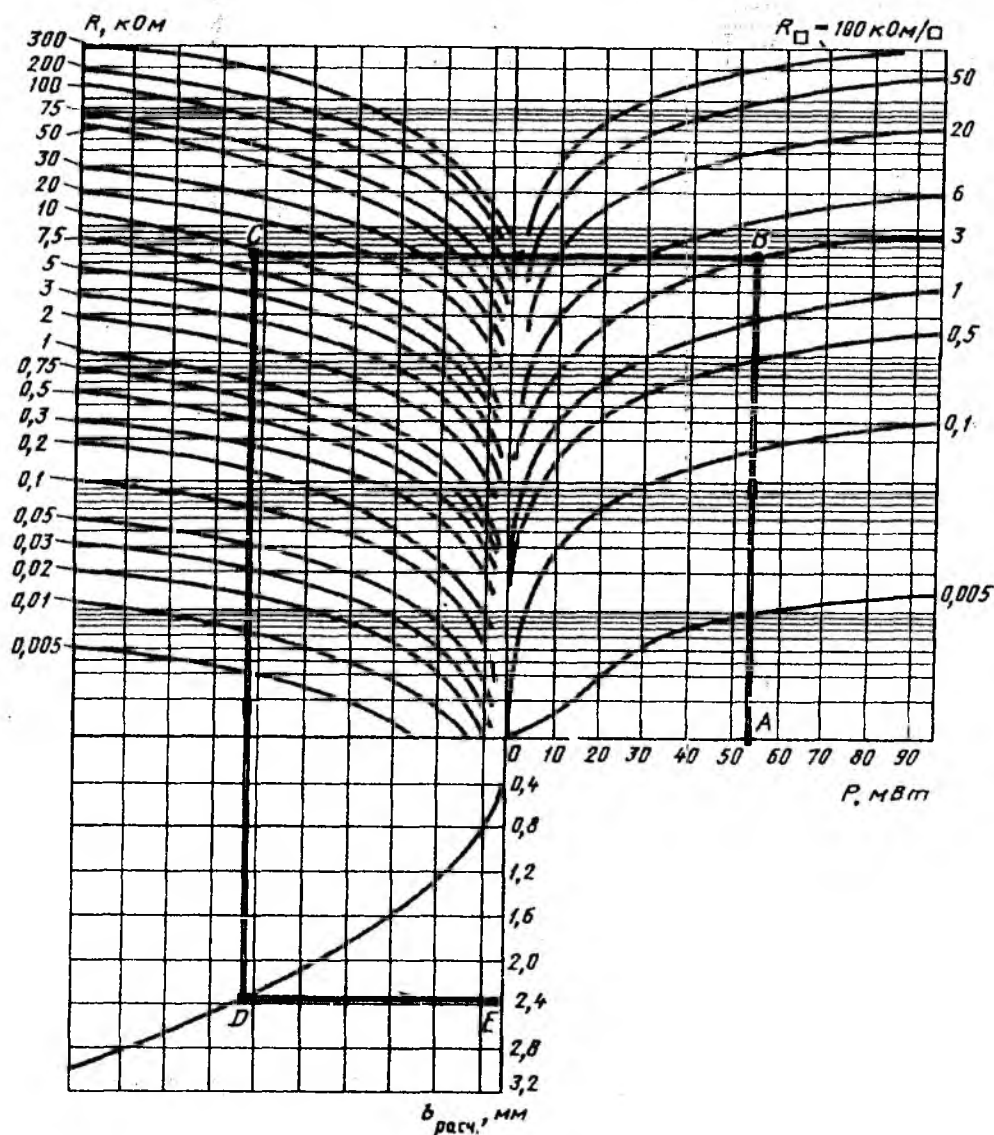


Рис. 1

По номограмме (рис. 1-2) определяются расчетные значения ширины резистора $b_{расч}$ (P – мощность рассеивания резистора, R – номинал резистора). Затем по номограмме (рис. 3) определяется расчетная длина резистора $l_{расч} = b_{расч} R / R_{\square}$ для практических значений $b_{расч} = 0,8 - 5 \text{ мм}$ (для толстопленочных резисторов $b_{min} = 0,8 \text{ мм}$).

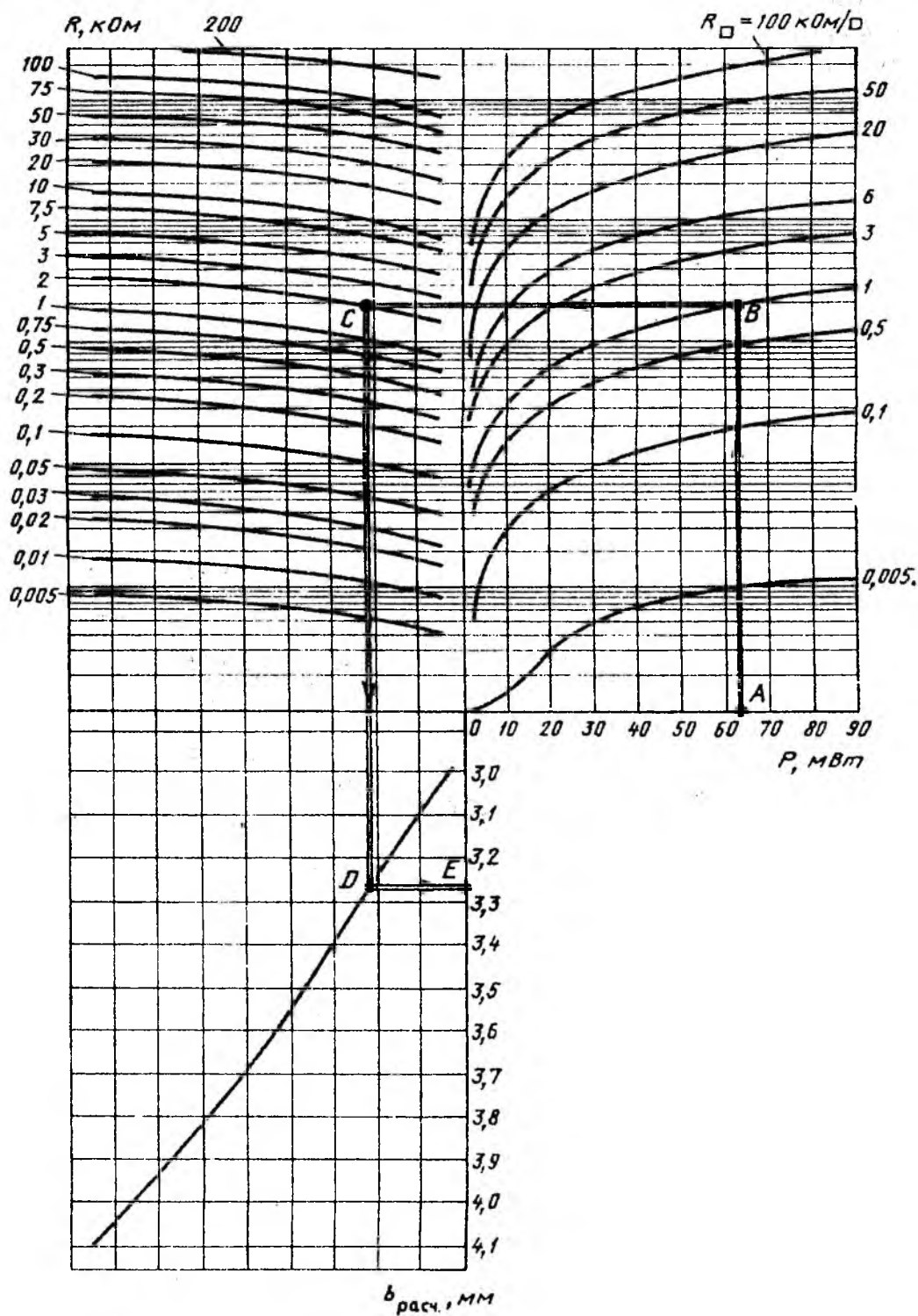


Рис. 2

Полученные значения $b_{\text{расч}}$ и $l_{\text{расч}}$ корректируют, увеличивая ширину и уменьшая длину до размеров, кратных шагу или половине шага координатной сетки топологического чертежа (b_k и l_k). Далее в зависимости от типа резистивной пасты, по имеющимся графикам (приводят в ТУ на пасту) повторно корректируют длину резистора в зависимости от его расчетной ширины. Для наиболее распространенных серебропалладиевых паст выведена простая эмпирическая зависимость, позволяющая обходиться без графиков коррекции и дающая наибольшую точность при значениях $b_k = 1 - 5 \text{ мм}$:

$$l = 0.5l_k - 0.02b_k \quad (1)$$

Номограммы используются при прикидочном и уточненном расчетах.

По первой номограмме (рис. 1) наиболее удобно рассчитывать резисторы относительно больших номиналов; исходными данными являются P , R и R_{\square} . Направление расчета против часовой стрелки: А – В – С – D – Е. для показанного на рис. 1 случая задано: $P=53$ МВт; $R=10$ кОм. Используется паста с $R_{\square}=3$ кОм/□. Получаем результат $b_{расч} \geq 2,4$ мм. Аналогичный пример дан на номограмме (рис. 2), которую удобно использовать для расчета резисторов повышенной мощности с большими номиналами.

Например, задано: $P = 63$ МВт, $R=2$ кОм. Паста с $R_{\square}=1$ кОм/□.

Получаем результат: $b_{расч} \geq 3,26$ мм. По расчетным значениям $b_{расч}$ на номограмме (рис. 3) определяется значение $l_{расч}$. Направление расчета по часовой стрелке: А – В – С (результат). Исходными параметрами являются: R , R_{\square} , $b_{расч}$. Рассчитываемые по номограмме значения $l_{расч}$ представлены массивом числовых значений от 0 до 18,75. В показанном на рис. 3 примере задано: $R=20$ кОм, $b_{расч}=1,6$ мм. Паста с $R_{\square}=1$ кОм/□. Результат – точка С (пересечение вертикальной линии ВС и горизонтальной линии, соответствующей $b_{расч}=1,6$ мм). Приходится на границу раздела значений $l_{расч}$, соответствующих 8 и 10; таким образом, $l_{расч} \sim 9$ мм. Время расчета одного резистора по номограммам составляет не более 20 с.

Номографический метод значительно сокращает вычислительные процедуры расчета резисторов с геометрически сложными конфигурациями при разработке микроблоков, микроплаты которых содержат обширную номенклатуру таких резисторов. Распространенной конструкцией, позволяющей получить большие номиналы (до 10 МОм) при малой занимаемой площади подложки, является резистор со встречной нарезкой (рис. 4). Сопротивление одной ячейки резистора вычисляется по формуле, выведенной на основе методики [2]:

$$R_s = 2R_{\square} K(k_1) / K(k_2), \quad (2)$$

где $K_1 = S_n \left[\frac{K(\kappa)}{a} \left(\frac{W}{2} - b \right); K' \right]$ и $K_1' = \sqrt{1 - K_1^2}$ – модули полных эллиптических интегралов 1-го рода; K_1' – дополнительный модуль эллиптического синуса Якоби, определяемый из соотношения $K(\kappa) / K(\kappa') = 2a / W$, где $K = \sqrt{1 - \kappa^2}$.

Полное сопротивление резистора:

$$R = (W - 2m) R_{\square} / a - (L/a - 1) R_s. \quad (3)$$

По номограмме рис. 4 в соответствии с заданными геометрическими размерами резистора b/a и $W(a)$ определяется отношение R_s/R_{\square} , а затем по формуле (3) вычисляется R . Исходными параметрами являются отношения геометрических размеров резистора со шкалами $b/a=0 - 4$ и $W/a=0 - 10$ (используемые значения). Исходной расчетной точкой в примере является значение 3,25 на шкале W/a . Проводится горизонтальная линия до пересечения с задаваемой линией b/a (пример 1). Для определения нужной кривой квадрата дополнительного модуля κ'^2 проводим от исходной расчетной точки $W/a=3,25$ горизонтальную линию до пересечения со шкалой κ'^2 ; получаем $\kappa'^2 = 0,97 - (7,5/10)(0,97 - 0,865) = 0,891$. По найденной кривой κ'^2 определяется искомое значение $R_s/R_{\square} = 2,756(7,5/10)(2,756 - 2,280) = 2,399$.

На окончательном этапе расчет проводится согласно формуле (3). Для предельных отношений b/a и W/a расчетные отношения можно упростить, используя свойства вырождения эллиптических интегралов, и вывести более простые расчетные формулы:

$$\frac{W}{a} > 5 \dots 7; R_s = 2R_{\square} K \left\{ th \left[\frac{1.571}{a} \left(\frac{W}{2} - b \right) \right] \right\} / K \left\{ 1 / ch \left[\frac{1.571}{a} \left(\frac{W}{2} - b \right) \right] \right\} \quad (4)$$

(в фигурных скобках приведены модули полных эллиптических интегралов);

$$\frac{b}{a} < 0.6 \dots 0.8; R_s = 1.274 R_{\square} \ln(4/k_1). \quad (5)$$

Значения κ_1 в формуле (5) целесообразно вычислять не прямым определением через эллиптический синус (2), а использовать приближенное выражение для функции эллиптического синуса:

$$ch(u, K) = \sin x(1 - 4q \cos^2 x), \quad (6)$$

где $x = \frac{\pi}{2} \cdot \frac{u}{K(\kappa)}$; $q = \exp\left[\frac{-\pi K(\kappa')}{K(\kappa)}\right]$ – число Якоби.

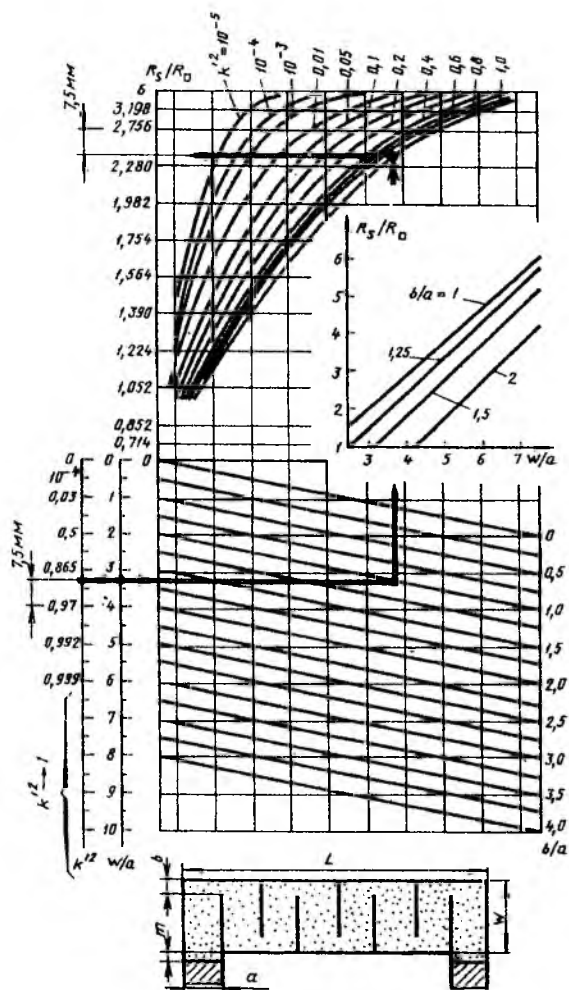


Рис. 3

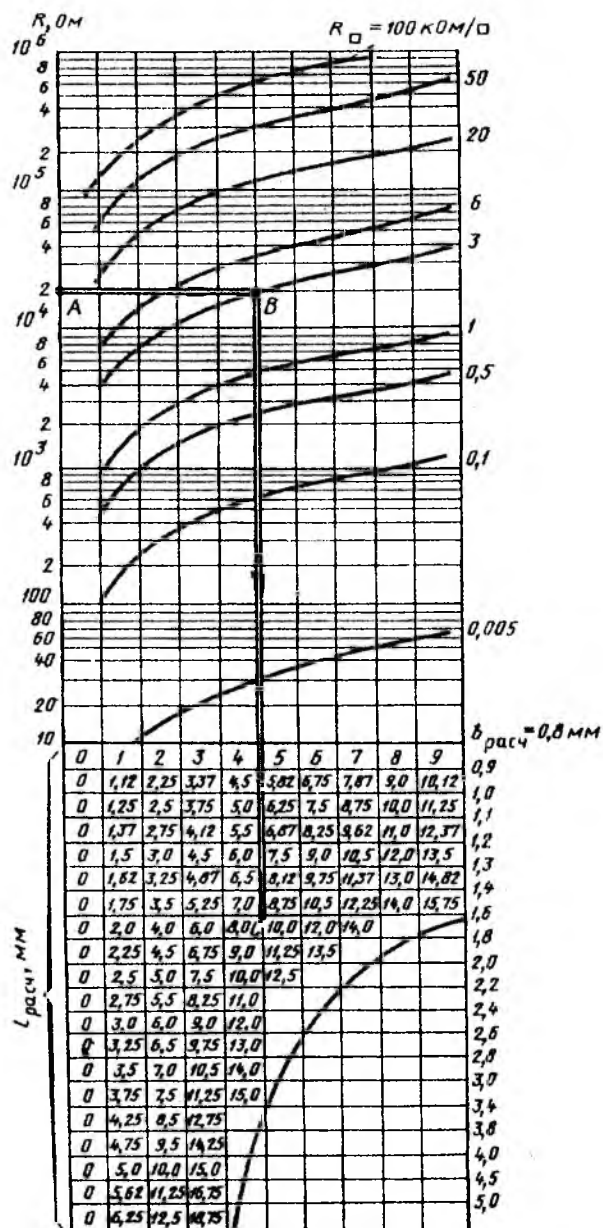


Рис. 4

Для значений K , для которых $K^2 \leq 1$, удобнее использовать разложение

$$sn(u, K) \approx \sin u - 0,25K(u - \sin u \cos u) \cos u. \quad (7)$$

На поле номограммы (рис. 4) приведен график, построенный согласно рис. 2 для практически важного диапазона отношений b/a и w/a . При использовании номограмм и графиков решается обратная задача: синтез конструкции резистора по заданным электрическим и конструктивно-технологическим параметрам. Исходными параметрами в этом случае являются

отношения R_S/R_{\square} и соответствующие конструктивно-технологические ограничения на отношения геометрических размеров резистора.

Ускорение процесса компоновки микроблоков – разбиение реализуемой электрической схемы на конструктивно-законченные узлы производится с помощью средств автоматизированного проектирования [4] согласно следующей методике оценки соответствия: активная зона подложки $S_{акт}$ определяется выбранным типоразмером подложки; зона, занимаемая одним унифицированным элементом (УЭ) с относящейся к нему зоной размещения контактных площадок для распайки выводов: $S_{УЭ}=4,25 \times 4,25 \text{ мм}^2=18 \text{ мм}^2$; зона $S_{УЭ}$ с относящейся к одному УЭ зоной коммутации с другими навесными и пленочными элементами: $S_{УЭк}=27 \text{ мм}^2$; эквиваленты УЭ по занимаемой площади: 4...5 диодов; 3...4 транзисторов; 2...3 транзисторные пары; 3...4 диодные сборки; средняя площадь пленочного резистора малой мощности с $P_{раc} \leq 10...15 \text{ мВт}$ с прилегающими зонами контактных площадок и неудобных мест: $S_R=3,2 \text{ мм}^2$; аналогичная площадь, мм^2 , под базовый конденсатор: $S_c=(1+0,5) \times (b+0,5)$, где l и b – размеры конденсатора; для резисторов с $P_{раc} \geq 15...20 \text{ мВт}$ занимаемая площадь, мм^2 : $S_{R,P} = 8(P_{раc}/20)^{1/2}$, где $P_{раc}$, мВт .

Затем вычисляется суммарная установочная площадь S_{Σ} специальных типов навесных элементов: микрорезисторов постоянного и переменного сопротивлений, микротрансформаторов, подстроечных конденсаторов и т.п.; вычисляется суммарная площадь под пленочные и навесные элементы:

$$S_{\Sigma, расч} = \sum_1^{n_1} S_{УЭк} + \sum_1^{n_2} S_R + \sum_1^{n_3} S_c + \sum_1^{n_4} S_{R,P} + S_{\Sigma},$$

где $n_1...n_4$ – число соответствующих ЭРЭ на микроплате.

При $S_{акт} = S_{\Sigma, расч}$ разбиение схемы микроблока на конструктивно законченные части выполнена верно, микроплата имеет оптимальную плотность компоновки; при $S_{\Sigma, расч}=(1,05...1,15)S_{акт}$ будет повышенная плотность компоновки; при $S_{\Sigma, расч} = (0,7...0,8) S_{акт}$ – средняя плотность.

Аналогичные методики соответствия для тонкопленочных цифровых схем приводятся в отраслевых стандартах. Более оперативная оценка взаимного соответствия схемы и площади подложки для толстопленочных микроплат производится с использованием данных таблицы. (для микроплаты с приведенными размерами подложки $24 \times 36 \text{ мм}$). По результатам расчетов и оценок принимается соответствующее решение.

Сравнительная оценка плотности компоновки микросборок для изделий РЭА

Схемотехническое исполнение микроплаты	Число навесных и пленочных элементов на микроплате			Плотность компоновки
	Бескорпусные активные элементы	Пленочные резисторы	Бескорпусные конденсаторы	
Цифровая	6...8 ИС (14в),	–	–	Средняя
Цифровая	10...12 ИС (14в),	–	–	Оптимальная
Цифровая	12...14 ИС (14в),	–	–	Повышенная
Цифровая	5...6 ИС (14в); 2...3 Д; 1 Т 8...10	–	–	Средняя
Цифровая	ИС (14в), 4 Д или 2 Т 9...11	–	–	Выше средней
Цифровая	ИС (14в).	–	–	Оптимальная

Выводы

Таким образом, по результатам проведенных исследований можно сделать следующие выводы:

1. Микроблок является функционально законченной конструкцией для изделий РЭА, причем преимущества реализуются при выборе конструктивных вариантов в соответствие с функциональной группой изделий РЭА.

2. К особенностям конструирования микроплат для микроблоков следует отнести требования, определяемые конструктивно-технологическими нормами при разработке микроблоков.

При этом особое значение имеет учет жестких условий их эксплуатации, расчет топологий с учетом общих для микроплат ячеек сквозных трасс по цепям питания и передачи сигнала, а также автоматизация расчета топологий при наличии значительного суммарного топологического поля в микроблоке.

3. Номографический метод значительно сокращает вычислительные процедуры расчета ЭРЭ с геометрически сложными конфигурациями при разработке микроблоков, микроплаты которых содержат обширную номенклатуру таких ЭРЭ.

Список литературы: 1. Яшин А. А. Расчет неоднородной структуры с внутренней круговой областью при проектировании интегральных микроустройств // Изв. Вузов СССР. Радиоэлектроника. 1982. Т. 25, №11. С. 31 – 36. 2. Яшин А. А. Алгоритмы расчета интегрированных схем // Радиотехника. 1983. Т.38, №3. С. 3 – 9. 3. Яшин А. А. Расчет сопротивления пленочного резистора с переменной шириной методом приближенного конформного отображения // Радиотехника. 1974. Т.29, №9. С. 79 – 85. 4. Арефьев В. А., Алексеев В. А., Футина Л. А. и др. Опыт разработки низкотемпературной трубы для обеспечения теплового режима РЭА // Вопросы радиоэлектроники. Сер. ТРТО. 1982. Вып.1. С. 27 – 37. 5. Котух В.Г. Экспериментальные исследования технологических режимов герметизации корпусов микроблоков радиоэлектронной аппаратуры // Технология приборостроения // 1998. №1. С. 30-34.

*Харьковский национальный
университет радиоэлектроники*

Поступила в редколлегию 06.12.2008