

ИССЛЕДОВАНИЕ ЧИСЛЕННОЙ ПОЛУКЛАССИЧЕСКОЙ МОДЕЛИ ОДНОЭЛЕКТРОННОГО ТРАНЗИСТОРА

Сологуб О.Ю.

Научный руководитель – проф. Ванцан В.М.

Харьковский национальный университет радиоэлектроники
(61166, пр. Ленина, 14, каф. Микроэлектроники, электронных приборов и
устройств, тел. (057) 702-13-62
E-mail: mepu@kture.kharkov.ua

The report presents results of numerical simulation of shutter characteristics of silicon-on-insulator nanotransistors with two independently controlled gates to determine parameters are the most critical for the suppress short-channel effects. Two-dimensional structure of the transistor are used for simulation.

В связи с прогрессом в миниатюризации приборов полупроводниковой микроэлектроники в последние годы размер элементов микросхем уменьшается в среднем в 2 раза каждые 2 года. Но не смотря на все темпы миниатюризации, существуют границы как технические, так и физические за пределы которых миниатюризация шагнуть не в силах.

При изготовлении нанотранзисторов одной из ключевых проблем является наличие короткоканальных эффектов. Переход от объемного кремния к структурам кремний-на-изоляторе (КНИ) позволяет решить эту проблему. Основная причина возникновения короткоканальных эффектов связана с тем, что при уменьшении длины канала классического МОП транзистора планарный затвор контролирует меньший заряд в подложке.

В работе приводятся результаты численного моделирования затворных характеристик КНИ-нанотранзисторов с двумя независимо управляемыми затворами, чтобы определить параметры наиболее критичные для подавления короткоканальных эффектов и понять насколько эффективно с помощью напряжения на дополнительном затворе можно управлять пороговым напряжением транзистора, подпороговым наклоном характеристик сток-затвор, увеличением тока транзистора в закрытом состоянии.

Для моделирования используется двумерная структура транзистора. Транзистор представляет собой полосу кремния определенной высоты, толщины, расположенную на SiO_2 с двумя сторонними затворами. Толщина пластинчатого тела и длина затворов транзистора, изменяются в определенных диапазонах. Поскольку каналы проводимости индуцируются вдоль боковых граней, для вертикальной конструкции высота кремниевой пластины является шириной базовой области транзистора. Затворные характеристики строятся в зависимости от напряжения на одном из затворов, а напряжение на втором затворе является параметром.