

**АНАЛІЗ ІМПЕДАНСУ ТА ОПТИМІЗАЦІЯ МЕРЕЖІ
РОЗПОДІЛУ ЖИВЛЕННЯ В САПР**

Новіков М.А.

email: maksym.novikov1@nure.ua

Науковий керівник – Карнаушенко В. П.

Харківський національний університет радіоелектроніки, каф. МЕЕПП
м. Харків, Україна

This work is devoted to the analysis of the impedance characteristics of power distribution networks (PDNs) by modeling and simulation. The impedance characteristics of power distribution networks at the circuit level are always critical for the design of high-speed devices. However, to solve the power integrity problems caused by the reduction of element sizes and the rapid increase in the number of transistors in integrated circuits, it is necessary to suppress the power noise and meet the impedance requirements between the connections.

З розвитком технологій інтегральних схем розміри елементів зменшуються, а кількість транзисторів зростає, що призводить до збільшення споживання струму та зниження напруги живлення. Високі частоти перемикання спричиняють імпульсні перешкоди, які поширюються через мережу, впливаючи на цілісність живлення та електромагнітну сумісність. Для стабільної роботи надшвидкісних схем необхідно оптимізувати імпеданс мереж живлення (PDN). Існуючі методи проектування включають емпіричне проектування, оптимізацію моделювання, активне керування імпедансом, а також використання роздільних конденсаторів та алгоритмів оптимізації. Оскільки ємності корпусу та кристалу суттєво впливають на оптимізацію PDN на друкованій платі, а їх резонанс з паразитною індуктивністю вимагає ретельного аналізу [1].

Метою даної роботи є аналіз методів забезпечення цілісності сигналу і інструменти оптимізації сучасних систем проектування.

PDN має забезпечувати стабільне живлення та зворотні шляхи для струму з малим імпедансом. Коливання струму навантаження в широкому діапазоні частот (від постійного струму до ГГц) викликають падіння напруги, якщо джерело живлення не реагує достатньо швидко. Тому контроль імпедансу є критичним для дотримання допусків напруги в системі.

Сама система розподілу живлення окрім джерела (ДЖ) складається з чотирьох основних компонентів:

1. Модуль стабілізатора напруги (VRM).
2. Шари живлення та заземлення на друкованій платі (PCB) з розподіленою ємністю.
3. Шини живлення і фільтри на кристалі ІС.
4. Конденсатори розв'язки та індуктивності всередині корпусу ІС.

Структурна схема PDN та її модель наведені на рис. 1. На кожному рівні присутні паразитні опори та індуктивності. Конденсатори розв'язки виконують роль накопичувачів енергії, компенсуючи повільну реакцію стабілізатора VRM на швидкі зміни струму, зменшуючи коливання напруги.

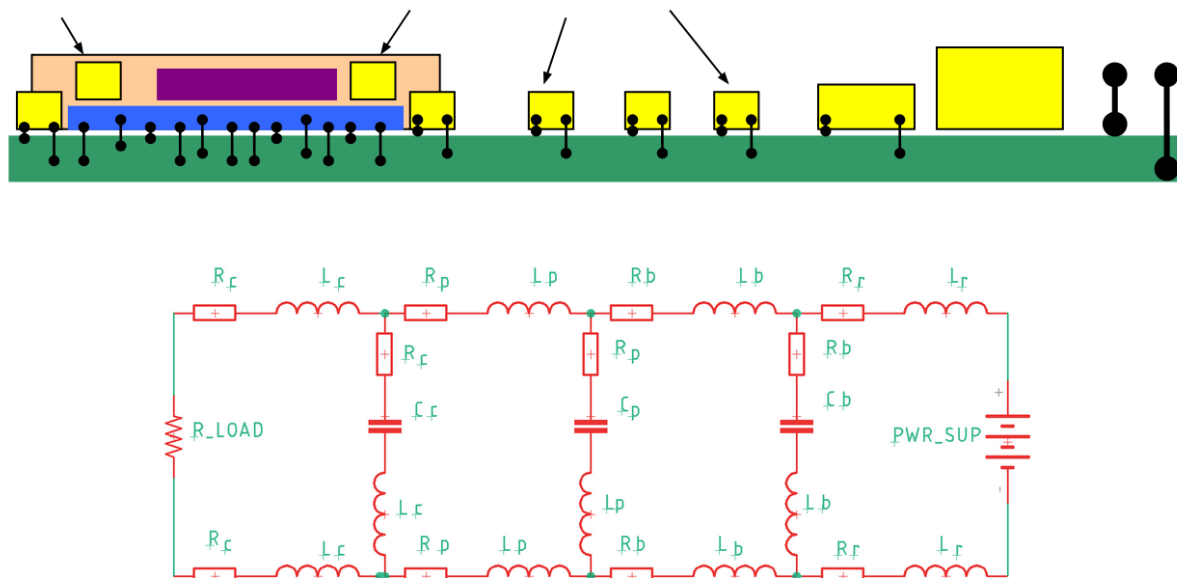


Рисунок 1 – Умовна структура PDN та її модель

Частотні діапазони для різних компонентів розв'язки:

- низькі частоти (0...100 кГц): об'ємні конденсатори біля VRM;
- середні і низькі частоти (100 кГц...50 МГц): траси живлення PCB та конденсатори на платі;
- високі частоти (50 МГц...1 ГГц): конденсатори розв'язки в корпусі інтегральної схеми та на кристалі.

Така ієрархічна структура дозволяє уникнути використання одного великого конденсатора, знижуючи витрати та заощаджуючи місце, при цьому забезпечуючи низький імпеданс у всьому частотному діапазоні.

Реальна модель конденсатора включає еквівалентний послідовний опір (ESR) та індуктивність (ESL), як показано на рис. 2. Його імпеданс має ємнісний характер на низьких частотах та індуктивний на високих, з мінімумом на резонансній частоті (рис. 3). Для типового конденсатора з $ESR=0,1$ мОм та $ESL=0,2$ нГн резонансна частота становить 1,64 МГц. Паралельне з'єднання конденсаторів зменшує імпеданс на резонансній частоті та збільшує загальну ємність, що широко використовується для зниження цільового імпедансу на виводах живлення мікросхем.

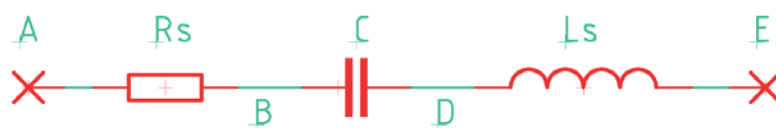


Рисунок 2 – Схема заміщення конденсатора на ВЧ

Аналіз постійного струму та тепловий аналіз за допомогою Celsius PowerDC дозволяє провести оптимізацію дизайну проєкту з урахуванням наступних факторів [2]:

- оптимізація падіння напруги в мережі;
- візуалізація імпедансу в різних частотних діапазонах;
- вибір конфігурацій конденсаторів з урахуванням продуктивності;
- застосування SystemPI для аналізу пульсацій на рівні системи;
- створення профілів імпедансу мережі PDN.

Отже, оптимізуючи характеристики каскадів конденсаторів розв'язки та їх типові паразитні параметри, розраховуються параметри мережі живлення та діапазони частот, на які вони впливають. Це дозволяє швидко визначити дані про узгоджені компоненти для кожного діапазону. З урахуванням додаткових паразитних параметрів схеми, стратегія використовує методи оптимізації для точного налаштування придушення анти резонансного піку, тим самим зменшуючи паразитні складові імпедансу PDN у всьому діапазоні частот на етапі проектування.

Список використаних джерел

1. Transforming IC design with agent-based artificial intelligence / Volodimir Karnaushenko, Ihor Shcherban, Ihor Bondarenko, Oksana Babychenko / MC&FPGA-2025. 27 червня 2025 року, м. Харків, Україна
2. Celsius PowerDC Solver : datasheet / Cadence Design Systems. URL: https://www.cadence.com/en_US/home/resources/datasheets/celsius-powerdc-solver-ds.html (дата звернення: 12.03.2026).