

СТРУКТУРНЫЙ МЕТОД ПОИСКА ОШИБОК ПРОЕКТИРОВАНИЯ В МОДЕЛЯХ РАДИОЭЛЕКТРОННЫХ УСТРОЙСТВ НА HDL

Сыревич Е.Е., Кучеренко Д.Е., Карасёв А.Л.

Харьковский национальный университет радиоэлектроники
61166, Харьков, пр. Ленина, каф. АПВТ, тел. (057) 702-13-26,

E-mail: syr_jane@rambler.ru, D_zin@ukr.net

In the given work application of structural methods of defects search for checking design errors has been investigated during verification of digital devices. The structural algorithm of searching design errors is developed. The diagnostic experiment with an HDL-model of a digital device, submitted by a graph model is carried out.

Введение

Верификация цифровых проектов, то есть аппаратных или встроенных аппаратно-программных систем, описанных на языке описания аппаратуры (Hardware Description Language - HDL), является важной задачей в процессе проектирования цифровых устройств (ЦУ). Часто более 70% времени разработки затрачивается на поиск и исправление ошибок в проекте. Таким образом, поиск ошибок проектирования является одной из важнейших задач верификации моделей ЦУ. В рамках методов технической диагностики ЦУ были разработаны алгоритмы поиска дефектов на основе имеющихся тестов и известной функции устройства, и на основе структуры устройства.

Цель работы – диагностирование HDL-модели ЦУ путем адаптации структурного метода поиска дефектов для поиска ошибок проектирования. *Актуальность работы* обусловлена отсутствием эффективных методов поиска причины, места и вида ошибки проектирования в модели ЦУ, представленного на HDL, а также с отсутствием систем автоматизированного диагностирования. *Формулируются задачи*: адаптировать структурный метод поиска ошибок проектирования для верификации HDL-модели ЦУ; выполнить анализ предложенного метода, провести диагностические эксперименты по поиску ошибок проектирования.

Модель ошибки проектирования

Для HDL-моделей вводится модель ошибки проектирования, соответствующая ошибке в любом операторном выражении и не относящиеся к синтаксическим ошибкам. Любое из значений, поступающее на любую переменную в поведенческом или структурном описании объекта может быть ошибочным. Необходимо установить, приведет ли ошибочное значение на переменной к ошибочному значению на выходе. Воздействуемое HDL выражение – это выражение, соответствующее ошибки. Только одна ошибка существует в один момент времени, и эффект от данной ошибки сохраняется во время всего моделирования. Модель ошибки разделена на: $F = \{F^D, F^{OP}, F^{EX}\}$, где F^D – ошибки на данных; F^{OP} – ошибки в операторах; F^{EX} – ошибки в выражениях. Ошибки на выражениях делятся на 2 класса: ошибки в управляющих конструкциях и в левой части выражений назначения: $F^D = \{F^{Dest}, F^{Source}\}$, где F^{Dest} – ошибки на сигналах - приёмниках; F^{Source} – ошибки на сигналах - источниках. Ошибки в операторах также могут встречаться в управляющих конструкциях при невыполнении любой из альтернатив: $F^{OP} = \{F^{log}, F^{arith}, F^{shift}, \dots\}$. В один момент времени F определяется как $F = \{F^D\}$, либо $F = \{F^{OP}\}$, либо $F = \{F^{EX}\}$. В работе рассматривается только $F = \{F^{OP}\}$! Модель одиночной ошибки для HDL-описания ориентирована на модели аппаратных неисправностей, и используется только в пределах синтезируемых описаний.

Представление HDL-модели в виде графа

Модели, представленные на HDL, непригодны к проведению диагностических процедур в явном виде. Предлагается выполнить переход от HDL-модели к графовой модели, которая адекватно представляет процесс обработки данных, выполняемым цифровым устройством. Модель ЦУ представляется в виде двух графов. Первый – информационный I-граф –

описывает поток данных и их преобразование без учета условий. Вторым графом – С-граф – соответствует цепочке условий.

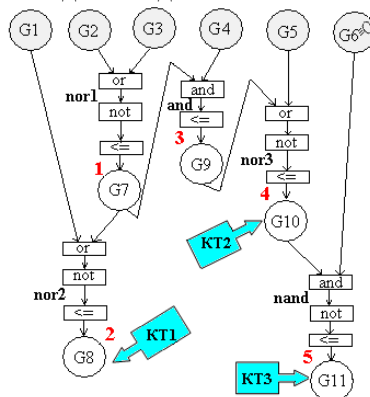
Разработка структурного метода поиска ошибок

Основной принцип, лежащий в основе структурного алгоритма поиска ошибок следующий. Если в очередной контрольной точке (КТ) результат элементарной проверки (ЭП) отрицателен, то в область подозреваемых ошибок на очередном шаге алгоритма входят сам ФЭ и все его предшественники. Если результат проверки положителен, то все предшественники предполагаются исправными, а подозреваемая ошибка произошла среди остальных ФЭ области подозреваемых ошибок предыдущего шага. Условный ДЭ строится с условием минимизации максимальной последовательности ЭП, что реализуется с применением стратегии половинного деления. HDL-код представляется в виде графовой модели, которая позволяет выполнять генерацию тестов. Построение теста выполняется путем активизации многоразрядных путей от ФЭ до внешних выходов или КТ в I-графе. В качестве тестов для ФЭ используются вычисленные различающие тестовые последовательности (РПС). Выбор сделан в пользу РПС, а не стандартных проверяющих тестов т.к. в основе построения проверяющих тестов лежит транспортирование неисправности на внешний выход схемы. А в HDL-коде функциональные неисправности могут быть замаскированы дальнейшими вычислениями таким образом, что ошибка не будет наблюдаться на внешнем выходе. Если транспортирование ошибки невозможно, то граф необходимо разбить на подграфы по принципу существования активизации. Причиной невозможности активизации может быть либо так построенный код, либо в коде ошибка. Для декомпозиции исходного графа используются КТ, аналогичные КТ при генерации тестов, которые позволяли «разбить» путь активизации и определить границы подграфов. Данные КТ будут выходами каждого из подграфов. Таким образом, ошибка проектирования транспортируется на внешний выход каждого подграфа. Далее представлена HDL-модель ЦУ, для которой предполагается построение структурного алгоритма поиска ошибок.

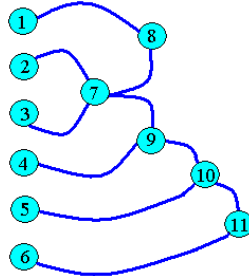
```
architecture comb_circt of comb_circt is
    signal y1, y2: std_logic;
begin
    x6<='0';
    y1<=(x1 nor (x2 nor x3));
    y2<=(x6 nand (x5 nor (x4 and (x2 nor x3))));
end;
```

Построение структурного алгоритма поиска ошибок проектирования.

1. HDL-модель ЦУ необходимо представить в виде I-графа и выполнить его ранжирование путём нумерации выходов каждого ФЭ.

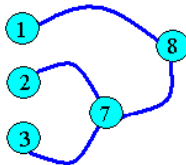


2. На основании проранжированного I-графа строится граф связи, вершинами которого являются операндовые вершины, а линии графа определяют связь между ними.



3. Для полученного графа строится матрица достижимостей (МД), строки которой соответствуют предшественникам, а столбцы приемникам некоторой операндовой вершины. В МД единицами заполняется главная диагональ и те клетки в строках, которые являются предшественниками для операндовых вершин главной диагонали.

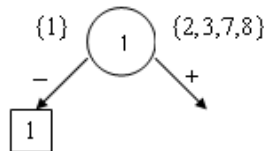
4. Для исходного графа невозможно выполнить активизацию со 2-го по 5-ого путей из-за наличия константного нуля на одном из входов 5-го ФЭ (операндовая вершина $G_6=0^0$). В данном примере будет использоваться 3 КТ: на выходах ФЭ 2, 4 и 5. Первый подграф изображён на рисунке внизу.



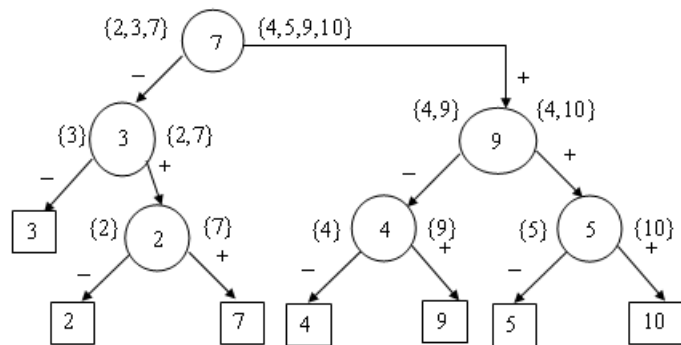
Для текущего подмножества подозреваемых ошибок, а таким подмножеством являются на первом шаге все операндовые вершины $\{1,2,3,7,8\}$, строится МД и вычисляется функция предпочтения стратегии половинного деления по формуле: $f = \min |D_i \& M_j - D_i / 2|$, где D_i - текущее подмножество подозреваемых ошибок, M_j - j-я строка МД. Область подозреваемых ошибок: $D_i/2 = 5/2 = 2,5$.

	1	2	3	7	8	f
1	1					1,5
2		1				1,5
3			1			1,5
7		1	1	1		1,5
8	1	1	1	1	1	2,5

Выбирается очередная проверка с минимальным значением функции предпочтения $f = \min (0,5)$ для 3-х операндовых вершин 1, 2 и 3. В качестве первой точки проверки выбирается, например, вершина 1.



Теперь можно переходить к следующему шагу: из подмножества подозреваемых ошибок $\{2,3,7,8\}$ необходимо выбрать следующую точку проверки. Для текущего подмножества подозреваемых ошибок снова строится МД, вычисляется функция предпочтения и строится дерево. Аналогичные действия необходимо выполнить для всех рассматриваемых подмножеств ошибок проектирования. Результатом будет дерево поиска ошибок проектирования на последнем шаге.



Аналогичные рассуждения проводятся для всех подграфов. ДЭ будет проводиться над каждым подграфом, на выходе которого была обнаружена ошибка. Например, если ошибка произошла внутри 1-го подграфа, то, анализируя его, не нужно будет анализировать другие подграфы. Тем самым сокращается время проведения ДЭ и уменьшается длина диагноза. В дальнейшем предполагается пересечение МД всех подграфов для уменьшения временных затрат на поиск ошибки.

Оценка эффективности структурного метода поиска ошибок проектирования

Область применения разработанного метода ограничивается количеством строк HDL-кода, для которого строится МД. Её размерность вычисляется по следующей формуле: $D = n \times (k+1)$, где n – количество строк – число операторов в HDL-коде ($n = 1 \dots m$); k – количество столбцов – число операторов в HDL-коде плюс функция предпочтения ($k=1 \dots F$, где $F=n+1$, 1 - за счёт функции предпочтения). Размерность матрицы достижимостей рассматриваемой модели ЦУ: $D = 15 \times 14$. Таким образом, целесообразнее использовать предложенный метод только для HDL-моделей, содержащих ограниченное количество операторов. С точки зрения реализации его обработки в программе на языке C++, то занимать такая таблица будет приблизительно 30 байт, если использовать тип данных `std::vector<bool>`. Для HDL-кода, содержащего 500 операторов МД будет приблизительно 30 Кбайт. Обработка фрагментов кода, содержащего до 3000 операторов вполне реальна, а значит, разработанный метод вполне приемлем для практического применения.

Выводы

Научная ценность и новизна предложенного метода состоит в разработке процесса диагностирования в рамках функциональной верификации моделей, представленных на ЯОА.

Предлагается использовать структурный поиск дефектов на основе графовой модели и РПС. Необходимо отметить, что структурный метод поиска ошибок проектирования достаточно нагляден и прост с точки зрения проведения диагностического эксперимента, однако показывает только место возникновения ошибки. Была достигнута цель: адаптация существующего метода поиска дефектов к решению задач верификации и поиск ошибок проектирования в HDL-коде для его диагностирования.

Основные результаты:

- модифицирован структурный метод поиска ошибок проектирования в HDL-коде;
- проведен диагностический эксперимент над HDL-моделями ЦУ по поиску ошибок проектирования на основе структурного метода;
- выполнена оценка эффективности адаптированного метода поиска ошибок проектирования в HDL-модели.