

ДОДАТОК А

Графічний матеріал кваліфікаційної роботи

Харківський національний університет радіоелектроніки
Кафедра ЕОМ

ПРОГРАМНИЙ СИМУЛЯТОР КЕШ-ПАМ'ЯТІ КОМП'ЮТЕРА

КВАЛІФІКАЦІЙНА РОБОТА
ПЕРШИЙ (БАКАЛАВРСЬКИЙ) РІВЕНЬ

Здобувач:

Афанков М. В.,
студ. гр. КІУКІу-22-1

Керівник:

Росінський Д. М.,
ст. викл. каф. ЕОМ

АКТУАЛЬНІСТЬ

- Курс «Архітектура комп'ютера» є одним з фундаментальних в освітніх програмах спеціальності «Комп'ютерна інженерія»
- Важливість розуміння багаторівневої кеш-пам'яті у сучасних процесорах
- Необхідність наочного пояснення складних технічних понять студентам
- Дефіцит інструментів для моделювання кеш-пам'яті в навчальному процесі, які б поєднували в собі такі властивості:
 - демонстрація роботи багаторівневої кеш-пам'яті
 - візуалізація процесів у багатоядерних та багаточипових процесорах
 - навчання принципам когерентності кеш-пам'яті
 - підвищення інтересу студентів до апаратних дисциплін

МЕТА І ЗАДАЧІ РОБОТИ

- **Мета:**
 - розробити візуальний навчальний симулятор ECS (Educational Cache Simulator)
- **Завдання:**
 - проаналізувати існуючі навчальні симулятори архітектури комп'ютера
 - дослідити особливості викладання курсів з архітектури комп'ютера
 - розробити архітектуру симулятора ECS
 - реалізувати інтерфейс користувача з візуалізацією
 - створити модуль симуляції протоколу MESI
 - розробити методичні матеріали та демонстраційні приклади

3

АНАЛІЗ ІСНУЮЧИХ СИМУЛЯТОРІВ

- Жоден симулятор не фокусується спеціально на навчанні організації кеш-пам'яті
- **Visual EduMIPS64:** конвеєр інструкцій; потребує знання MIPS64
- **Dinero IV:** командний рядок; тільки одноядерні системи
- **CMP\$im:** багатоядерна підтримка; складне отримання результатів
- **Cachegrind:** обмежений L1 та L3; немає багатопотоковості

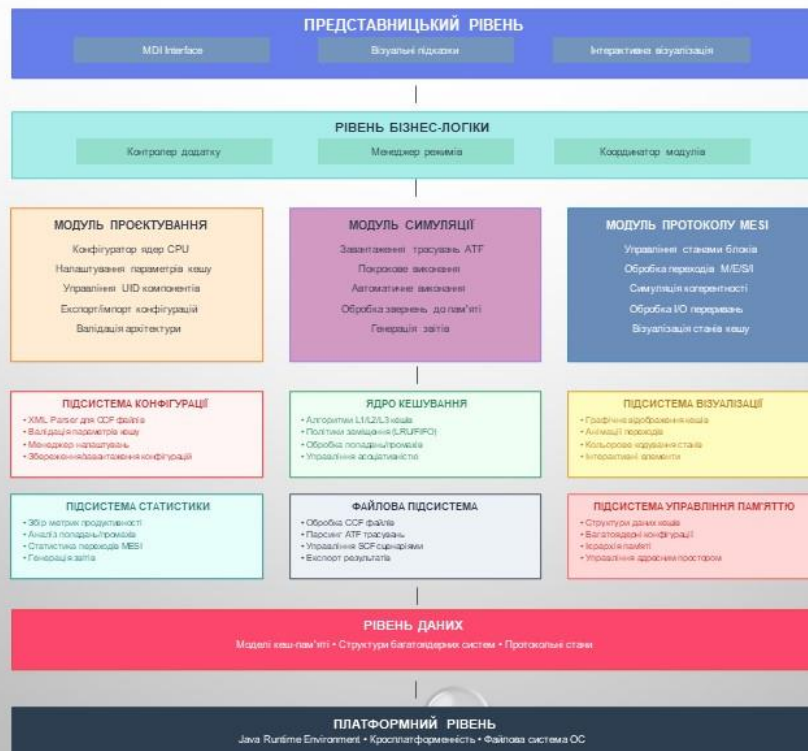
4

СИМУЛЯТОР ECS

- Незалежна від платформи система, реалізована мовою Java
- **Вимоги до розробки:**
 - підтримка одноядерних і багатоядерних систем
 - гнучка конфігурація зв'язку між ядрами та кешами
 - повна параметризація рівнів кешу (L1, L2, L3):
 - ємність кешу
 - розмір рядка
 - ступінь асоціативності
 - вибір політики заміщення (наприклад, LRU або FIFO)
 - інклюзивність між різними рівнями
 - збір і візуалізація статистичних даних

5

АРХІТЕКТУРА СИМУЛЯТОРА



6

СЛУЖБОВІ ФАЙЛИ

- CCF (Cache Configuration File):
 - створюється на етапі проектування архітектури та слугує вхідним параметром у режимі моделювання;
 - містить повний опис архітектури мікросхеми, включаючи кількість процесорних ядер, конфігурацію кеш-пам'яті кожного рівня та зв'язки між відповідними компонентами.
- ATF (Address Trace File):
 - використовується для моделювання звернень до пам'яті з боку різних ядер обчислювальної системи.
- SCF (Study Case File):
 - містить дані про дії, призначені для того, щоб студент міг спостерігати за роботою симулятора на основі заданої конфігурації мікросхеми та файлу трасування.

7

ІНТЕРФЕЙС КОРИСТУВАЧА. РЕЖИМ ПРОЄКТУВАННЯ

The screenshot shows two overlapping windows from a design tool. The top window is titled "Save Configuration Exit" and has two tabs: "Cache Level" and "Cache Core". The "Cache Level" tab is active, displaying a table with columns "UID", "Type", and "Description". The table contains the following data:

UID	Type	Description
C1_L1_FIFO	L1 Level	Size: 8KB Assoc: 4
C2_L1_FIFO	L1 Level	Size: 8KB Assoc: 4
C1_L2_LRU	L2 Level	Size: 256KB Assoc: 8
C2_L2_LRU	L2 Level	Size: 256KB Assoc: 8

Below the table, there are configuration options for the cache level: "Choose replacement policy" (with radio buttons for LRU, FIFO, and Bit PLRU), "Associativity" (set to 8), "Size" (set to 512 KB), "Line width" (set to 64 B), and "UID" (set to L3_FIFO). A "Create Level" button is at the bottom.

The bottom window is also titled "Save Configuration Exit" and has the same two tabs. The "Cache Core" tab is active, showing configuration options for a core: "L1 Cache" (set to C1_L1_FIFO), "L2 Cache" (set to C1_L2_LRU), "L3 Cache" (set to L3_FIFO), and "Core UID" (set to C1). There are checkboxes for "Are L1 and L2 inclusive" and "Are L2 and L3 inclusive", both of which are checked. A "Create Core" button is at the bottom.

8

ІНТЕРФЕЙС КОРИСТУВАЧА. РЕЖИМ МОДЕЛЮВАННЯ

Simulation Construction Next Change Delay

Address Trace

C2: 123400
C1: 123408
C2: 123416
C1: 123424
C2: 123432
C1: 123440
C2: 123448
C1: 123456
C2: 123464
C1: 123472

Cache Sets

Set #1
Set #2
Set #3
Set #4
Set #5
Set #6
Set #7
Set #8
Set #9

Cache Lines

Cache Line #1
Cache Line #2
Cache Line #3
Cache Line #4

Cache Line Info

Line number: 1

Loaded Addresses:
123400
123408
123416
123424
123432
123440
123448
123456

Type: Level 1
RP: FIFO
Assoc: 4
Size: 8KB

Verbose Output

Core: C2
Reading address: 123416
Looking up L1 set: #8
L1 hit: Cache Line #1

Simulation Construction Next Change Delay

Load Study Case
Load Trace
Start
Pause
Stop
Step-By-Step

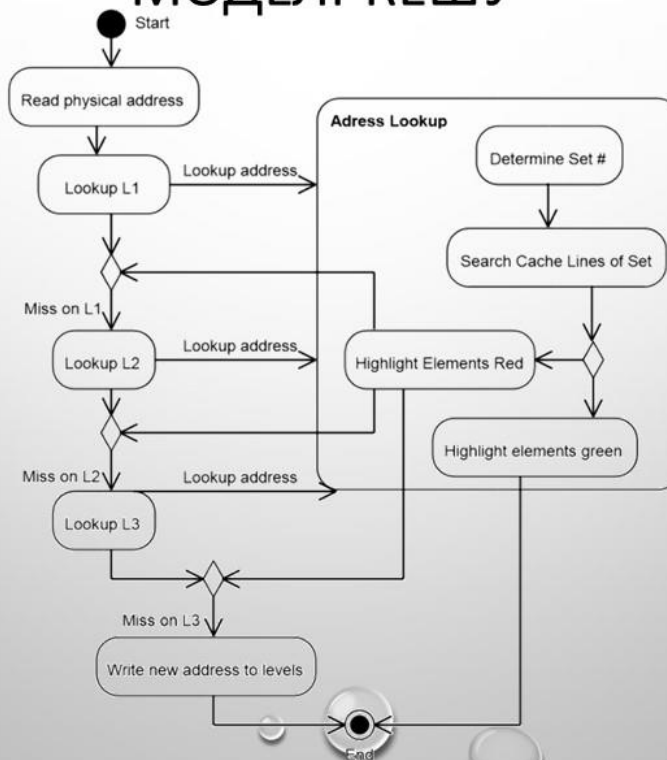
C2: 123432
C1: 123440
C2: 123448
C1: 123456
C2: 123464

C2_L1_FIFO
C2_L2_LRU
L3_FIFO

Type: Level 1
RP: FIFO
Assoc: 4

9

ОБНОВЛЕННЯ ВІЗУАЛЬНОГО ПОДАННЯ МОДЕЛІ КЕШУ

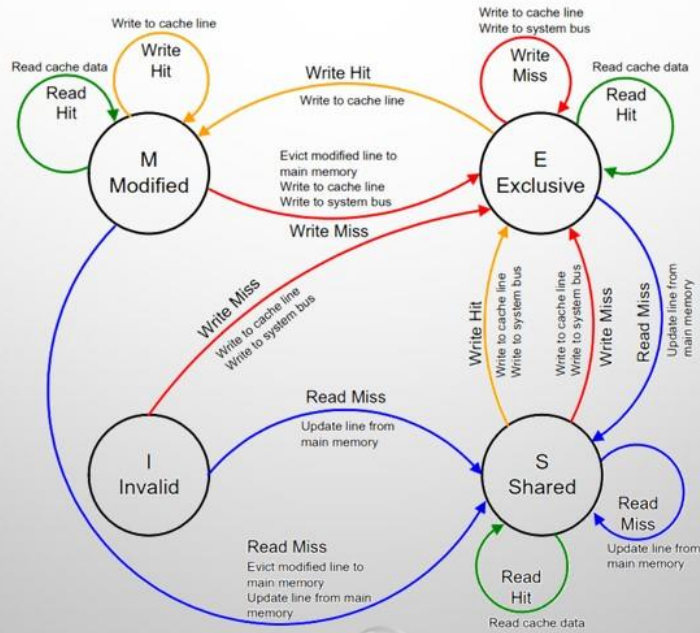


10

МОДЕЛЮВАННЯ: ПРОМАХ L1 ТА ПОПАДАННЯ L2



MESI



ЕКСПЕРИМЕНТИ З ВИКОРИСТАННЯМ МОДУЛЯ MESI



	Конфігурація 1 (однорівневий кеш)		Конфігурація 2 (багаторівневий кеш)	
Рівень кешу	L1	L1	L2	
Розмір блоку	8	4	8	
Об'єм кешу	1 КБ	1 КБ	4 КБ	
Алгоритм заміщення	LRU	випадковий	LRU	
Тип відображення	асоціативне за групами (8-стороннє)	пряме	асоціативне за групами (8- стороннє)	
Тип кешу	уніфікований	змішаний	уніфікований	
Коеф-т попадань	91%	84%	43%	

13

ДЕМОНСТРАЦІЙНІ ПРИКЛАДИ І ЗАВДАННЯ ЛАБОРАТОРНОЇ РОБОТИ

Приклад 1: Постійне потрапляння:

- Сортування невеликого масиву, що поміщається в кеш

Приклад 2: Промахи через ємність:

- Доступ до стовпців великої матриці в рядковому порядку

Приклад 3: Промахи через асоціативність:

- Конфлікти при низькій асоціативності кешу

Завдання 1: Вступ до ECS

- Базові поняття кеш-пам'яті
- Керування файлами конфігурації
- Моделювання виконання програм

Завдання 2: Параметри кешу

- Вплив розміру та асоціативності
- Аналіз локальності звернень
- Множинні конфігурації

Завдання 3: Політики заміщення

- Асоціативність кешу
- Алгоритми заміщення
- Інтерпретація результатів

14

ВИСНОВКИ

- Розроблено ефективний навчальний інструмент ECS для візуалізації процесів кешування
- Симулятор забезпечує наочне вивчення багаторівневої кеш-пам'яті та протоколу MESI
- Переваги: повна підтримка трирівневої кеш-ієрархії (L1, L2, L3); моделювання багатоядерних архітектур; покрокове виконання з можливістю аналізу; наочна візуалізація процесів кешування; спеціалізація на навчанні організації кеш-пам'яті; кросплатформенне рішення
- Очікуване покращення якості навчання:
 - глибоке розуміння основ архітектури комп'ютера
 - можливість проведення експериментів з оцінки продуктивності
 - підвищення мотивації до вивчення апаратних курсів
 - формування системного бачення комп'ютерних технологій