

УДК 004.7.032.2

МОДЕЛЬ УЛЬТРАЗВУКОВОГО СКАНЕРА ДЛЯ РЕАЛІЗАЦІЇ НА SOC ZYNQ-7000

Кузюра М.В.

Науковий керівник – к.т.н., доцент Рахліс Д.Ю.

Харківський національний університет радіоелектроніки

61166, Харків, просп. Науки, 14, каф. АПОТ, тел. (057) 702 1326

e-mail: mykhailo.koziura@nure.ua

The paper presents the hardware implementation of an ultrasonic scanner model based on the programmable logic (PL) of the System-on-Chip Zynq-7000. The research aims to ensure high-precision real-time measurements independent of the processor core load. The developed architecture includes an HC-SR04 sensor control module, a data formatting unit, and a UART transmitter, implemented using VHDL. The effectiveness of the proposed approach, based on deterministic signal processing in the SoC's PL section, is confirmed through functional simulation (Testbench) and physical experiments on the EBAZ4205 board. The results demonstrate stable system operation and high accuracy in distance measurement.

Вступ. Сучасний розвиток систем на кристалі (SoC) відкриває широкі можливості для створення високоточних систем дистанційного вимірювання та моніторингу фізичних величин у реальному часі. Реалізація алгоритмів вимірювання безпосередньо в програмованій логіці (PL-частині) SoC забезпечує найвищу детермінованість часових інтервалів та мінімальну латентність обробки сигналів, що дозволяє виконувати критичні завдання в реальному часі незалежно від завантаженості процесорного ядра.

Об'єктом дослідження є процес збирання, обробки та передачі вимірювальної інформації в реальному часі в системах SoC, а *предметом дослідження* є апаратна модель ультразвукового сканера для реалізації на PL-частині SoC (FPGA).

Мета дослідження – розробка та дослідження моделі ультразвукового сканера, оптимізованої для реалізації в PL-частині SoC Zynq-7000, з метою забезпечення високої точності вимірювань у реальному часі та ефективної інтеграції в сучасні вбудовані системи.

Задачі дослідження: 1) розробити структурну модель керування ультразвуковим сенсором з подальшою передачею даних на монітор послідовного порту персонального комп'ютера (ПК) через UART на мові опису апаратних засобів VHDL; 2) розробити поведінкові VHDL-моделі: блоку вимірювання відстані, блоку форматування даних в форматі “Distance: число.00 cm”, блоку фізичного передавача та буфера даних; 3) розробити структурну VHDL-модель UART-передавача, що керує фізичним передавачем та буфером даних; 4) розробити TOP-модель, що об'єднує

модель керування сенсором, модель форматування даних та UART передавач; виконати функціональну верифікацію кожного блоку та всієї моделі за допомоги Testbench; 5) зібрати фізичну модель, підключивши сенсор HC-SR04 до SoC Zynq-7000; запрограмувати FPGA; 6) встановити необхідні драйвери на ПК і налаштувати монітор послідовного порту в програмі Putty (Baud 9600, no parity), перевіривши коректність роботи (фізичний експеримент).

Зміст дослідження. Для вирішення поставлених задач було створено проєкт у САПР AMD Vivado [1], що дозволяє створювати ієрархічні системи будь-якої складності, а також виконувати їх функціональну верифікацію. Структурна модель запропонованого ультразвукового датчика представлена на рисунку 1.

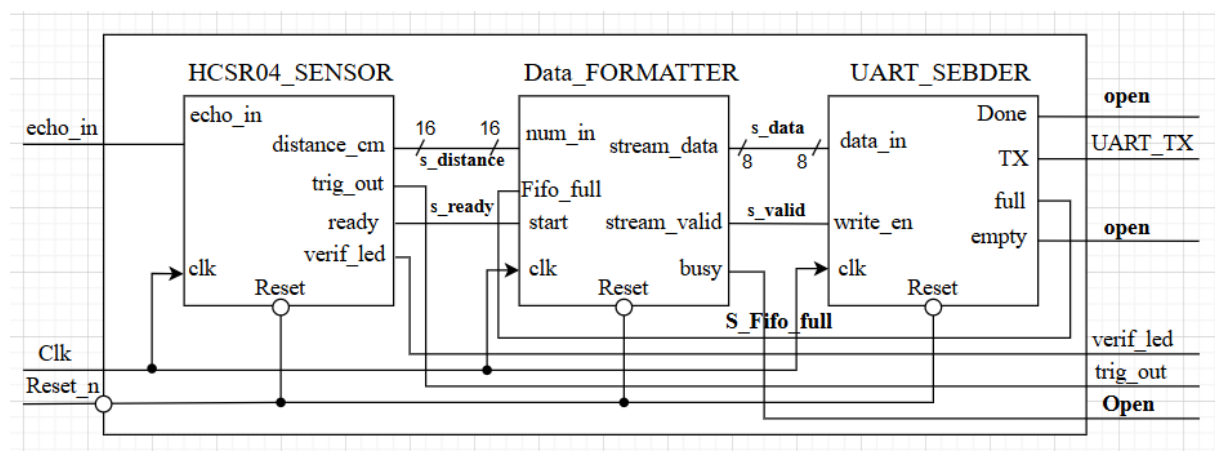


Рисунок 1 – Структурна модель ультразвукового датчика

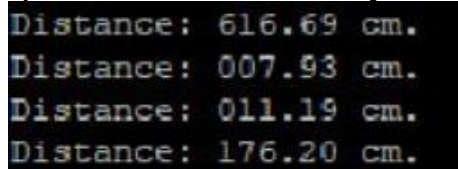
Характеристики апаратних компонентів також беруться до уваги, а саме частота генератора тактового синхросигналу FPGA частини плати EBAZ4205 – 50 MHz, що відповідає 50 тактам за 1 мікросекунду.

Датчик HC-SR04 [2] вимірює час проходження хвилі до перешкоди і назад з урахуванням швидкості розповсюдження звуку $v = 343 \text{ м/с} = 0.0343 \text{ см/мкс}$ в повітрі при $t = 20^\circ\text{C}$ за формулою: $S = \frac{v \cdot t}{2} = \frac{(0.0343 \cdot t)}{2} = 0.01715 \cdot t \approx \frac{t}{58}$, що в тактах FPGA обчислюється як $S = \frac{t}{50 \cdot 58} = \frac{t}{2900}$. Ширина імпульсу від датчика 10 мкс, що дорівнює $10 \cdot 50 = 500$ тактів, а затримка датчика перед наступним виміром 50 мс, що дорівнює $50 \cdot 1000 \cdot 50 = 2500000$ тактів. Особливістю реалізації алгоритму керування сенсором (HCSR04_sensor) є використання «синхронайзера», що дозволяє отримати стабільний сигнал від сенсора.

Для стабільної роботи інтерфейсу UART у блоці Uart_Sender впроваджено буфер Uart_fifo, що синхронізує потоки даних для модуля Uart_tx. Перетворення 16-бітних цілих чисел у формат ASCII, готовий до передачі, виконується окремим блоком Data-formatter [3]. Логіка автоматично розбиває число на цифри та додає десяткову крапку,

формує рядок вигляду "XXX.XX", який потім послідовно передається через вихідний інтерфейс. Основна перевага такого підходу — використання кінцевого автомата станів (FSM), що дозволяє інтегрувати модуль безпосередньо з FIFO-буфером.

Кожну реалізовану VHDL-модель було окремо перевірено за допомогою Testbench, часові діаграми показали коректність роботи розроблених алгоритмів. Зібраний прототип системи було перевірено шляхом встановлення перешкод (рука перед сенсором) на різних відстанях. Система стабільно (раз на 95 мс) передає нові показники у монітор порта (рис. 2).



```
Distance: 616.69 cm.  
Distance: 007.93 cm.  
Distance: 011.19 cm.  
Distance: 176.20 cm.
```

Рисунок 2 – Фрагмент даних з монітора послідовного порта

Висновки. У межах дослідження спроектовано та верифіковано апаратну модель ультразвукового сканера на базі PL-частини SoC Zynq-7000. Використання виключно ресурсів FPGA мінімізувало затримки та забезпечило стабільну частоту опитування сенсора HC-SR04. Впровадження блока синхронізації усунуло вплив асинхронних перешкод, а використання кінцевих автоматів (FSM) гарантувало цілісність даних при передачі UART. Ієрархічна структура забезпечує модульність та масштабованість системи. Фізичні випробування на платі EBAZ4205 підтвердили коректність математичної моделі та ефективність запропонованого підходу.

Наукова новизна полягає у розробці детермінованої архітектури керування сенсором у програмованій логіці SoC Zynq-7000, що гарантує високу точність вимірювань незалежно від завантаженості процесорного ядра.

Список використаних джерел:

1. Vivado design suite user guide: design flows overview. USA: AMD, 2022. 96 p. URL: https://www.xilinx.com/support/documents/sw_manuals/xilinx2022_2/ug904-vivado-implementation.pdf (access date: 10.02.2026)
2. Інструкція по підключенню ультразвукового датчика HC-SR04 з Arduino. URL: <https://myproject.com.ua/instruktsiia-po-vykorystanniultrazvukovoho-datchyka-hc-sr04-z-arduino.html> (access date: 10.02.2026)
3. Getting Started with UART: UART Protocol. URL: <https://embeddedwala.com/Blogs/DigitalCommunication/Getting-Started-with-UART:-A-Beginners-Guide> (access date: 10.02.2026)