

СПЕЦИАЛИЗИРОВАННЫЙ ВЫЧИСЛИТЕЛЬ ДЛЯ ИЗВЛЕЧЕНИЯ КОРНЯ КВАДРАТНОГО ИЗ СУММЫ КВАДРАТОВ

ЛАРЧЕНКО Л. В., ХАХАНОВА А. В.

В настоящее время в специализированных цифровых вычислителях операцию извлечения корня квадратного из суммы квадратов чисел, представленных числоимпульсным кодом, осуществляют последовательно во времени в два этапа: на первом – накапливают сумму квадратов чисел, на втором – из полученной суммы извлекают корень квадратный. Предлагается устройство, позволяющее совместить во времени выполнение названных операций, сократив при этом время вычисления и упростив его техническую реализацию.

1. Введение

В [1] был предложен метод формирования приращений ступенчатых функций

$$y = [f(x) + |\delta_{\max}|], \quad (1)$$

ограниченными условиями: $x, y \geq 0$, $y_i > y_{i-1}$, $y \leq x$, функция $y = f(x)$ имеет обратную $x = \psi(y)$, где $0,5 \leq |\delta_{\max}| < 1$ – заданное предельное значение абсолютной погрешности воспроизведения соответствующих непрерывных функций $y^* = f(x^*)$. В (1) квадратные скобки обозначают целую часть числа.

Было показано, что процесс воспроизведения функции (1) с числоимпульсной формой представления аргумента может быть сведен к выборке определенной части импульсов из исходной последовательности x , номера которых вычисляют по формуле

$$x_y = [\psi(y) - |\delta_{\max}|] + 1, \quad (2)$$

где $y=1,2,3,\dots$. Такой метод обеспечивает непрерывный процесс воспроизведения функции (1) в реальном времени в темпе поступления разрядов аргумента x .

Названным ограничениям удовлетворяет и функция

$$y = \left[\sqrt{\frac{1}{n} \sum_{i=1}^n x_i^2 + |\delta_{1\max}|} + |\delta_{2\max}| \right], \quad (3)$$

так как $\sqrt{\frac{1}{n} \sum_{i=1}^n x_i^2} \leq \frac{1}{n} \sum_{i=1}^n x_i$, где x_i – выборочное значение аргумента; n – количество выборок; $|\delta_{1\max}|$ – предельное значение абсолютной погрешности деления величины $\frac{1}{n} \sum_{i=1}^n x_i^2$ на n ; $|\delta_{2\max}|$ – предельное значение абсолютной погрешности извлечения корня квадратного.

В частном случае при $|\delta_{1\max}| = |\delta_{2\max}| = 0,5$ обеспечивается минимально возможная погрешность вос-

произведения функции (3), так как и результат деления, и результат извлечения корня округляется до ближайшего целого числа.

В специализированных цифровых вычислителях [2], [3] функцию (3) реализуют соответственно в анализаторах спектра частотно-модулированных сигналов для определения модуля комплексных спектральных составляющих, в цифровых амперметрах и вольтметрах – для определения действующих значений несинусоидальных периодических токов и напряжений.

В области низких и инфранизких частот такие вычислители, как правило, работают с запасом по скорости. Поэтому в данном диапазоне частот в подавляющем большинстве случаев выборочные значения x_i представляют числоимпульсным кодом, что существенно упрощает их техническую реализацию.

В каждом цикле работы таких устройств квадрат числа, полученного при i -й выборке, прибавляют к уже накопленной за $i-1$ предшествующих выборок сумме квадратов с последующим делением накопленной по всем выборкам суммы на коэффициент деления n и извлечением квадратного корня. Этот же алгоритм вычислений используют и в микропроцессорах [4].

Несмотря на названное преимущество представления выборочных значений x_i числоимпульсным кодом, такие устройства имеют два существенных недостатка, одним из которых является необходимость в боль-

шой памяти для хранения суммы $\sum_{i=1}^n x_i^2$ при большом

числе выборок n и большой разрядности чисел x_i , а другим – разнесение во времени операций возведения чисел в квадрат и их суммирования с одной стороны, деления и извлечения корня – с другой, что во многих случаях не обеспечивает выполнение предъявляемых требований к измерительным системам, в которых используются такие устройства [5].

Цель исследования – обеспечить время вычисления функции (3) за время ввода аргумента при более простой технической реализации вычислителя.

Задача исследования – на основе разработанного в [1] метода обработки единичных кодов добиться поставленной цели на базе известных унифицированных устройств посредством введения новых связей между ними.

2. Структурно – функциональная схема вычислителя с низкочастотным входным сигналом

Анализ функции (3) показывает, что возможен такой способ ее реализации в специализированном вычислителе, при котором устраняются названные выше недостатки.

На рис. 1 приведена структурно-функциональная схема устройства, которое реализует этот способ.

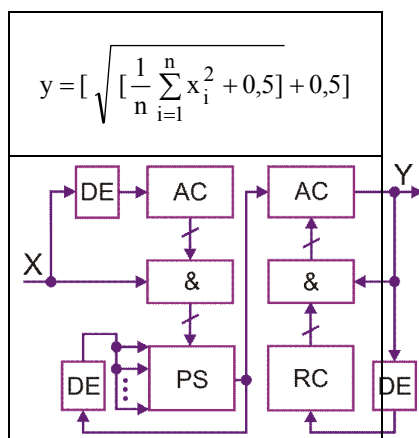


Рис.1. Структурно–функциональная схема вычислителя с низкочастотным входным сигналом

В его состав входят:

- квадрат, содержащий суммирующий счетчик (AC), группу элементов И(&) и элемент задержки (DE);
- делитель чисел, содержащий накапливающий сумматор параллельного типа (PS) и элемент задержки;
- устройство для извлечения квадратного корня (УИК), содержащее суммирующий счетчик, счетчик результата (RC), группу логических элементов И и элемент задержки. Счетчик результата также работает в режиме суммирования. В нем образуется результат вычисления функции (3).

В процессе функционирования вычислителя каждый его входной импульс, с одной стороны, посредством группы элементов И квадратора заносит число, хранящееся в его счетчике, в сумматор делителя со сдвигом на один разряд в сторону старших разрядов, а с другой – пройдя элемент задержки, поступает на счетный вход второго триггера счетчика со стороны младших разрядов. В результате каждым входным импульсом вычислителя в сумматор заносится удвоенное значение числа, хранящегося в счетчике, а в счетчик – число 2.

После поступления на вход квадратора каждой пачки импульсов x_i импульсом сброса триггеры счетчика устанавливаются в исходное состояние (на рис. эта связь не показана).

Выход сумматора делителя через элемент задержки соединен со счетными входами тех его триггеров, чтобы каждым выходным импульсом сумматора по цепи обратной связи в него заносилось число $2^k - 2n$, где k – число триггеров сумматора. Этим обеспечивается деление непрерывно накапливаемой суммы $2 \sum_{i=1}^n x_i^2$, заносимой в сумматор со стороны счетчика квадратора, на коэффициент деления $2n$, определяемый числом выборок в выражении (3). В результате такого деления на выходе сумматора формируется пачка импульсов с числом $[\frac{1}{n} \sum_{i=1}^n x_i^2 + 0,5]$ импульсов в ней.

В УИК посредством группы элементов И число, записанное в счетчике результата, заносится в суммирующий счетчик в обратном коде со сдвигом на один разряд в сторону старших разрядов. В результате в суммирующий счетчик заносится дополнительный код числа $2(N+1)$, т.е. число $2^i - 2(N+1)$, где i – число его триггеров, N – число, записанное в счетчике результата.

Рассмотрим принцип действия вычислителя.

В исходном состоянии в счетчике квадратора записано число 1, в накапливающем сумматоре делителя – число $2^k - n$, в суммирующем счетчике УИК – число $2^i - 1$, а показания счетчика результата нулевые.

Первый импульс из пачки x_1 , поступивший на вход квадратора, посредством группы элементов И заносит удвоенное число, хранящееся в его счетчике, в сумматор делителя. В результате в сумматор образуется число $2^i - n + 2$. Этот же импульс, пройдя элемент задержки, записывает в счетчик квадратора число 2. В результате в нем образуется число 3.

В дальнейшем с поступлением очередных импульсов пачки x_1 описанные процессы в этой части схемы будут циклически повторяться. За время поступления в квадрат x_1 импульсов со стороны счетчика квадратора в сумматор делителя будет введено число $2x_1^2$.

Действительно, для квадратов чисел натурального ряда 1, 4, 9, 16, 25, ... арифметические ряды разностей первого и второго порядков соответственно будут такими:

$$3, 5, 7, 9, 11, \dots$$

$$2, 2, 2, 2, \dots$$

Так как каждый входной импульс квадратора заносит в счетчик постоянное число 2, соответствующее постоянному члену арифметического ряда разностей второго порядка, в счетчике будут последовательно образовываться члены арифметического ряда разностей первого порядка, а в сумматор будут записываться их удвоенные значения. Так как после поступления на вход вычислителя пачки импульсов x_1 импульсом сброса триггеры счетчика устанавливаются в исходное состояние, описанные процессы в устройстве в этой части схемы будут циклически повторяться при поступлении на его вход каждой очередной пачки импульсов x_i . Нетрудно видеть, что за время ввода в вычислитель n пачек импульсов со стороны счетчика квадратора в сумматор делителя будет введено число

$2 \sum_{i=1}^n x_i^2$. А так как коэффициент деления делителя равен $2n$, на его выходе за это же время появится

ровно $[\frac{1}{n} \sum_{i=1}^n x_i^2 + 0,5]$ импульсов переполнения. Постоянная 0,5, которая фигурирует в этом выражении, обусловлена тем, что в исходном состоянии в сумматоре записано число $2^k - n$.

Второй импульс переполнения на выходе суммирующего счетчика появится при поступлении на его вход очередных двух импульсов с выхода сумматора, после чего его показания станут равными $2^i - 4$, а счетчика результата – равными двум. В дальнейшем с поступлением очередных импульсов на вход суммирующего счетчика описанные процессы в УИК будут циклически повторяться. В результате из пачки импульсов, поступивших на вход суммирующего счетчика, на выходе вычислителя в канал Y будут выбраны импульсы с номерами 1, 3, 7, 13, 21, . . ., что полностью совпадает с расчетами по формуле (2), которая в случае извлечения квадратного корня принимает вид

где $y = 1, 2, 3, \dots$

В заключительной части описания работы вычислителя целесообразно более подробно остановиться на анализе операции деления чисел в сумматоре, поскольку время ее выполнения предъявляет требования к частоте следования импульсов в пачках x_i входного сигнала.

Исходным при таком анализе является число $2x_i - 1$, которое образуется в счетчике квадратора при поступлении на его вход $x_i - 1$ импульсов каждой пачки. С приходом же импульса с номером x_i удвоенное значение $2(2x_i - 1)$ этого числа посредством группы элементов И заносится в сумматор, где суммируется с записанным в нем числом $\Delta < n$. В результате на выходе сумматора должно появиться ровно $\left[\frac{2(2x_i - 1) + \Delta}{2n} \right]$ импульсов переполнения, на что зат-

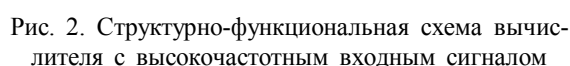
Если $2(2x_i - 1) + \Delta \leq 2n$ – импульс переполнения на выходе сумматора отсутствует. Если $1 \leq \left\lfloor \frac{2(2x_i - 1) + \Delta}{2n} \right\rfloor < 2$ – на выходе сумматора появится один импульс переполнения, если РИ, 2010, № 1

Из сказанного следует, что период следования импульсов в пачках x_i должен быть не меньше Tq и при больших q может быть значительным, что ограничивает верхнюю границу частотного диапазона измеряемых параметров (например, напряжений в цифровых вольтметрах действующих значений с промежуточным время – импульсным преобразованием).

Из формулы (3) следует, что расширить частотные возможности таких устройств можно путем соответствующего выбора числа выборок n . Например, если число n есть точный квадрат, $n = p^2$, реализуемое вычислителем выражение (3) принимает вид

Из этой записи следует, что при вычислении функции у операции деления и извлечения корня в вычислителе можно поменять местами, т.е. параллельные коды фрагментов накапливаемых квадратов чисел x_i с выхода счетчика квадратора можно подавать непосредственно на вход УИК, заменив в нем суммирующий счетчик накапливающим сумматором параллельного типа и подключив к выходу вычислителя пересчетную схему (С) с коэффициентом пересчета p .

В отличие от первого, в этом варианте вычислителя числа в УИК заносятся не числоимпульсным, а параллельным кодом из квадратора поразрядно без сдвига в сторону старших разрядов. При этом счетчик результа-



та УИК уже не будет выполнять эту функцию, поскольку результат вычисления u формируется в виде числа импульсов на выходе пересчетной схемы, выполненной на суммирующем счетчике, охваченном обратной связью, по цепи которой каждый выходной импульс вычислителя заносит в счетчик число $2^\lambda - 2p$, где λ – число триггеров счетчика. Рассмотрим принцип действия вычислителя по второму варианту.

В исходном состоянии в счетчике квадратора записано число 1, показания суммирующего счетчика УИК нулевые, в сумматоре записано число $2^i - 1$, а в счетчике пересчетной схемы – число $2^\lambda - p$.

При поступлении на вход вычислителя x_1 импульсов первой пачки, со стороны счетчика квадратора в сумматор делителя будут последовательно вводиться числа 1, 3, 5, ..., а по цепи обратной связи со стороны суммирующего счетчика УИК – числа $2^i - 2$, $2^i - 4$, $2^i - 6$, При этом каждому входному импульсу вычислителя будет соответствовать только один импульс переполнения сумматора. Покажем это.

С поступлением первого импульса пачки x_1 на вход вычислителя в сумматоре число $2^i - 1$ суммируется с числом 1. В результате на выходе его показания станут равными нулю. Импульс переполнения по цепи обратной связи вводит в сумматор число $2^i - 2$ и записывает в суммирующий счетчик УИК число 1.

С приходом второго импульса пачки x_1 на вход вычислителя в сумматоре суммируются числа $2^i - 2$ и 3. В результате на его выходе появится второй импульс переполнения, а в нем останется записанным число 1 в прямом коде. Аналогично предыдущему, импульс переполнения посредством обратной связи записывает в сумматор число $2^i - 4$ и поступает на вход счетчика УИК. В результате показания сумматора станут равными $2^i - 3$, а счетчика УИК – равными двум. Аналогично, с приходом третьего импульса показания сумматора станут равными $2^i - 4$, а счетчика УИК – равными трем.

При поступлении на вход вычислителя очередных импульсов пачки x_1 на вход устройства описанные процессы в вычислителе будут циклически повторяться. Так как после каждого очередного переполнения сумматора в нем остается записанным в прямом коде число меньше заносимого по цепи обратной связи со стороны счетчика УИК в дополнительном коде, второй импульс переполнения сумматора появиться не может. Это подтверждает ранее высказанное утверждение о том, что с поступлением первой пачки импульсов на вход вычислителя каждому входному импульсу соответствует только один импульс переполнения сумматора, что не противоречит равенству $\sqrt{x_1^2} = x_1$. А так как после ввода в устройство пачки x_1 триггеры счетчика квадратора устанавлива-

ются в исходное состояние и в сумматоре остается записанным в дополнительном коде число, большее единицы, с поступлением каждой последующей пачки x_1 на вход вычислителя частота следования импульсов на выходе сумматора будет только уменьшаться.

Последнее подтверждает то, что в этом варианте вычислителя сумматор не может работать в режиме генерации пачек импульсов, что позволяет существенно поднять верхнюю границу частоты следования входных импульсов устройства и, следовательно, частотного диапазона работы приборов, в которых он используется.

4. Выводы

Предложен цифровой специализированный вычислитель среднеквадратических значений различных физических величин, выборочные значения которых представлены числоимпульсным кодом.

1. *Научная новизна* состоит в разработке такого алгоритма преобразования входного числоимпульсного кода в выходной числоимпульсный и параллельный код, при котором обеспечивается минимально возможное время вычисления заданной функции.
2. *Практическая значимость* предложенного технического решения состоит в улучшении временных, метрологических и эксплуатационных характеристик цифровых контрольно-измерительных средств различного назначения, в которой используется данный вычислитель.

Дальнейшие исследования будут направлены на разработку новых технических решений на основе предложенного в [1] метода функциональной обработки единичных кодов.

Литература: 1. Ларченко Л.В. Метод формирования приращений при функциональной обработке единичных кодов // Радиоэлектроника и информатика. 2001. № 3(16). С. 61 – 63. 2. Добрыдень В.А. Устройство для вычисления суммы квадратов k числоимпульсных величин. Описание изобретения по авторскому свидетельству № 1092500, М. Кл. G06F, 7/552, Бюллетень № 18, 1984. 3. Ванюшин В.И., Бондаренко А.В., Адамов Д.Н. Устройство для определения корня квадратного из суммы квадратов. Описание изобретения по авторскому свидетельству № 1324026, М. Кл. G 06 F, 7/552, 1985. 4. Мирский Г.Я. Микропроцессоры в измерительных приборах. М.: Радио и связь, 1984. 160с. 5. Б.Г. Келехсаев. Устройство для извлечения корня квадратного из N величин. Патент 7218 на полезную модель. МПК G06G 7/20. 2006. 6. Джексон Р. Г. Новейшие датчики. М.: Техносфера, 2008. 400с.

Поступила в редколлегию 27.02.2010

Рецензент: д-р техн. наук, проф. Кривуля Г.Ф.

Ларченко Лина Викторовна, канд. техн. наук, доцент кафедры АПВТ ХНУРЭ. Научные интересы: функционально-ориентированные устройства, частотно-импульсные вычислительные устройства. Адрес: Украина, 61166, Харьков, пр. Ленина, 14.

Хаханова Анна Владимировна, канд. техн. наук, ст. преподаватель кафедры АПВТ ХНУРЭ. Научные интересы: функционально-ориентированные устройства, частотно-импульсные вычислительные устройства. Адрес: Украина, 61166, Харьков, пр. Ленина, 14.