

ГЕНЕРАЦИЯ ТЕСТОВ ДЛЯ АСИНХРОННЫХ СТРУКТУР ПРИМИТИВНЫХ АВТОМАТОВ

*ШКИЛЬ А.С., СКВОРЦОВА О.Б.,
СЫСЕНКО И.Ю., ЧАМЯН А.Л.*

Предлагается метод построения тестов для последовательностных цифровых схем без глобальных обратных связей, содержащих синхронные триггеры, соединенные в асинхронную структуру. Рассматривается использование итеративной модели при активизации путей в сильнопоследовательностных схемах. Предлагаются методы, позволяющие строить тесты для последовательностных схем в одной копии итеративной модели на основе стандартных процедур прямого продвижения и доопределения в К-алгоритме построения тестов, а также процедура активизации счетной структуры.

1. Введение

В настоящее время наблюдается бурное развитие архитектур CPLD и FPGA (каждый год появляются новые поколения этих устройств), их сближение, приобретение ряда общих свойств, снижение стоимости, повышение быстродействия и функциональной мощности. Анализ тенденции развития архитектур программируемой логики позволяет предположить, что в ближайшее время основу элементной базы цифровых систем будут составлять CPLD и FPGA.

С появлением такого качественно нового объекта диагностирования, как программируемые логические интегральные схемы (ПЛИС), снова становятся актуальными разработки структурных методов построения тестов, связанных с активизацией путей в цифровых последовательностных схемах. Это обусловлено следующими архитектурными особенностями ПЛИС:

- каждый логический блок ПЛИС содержит выходные линии триггеров, которые при программировании соединяются в достаточно регулярные структуры с фрагментами вентильной логики;
- входы синхронизации во всех схемах являются выделенными специальными линиями;
- физически (логически) доступными являются только внешние входы/выходы логических блоков.

Наличие в современных схемах на ПЛИС большого количества линий (десятки и сотни тысяч) является причиной ограничения для использования итеративных моделей при построении тестов из-за необходимости добавления значительного количества дополнительных псевдовходов. Кроме того, в связи с автоматизированным проектированием ПЛИС возникает необходимость компактного представления регулярных тестовых воздействий для системы верификации моделей TestBench, так как именно регулярные тестовые последовательности хорошо отображаются конструкциями языков описания аппаратуры в TestBench.

Для решения задачи активизации путей можно отказаться от построения итеративной модели по вентильным эквивалентам триггерных схем и оперировать только с одной копией схемы, при этом последовательностные элементы представляются автоматными моделями. Предложенный подход позволяет значительно сократить число обрабатываемых копий итеративной модели при построении тестов в последовательностных схемах и уменьшить объем хранимой информации для алгоритма построения тестов.

2. Условия активизации в структурах примитивных автоматов

В качестве примитивных автоматов будем рассматривать синхронные двухтактные триггеры, управляемые передним или задним фронтом синхросигнала (перепадом с 0 в 1 или с 1 в 0 соответственно). Структуры примитивных автоматов, у которых синхровход последующего каскада соединен с выходом предыдущего каскада, принято называть асинхронными структурами, а если с выходом предыдущего каскада соединен информационный вход последующего каскада, то такие структуры принято называть синхронными. Синхронные структуры обычно имеют один общий вход синхронизации. Физически асинхронные структуры обычно представляют собой делители частоты (асинхронные двоичные счетчики), а синхронные структуры — это сдвиговые регистры и синхронные счетчики со сквозным переносом. Синхронные и асинхронные структуры примитивных автоматов можно выделить в класс сильнопоследовательностных схем.

В [1,2] был предложен подход к построению тестов для сильнопоследовательностных схем без обратных связей посредством активизации путей от внешних информационных входов к выходам на основе 10-символьного алфавита D-исчисления. Задача активизации путей выполнялась по стандартной процедуре продвижения вперед и доопределения. Было доказано, что активизировав все пути в неизбыточной структуре примитивных автоматов в прямом и обратном направлениях, можно обнаружить все существенные константные неисправности линий и переменных (внутренних) такой структуры. Но данный подход оказался несколько искусственным, так как, во-первых, незамкнутость алфавита не предоставляла методики описания любых последовательностных элементов, во-вторых — использование для активизации только информационных входов не гарантировало построения теста для любой структуры примитивных автоматов, даже если он существовал. А вот использование понятия кратности символов в сочетании замкнутым алфавитом A^2 позволяет разработать процедуры активизации путей в сильнопоследовательностных схемах в К-алгоритме построения тестов [3].

При рассмотрении задачи генерации тестов для сильнопоследовательностных схем становится очевидным, что в процессе продвижения вперед и

доопределения приходится рассматривать поведение схем на трех, четырех и более двоичных тактах. В свое время введение алфавита A^2 мотивировалось необходимостью рассматривать поведение схемы в двух автоматных тактах. Поэтому на первый взгляд кажется целесообразным рассмотреть алфавиты A^3 , A^4 и так далее. Но известно, что число символов любого замкнутого алфавита определяется по формуле $N=2^m$, где m -число алфавитных примитивов. Для двухтактного алфавита A^2 существует четыре алфавитных примитива $\{00,01,10,11\}$, что порождает 16 символов. Если же рассматривать поведение последовательностной схемы в трех тактах, то существует уже восемь алфавитных примитивов и соответственно 256 символов алфавита A^3 . Для алфавита A^4 количество символов будет превышать 32 тысячи. Естественно, что работать с такими громоздкими алфавитами не представляется возможным. Поэтому, учитывая регулярный характер сильнопоследовательностных схем, будем рассматривать частный случай поведения последовательностных схем, описанных алфавитом A^2 , в трех и более тактах. Для этих целей воспользуемся понятием кратности.

Кратностью k символа алфавита A^2 назовем количество двоичных наборов (тактов), необходимых для реализации соответствующего символа. Кратность символа вычисляется по формуле $k=\log_2 m$, где m - количество двоичных наборов, необходимых для реализации символа.

Собственной называется минимальная кратность символа, при которой он существует. Собственная кратность всех символов алфавита A^2 равна 1, т.е. для реализации каждого символа A^2 необходимо два такта.

Кратность символа может быть линейной $k_{\text{лин}}$ и логарифмической $k_{\text{лог}}$. Линейная кратность обуславливает $(m-1)$ повторений соответствующего символа в m тактах, а логарифмическая характеризует однократное появление соответствующего символа, который сдвинут во времени на $(m-1)$ тактов. Логарифмическая кратность указывается в скобках справа от символа алфавита, а линейная - слева.

Переход от кратных символов к двоичным последовательностям выполняется с помощью рекуррентных формул понижения кратности, которые приведены в таблице.

Например:

$$2H = \{H, H\} = \{1010\}; \quad E2 = \{O, E\} = \{x001\};$$

$$O3 = \{X, O2\} = \{X, X, X, O\} = \{xxxxxxx0\}.$$

Символы A^2 могут иметь смешанную кратность. Например, запись $2H2$ обозначает, что данный символ имеет вторую линейную и вторую логарифмическую кратности, но порождает 8 двоичных наборов, т.е соответствует третьей кратности. Смешанная кратность вычисляется по формуле $k=k_{\text{лог}} + k_{\text{лин}} - 1$. Вычитание 1 обусловлено тем, что собственная кратность символа учитывается только один раз. При понижении кратности сначала пони-

жается линейная кратность, а затем логарифмическая. Таким образом, запись $2H2$ означает:

$$2H2 = \{H2, H2\} = \{I, H, I, H\} = \{x110x110\}.$$

Каждый тестовый вектор (куб покрытия) имеет собственную кратность, которая равна максимальной кратности символов, присутствующих в рассматриваемом векторе.

Формулы понижения кратностей символов алфавита A^2

Линейная кратность	Логарифмическая кратность
$(k)Q = \{(k-1)Q, (k-1)Q\}$	$Q(k) = \{Q(k-1), Q(k-1)\}$
$(k)J = \{(k-1)J, (k-1)J\}$	$J(k) = \{J(k-1), J(k-1)\}$
$(k)S = \{(k-1)S, (k-1)S\}$	$S(k) = \{S(k-1), S(k-1)\}$
$(k)E = \{(k-1)E, (k-1)E\}$	$E(k) = \{O(k-1), E(k-1)\}$
$(k)H = \{(k-1)H, (k-1)H\}$	$H(k) = \{I(k-1), H(k-1)\}$
$(k)P = \{(k-1)P, (k-1)P\}$	$P(k) = \{X, P(k-1)\}$
$(k)A = \{(k-1)A, (k-1)A\}$	$A(k) = \{A(k-1), X\}$
$(k)B = \{(k-1)B, (k-1)B\}$	$B(k) = \{B(k-1), X\}$
$(k)O = \{(k-1)O, (k-1)O\}$	$O(k) = \{X, O(k-1)\}$
$(k)I = \{(k-1)I, (k-1)I\}$	$I(k) = \{X, I(k-1)\}$
$(k)C = \{(k-1)C, (k-1)C\}$	$C(k) = \{X, C(k-1)\}$
$(k)F = \{(k-1)F, (k-1)F\}$	$F(k) = \{X, F(k-1)\}$
$(k)L = \{(k-1)L, (k-1)L\}$	$L(k) = \{X, L(k-1)\}$
$(k)V = \{(k-1)V, (k-1)V\}$	$V(k) = \{X, V(k-1)\}$

Согласно формулам таблицы за одну итерацию понижение кратности вектора происходит на 1 и данная процедура выполняется до тех пор, пока его собственная кратность не достигнет 1 с последующим возможным преобразованием в двоичные наборы.

Если рассматривать принадлежность кратных символов к алфавитам высших порядков, то символы второй кратности относятся к алфавиту A^4 , третьей кратности - к A^8 и т.д. Конкатенация 16 символов алфавита A^2 даст 256 символов алфавита A^4 (из 32768), интерес же представляют 12 комбинаций:

$$A*B = A*J = Q*B = Q*J = E;$$

$$B*A = B*Q = J*A = J*Q = H;$$

$$O * I = O * E = E2; \quad I * O = I * H = H2.$$

Символом E в алфавите A^4 , по аналогии с A^2 , кодируется последовательность $\{0011\}$, а H - соответственно $\{1100\}$.

Для конкатенации одинаковых символов применяется правило:

$$Z * Z = 2Z, \text{ где } Z - \text{любой символ алфавита } A^2.$$

В [4] приведено покрытие двухтактного СД-триггера с синхронизацией передним фронтом:

D	C	Q
Q	E	O
J	E	I
X	F	S
P	E	X

(1)

В построении покрытий активизации, которые в дальнейшем будем обозначать C_i^{ak} , участвуют кубы 1 и 2 из (1), причем первый куб покрытия активизации есть результат конкатенации 1 куба со 2, а второй – 2 с 1. С учетом приведенных выше правил конкатенации и формул таблицы покрытие активизации для CD-триггера будет иметь вид:

$$\begin{array}{|c|c|c|} \hline D & C & Q \\ \hline E & 2E & E2 \\ \hline H & 2E & H2 \\ \hline \end{array} \quad (2)$$

Учитывая введенные в [3] операции инверсии по E или H при условии, что инверсия осуществляется только по информационным входам и выходам, для построения активизированных путей достаточно использовать только один куб из покрытия (2).

Покрытие (1) учитывает ту особенность CD-триггера, что одновременное изменение сигналов на входах C и D приводит к переходу триггера в неопределенное состояние. Это достаточно жесткое условие, применяемое при моделировании схем, которое в реальных цифровых схемах не всегда может быть соблюдено. В промышленных системах моделирования адекватность поведения схемы, элементы которой описаны подобными поведенческими моделями, достигается путем использования режима асинхронности, который принято называть дельта-задержками [5]. Но в процессе генерации тестов используются только синхронные модели и, следовательно, даже для простейших синхронных схем типа “сдвиговый регистр на CD-триггерах” покрытие (1) не даст верного результата. Это обусловлено тем, что в указанном регистре на всех триггерах, кроме первого, в процессе выполнения операции сдвига различных значений 0 и 1 будут возникать ситуации одновременного изменения сигналов на входах C и D. Поэтому часть модели (1), которая используется для построения покрытий активизации, необходимо преобразовать с учетом правил построения универсальных покрытий активизации, приведенных в табл. 6.11 в [3] путем замены на информационных входах символов J на B, а Q на A. Таким образом, универсальное кубическое покрытие для CD-триггера будет иметь вид:

$$\begin{array}{|c|c|c|} \hline D & C & Q \\ \hline A & E & O \\ \hline B & E & I \\ \hline X & F & S \\ \hline \end{array} \quad (3)$$

С точки зрения логики работы примитивного автомата кубы 1 и 2 покрытия (3) указывают, что изменение сигнала на синхровходе всегда опережает изменение сигнала на информационных входах, что достаточно близко к истине в реальных схемах. Кубическое покрытие (3) является более общим случаем, чем (1), но конкатенация его кубов дает те же кубы покрытия активизации (2), например:

$$\{A E O\} * \{B E I\} = \{E 2E E2\}.$$

Следует отметить, что операция конкатенации является обратимой и обратная ей операция разделения [1] дает аналогичный результат:

$$\# \{E 2E E2\} = \{A E O\}, \{B E I\}.$$

Другим распространенным типом синхронного триггера является двухтактный JK-триггер с синхронизацией по заднему фронту. С учетом предыдущих рассуждений кубическое покрытие, универсальное покрытие и покрытие активизации для указанного триггера имеет вид:

$$\begin{array}{|c|c|c|c|} \hline J & C & K & Q \\ \hline Q & H & J & O \\ \hline J & H & Q & I \\ \hline J & H & J & E \\ \hline J & H & J & H \\ \hline X & L & X & S \\ \hline \end{array} ; \begin{array}{|c|c|c|c|} \hline J & C & K & Q \\ \hline A & H & B & O \\ \hline B & H & A & I \\ \hline B & H & B & E \\ \hline B & H & B & H \\ \hline X & L & X & S \\ \hline \end{array} ; \begin{array}{|c|c|c|c|} \hline J & C & K & Q \\ \hline E & 2H & B & E2 \\ \hline B & 2H & E & H2 \\ \hline \end{array} \quad (4)$$

При получении покрытия активизации в (4) используются следующие преобразования:

$$\begin{aligned} \{A H B O\} * \{B H A I\} &= \{E 2H H E2\}; \\ \{Q H J O\} * \{J H J E\} &= \{E 2H 2J E2\} = \{E 2H J E2\}; \\ \{E 2H H E2\} \cup \{E 2H J E2\} &= \{E 2H B E2\}. \end{aligned}$$

Одним из распространенных способов использования JK-триггера в сильнопоследовательностных схемах является преобразование его в счетный T-триггер путем объединения входов J и K с подачей на них логической единицы (символ J из A^2) с обязательным введением входа асинхронного сброса триггера в 0. В такой структуре при активизации информационный вход не используется, универсальное кубическое покрытие совпадает с покрытием активизации и с учетом инверсного выхода имеет вид:

$$\begin{array}{|c|c|c|c|c|} \hline T & C & R & Q & \bar{Q} \\ \hline B & H & I & E & H \\ \hline B & H & I & H & E \\ \hline A & H & I & S & S \\ \hline X & L & I & S & S \\ \hline X & X & O & O & I \\ \hline \end{array} \quad (5)$$

Проанализировав покрытия активизации основных типов синхронных триггеров, можно отметить, что символы логарифмической кратности используются в покрытиях только на выходных координатах, что будет учитываться в процедурах уравнивания логарифмических кратностей в последующих подразделах. При анализе копий итеративной модели с использованием алфавита A^2 существует общее правило: если на выходных координатах последовательностных элементов в тестовых векторах появляются символы, имеющие 0 или 1 в первом такте (E, H первой кратности, A, B, Q, J – любой кратности), то такой вектор требует доопределения в предыдущем такте. Таким образом, наличие E, H, A, B, Q, J на невыходных (внутренних и выходных) линиях сильнопоследовательностной схемы является признаком необходимости доопределения в предыдущем такте, т.е. построения итеративной модели. Из рассмотренных покрытий

активизации допределение в предыдущем такте на этапе прямого продвижения может потребоваться только для Т-триггера (или JK-триггера в счетном режиме), что следует из (4) и (5).

При использовании в сильнопоследовательностных схемах комбинационных элементов необходимо учитывать, что покрытия активизации для всех комбинационных схем в A^2 имеют единичную кратность и при необходимости могут приобретать как линейную, так и логарифмическую кратность, что не влияет на описание их закона функционирования.

3. Построение тестов в асинхронных структурах с информационными входами

Рассмотрим предложенный алгоритм построения тестов применительно к асинхронным структурам. Он включает две общепринятые процедуры при структурном построении тестов: прямое продвижение и доопределение. Прямое продвижение выполняется путем пересечения по правилам табл. 2.6 в [3] между формируемым тестовым вектором и кубами покрытий активизации соответствующих примитивов. Доопределение (продвижение назад) выполняется по тем же правилам, но с доопределяемым вектором пересекаются кубы покрытий для соответствующих доопределяемых символов. С учетом использования кратностей следует иметь в виду, что непустые пересечения существуют только для символов равной кратности, а в остальных случаях пересечение равно пусто. Связывание отдельных последовательностных примитивов при прямом продвижении и доопределении осуществляется через координату связи [1].

Координатой связи назовем линию схемы, связанную с выходом очередного активизированного примитива и входом последующего при прямом продвижении, или доопределяемую координату, не равную X, при доопределении. Координату связи будем обозначать L_C .

В асинхронных сильнопоследовательностных структурах координатой связи является линия, связывающая выход триггера предыдущего каскада с синхровходом триггера последующего каскада (без учета возможного использования комбинационных элементов, которые не влияют на рассматриваемые процедуры генерации тестов). На рис. 1 представлена простейшая асинхронная структура, состоящая из двухтактных CD-триггеров, синхронизируемых прямым фронтом.

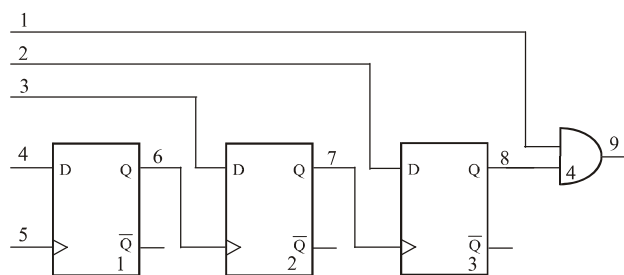


Рис. 1. Асинхронная структура примитивных автоматов

Данная структура имеет ту особенность, что информационные входы триггеров всех каскадов являются внешними входами. Такая структура характерна тем, что при активизации пути максимальной длины (например, от входов 4 или 5) фаза доопределения не нужна. Конечно, в реальных схемах такая структура примитивных автоматов может встретиться довольно редко, но ее рассмотрение очень удобно для демонстрации процедур прямого продвижения и доопределения в асинхронных структурах. Если рассмотреть пересечение покрытий активизации первого и второго примитивов при прямом продвижении, что показано в первых двух строках (6), то можно заметить, что на координате связи Q1 (линия 6) выполняется пересечение E2 с 2E, что по определению пусто. Чтобы пересечение было не пусто, необходимо выполнить уравнивание кратностей на координате связи. Процедура уравнивания кратностей состоит из следующих шагов.

1) Вычисляется абсолютное значение разности $d_{\text{лин}}$ для линейной и $d_{\text{лог}}$ для логарифмической кратностей на координате связи по формулам:

$$d_{\text{лин}} = |k_{\text{лин}}(\text{предшественника}) - k_{\text{лин}}(\text{преемника})|;$$

$$d_{\text{лог}} = |k_{\text{лог}}(\text{предшественника}) - k_{\text{лог}}(\text{преемника})|.$$

2) В векторе меньшей линейной кратности кратность всех символов увеличивается на $d_{\text{лин}}$. Эту процедуру в дальнейшем будем называть увеличением линейной кратности.

3) В векторе меньшей логарифмической кратности (обычно это куб покрытия активизации преемника) кратность всех выходных координат по отношению к координате связи увеличивается на $d_{\text{лог}}$.

Векторы с уравненными кратностями показаны в 3 и 4 строках (6), а в пятой строке показан результат пересечения этих векторов. В правом столбце примечаний указываются комментарии к операциям, выполняемым над соответствующими векторами в этой строке. Покрытия активизации, как отмечалось выше, обозначаются $C_i^{\text{ак}}$.

D1	D2	C1	Q1	Q2	Примечания
E		2E	E2		$C_1^{\text{ак}}$
	E		2E	E2	$C_1^{\text{ак}} \cap C_2^{\text{ак}}$
2E		3E	2E2		$C_1^{\text{ак}}, k_{\text{лин}} = k_{\text{лин}} + 1$
	E		2E2	E3	$C_2^{\text{ак}}, k_{\text{лог}} = k_{\text{лог}} + 1$
2E	E	3E	2E2	E3	Результат $C_1^{\text{ак}} \cap C_2^{\text{ак}}$

(6)

Для схемы на рис. 1 построение активизированного пути начинается с задания символа E на входе 4 и его пересечением $C_1^{\text{ак}}$, что показано в первой и второй строках (7). Далее три пары строк показывают результаты пересечений формируемого тестового вектора T с кубами соответствующих покрытий активизации $C_i^{\text{ак}}$, что указано в примечаниях. В последней строке показан результат прямого продвижения от входа 4 до выхода 9. Как уже упоминалось выше, доопределение в данной схеме при активизации пути максимальной длины не

выполняется (недоопределенных внутренних линий схемы нет).

1	2	3	4	5	6	7	8	9	Примечания
			E						$T, L_c=4$
			E	2E	E2				$T \cap C_1^A$
			E	2E	E2				$T, L_c=6$
		E			2E	E2			$T \cap C_2^A$
	E	2E	3E	2E2	E3				$T, L_c=7$
	E					2E	E2		$T \cap C_3^A$
	E	2E	3E	4E	3E2	2E3	E4		$T, L_c=8$
I							E	E	$T \cap C_4^A$
I	E	2E	3E	4E	3E2	2E3	E4	E4	Результат

(7)

Построение активизированного пути в схеме на рис. 1 не требует доопределения, поэтому процесс доопределения в асинхронной структуре будем рассматривать отдельно на примере доопределения 1 (символ I) на выходе 9 указанной схемы. Он осуществляется по стандартной процедуре К-алгоритма путем пересечения доопределяемого вектора Т с кубами соответствующих покрытий, что показано в (8).

1	2	3	4	5	6	7	8	9	Примечания
								I	$T, L_c=9$
I							I	I	$T \cap C_4^1$
I							I	I	$T, L_c=8$
	J					E	I		$T \cap C_3^1$
I	J					E	I	I	$T, L_c=7$
		E			2E	E2			$T \cap C_2^A$
I	J	E			2E	E2	I2	I2	$T, L_c=6$
I			E	2E	E2				$T \cap C_1^A$
I	J	E	2E	3E	2E2	E3	I3	I3	Результат

(8)

Переход от тестовых векторов, содержащих кратные символы, к двоичным последовательностям осуществляется по формулам таблицы и достаточно подробно показан в [1].

Оценивать затраты на реализацию процедуры построения теста в асинхронной структуре целесообразно в сравнении с классической итеративной моделью на основе вентильного эквивалента синхронного CD-триггера (по схеме positive-edge-triggered flip-flop), используемого, например, в микросхеме ТМ2. Данный триггер имеет три обратные связи и две дополнительные внутренние переменные, что дает дополнительно три линии псевдовходов и две копии при построении итеративной модели на каждый такой триггер. При использовании вентильной итеративной модели количество линий (длина тестового вектора) увеличится на $3 \cdot N$, где N — число разрядов асинхронной структуры, время вычислений увеличится в $2 \cdot N$ раза (за счет копий итеративной модели), а количество хранимых промежуточных векторов возрастет в 2^N раза.

4. Построение тестов для асинхронных счетчиков

Сильнопоследовательностные схемы обычно характеризуются тем, что активизация путей в них осуществляется от информационных входов к внешним выходам. Но в цифровой технике существует

достаточное количество структур примитивных автоматов, как синхронных так и асинхронных, у которых информационные входы или отсутствуют вообще (структуры на Т-триггерах, полученных из CD-триггеров путем соединения инверсного выхода с входом D), или на них подано значение “константа 1” (структуры на Т-триггерах, полученных из JK-триггеров путем объединения входов J и K). Поэтому структуры примитивных автоматов, в которых используются Т-триггеры в счетном режиме, будем называть счетными структурами. В счетных структурах предложенная выше процедура построения тестов не работает (по причине незадействованности информационных входов), поэтому процесс активизации путей для таких структур следует рассматривать отдельно.

С точки зрения теории конечных автоматов любая счетная структура реализует граф переходов счетчика (двоичного или с иным коэффициентом пересчета), который характеризуется безусловным (по синхроимпульсу) и единственным переходом из состояния в состояние и наличием начального состояния, переход в которое обеспечивается специальными цепями сброса. Для простоты изложения будем рассматривать циклические счетчики. Граф переходов циклического двоичного трехразрядного суммирующего счетчика со сбросом в 0 приведен на рис. 2.

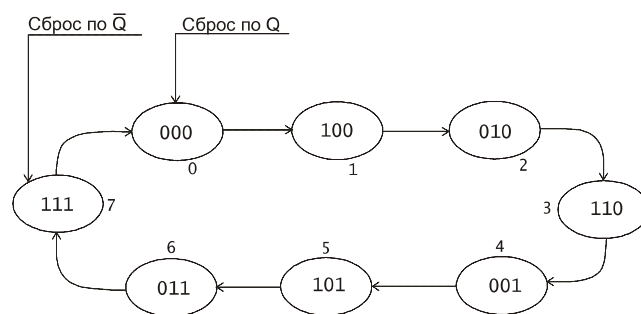


Рис. 2. Граф переходов трехразрядного двоичного счетчика

Известно, что для проверки всех функциональных неисправностей переменных состояний и переходов счетчика необходимо совершить полный обход его графа переходов [6]. В терминах активизации выхода последнего разряда его схемной структуры необходимо переключить выход в прямом и обратном направлении. Рассмотрим только одно направление переключения, имея в виду, что обратное переключение осуществляется по аналогичной процедуре. Если предположить, что счетная структура имеет внешний выход только с последнего разряда, то активизацию такой структуры можно осуществить путем реализации переходов из состояний 3 в 4 и из 7 в 0 соответственно. Таким образом, счетчик нужно установить в соответствующее состояние и путем подачи фронта синхросигнала (активизацией синхровхода) получить изменение выходного сигнала (активизировать выход). Процедура активизации счетной структуры состоит из следующих шагов.

1) Задается начальный куб активизации (формируемый тестовый вектор) с символом синхросигнала (Е или Н) на внешнем синхровходе.

2) Выполняется пересечение по правилам табл. 2.6 в [3] между формируемым тестовым вектором и кубами покрытия соответствующего триггера, вход которого является активным. Непустые пересечения запоминаются.

3) Пункт 2 выполняется для триггера следующего каскада, пока символ активизации не достигнет внешнего входа. Результат прямого продвижения определяет состояние, в которое должна быть установлена счетная структура для того, чтобы по последнему синхроимпульсу изменилось значение выхода.

4) Формируется вектор доопределяемого состояния и для него выполняется итеративная процедура доопределения (формирования установочной последовательности) по правилам К-алгоритма для последовательностных схем. Данная итеративная процедура соответствует обратному движению по графу автомата (рис.2).

5) Пункт 4 выполняется до тех пор, пока не будет достигнуто состояние начальной установки (очередной установочный вектор не требует доопределения). Полученные в п.4 векторы (в обратном порядке следования) и полученный в п.3 результат прямого продвижения формируют тестовую последовательность для счетной структуры.

Процедуру активизации пути в счетной структуре рассмотрим на примере трехразрядного циклического асинхронного вычитающего двоичного счетчика, схема которого приведена на рис.3. (Следует отметить, что по значениям инверсных выходов триггеров, которые задействованы в данном способе их соединения, счетчик является суммирующим). На вход 1 указанной схемы в счетном режиме всегда подается константа 1.

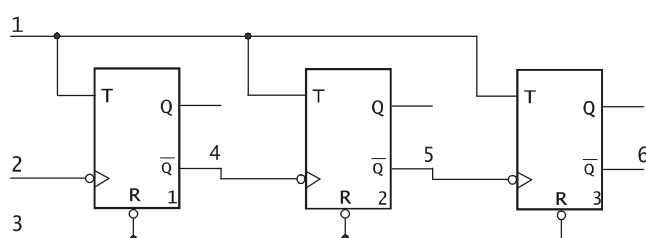


Рис. 3. Трехразрядный асинхронный двоичный счетчик

1	2	3	4	5	6	Примечания
Н						$T1, L_c=2$
В	Н	И	Н			$T2 = T1 \cap C_1^A$
В	Н	И	Н			$T2, L_c=4$
В		И	Н	Н		$T3 = T2 \cap C_2^A$
В	Н	И	Н	Н		$T3, L_c=5$
В		И		Н	Е	$T4 = T3 \cap C_3^A$
В	Н	И	Н	Н	Е	Результат $T4$ сост. (t-1) 110

(9)

В (9) показано выполнение прямого продвижения в указанном счетчике, начиная от синхровхода (линия 2) до выхода 6. В данном счетчике используются Т-триггеры, синхронизируемые обратным фронтом, покрытие которого приведено в (5), поэтому активизация выполняется символом Н. В (9) приводятся только те пересечения, которые дают непустой результат. Полученный результат определяет по линиям 4, 5, 6 предыдущее состояние 110 и, соответственно, доопределяемый вектор $I \ I \ O$. Первая итерация доопределения показана в (10).

1	2	3	4	5	6	Примечания
			И	И	О	$T1, L_c=6$
Х		И		Л	С	$T2 = T1 \cap C_3^S$
Х		И	И	И	Q	$T2, L_c=5$
Х		И	Л	С		$T3 = T2 \cap C_2^S$
В		И	Н	Ж	Q	$T3, L_c=4$
В	Н	И	Н			$T4 = T3 \cap C_1^H$
В	Н	И	Н	Ж	Q	Результат сост. (t-1) 010

(10)

И таким способом производим процедуру обратного продвижения до тех пор, пока результатом обработки копий итеративной модели не будет безусловная установка счетчика в состояние 111 (по инверсным выходам триггеров) с использованием входа сброса в 0. Следовательно, процесс установки схемы можно считать законченным. В (11) приведен окончательный вариант теста активизации асинхронного счетчика с пятью векторами установочной последовательности.

1	2	3	4	5	6	Примечания
		О	И	И	И	сост. 111
В	Н	И	Н	Н	Н	сост. 000
В	Н	И	Е	Q	Q	сост. 100
В	Н	И	Н	Е	Q	сост. 010
В	Н	И	Е	Ж	Q	сост. 110
В	Н	И	Н	Н	Е	Переход из 110 в 001

(11)

Из (11) следует, что при активизации асинхронного двоичного счетчика реализуется цепочка состояний 111– 000 – 100 – 010 – 110 – 001, что полностью соответствует графу переходов на рис. 2 (при непосредственной активизации в последнем фрейме итеративной модели реализуется переход из состояния 3 в состояние 4).

Оценивая затраты на построение теста для счетной структуры, можно отметить, что они одинаковы для любой процедуры построения теста, так как существует только единственный способ обхода графа переходов счетчика.

Метод активизации путей для различных структур примитивных автоматов позволяет строить тесты проверки исправности для сильнопоследовательностных схем относительно класса константных неисправностей. При этом для активизации используются как информационные входы, так и входы синхронизации, что позволяет применить

данный метод к любым сильнопоследовательностным схемам. Достоинством разработанных процедур прямого продвижения и доопределения является то, что они не требуют предварительного структурного или функционального анализа схемы, а выбор конкретной процедуры обработки покрытий определяется сочетанием символов и кратностей на активизируемых и доопределяемых линиях схем.

5. Выводы

Предложен метод построения тестов для последовательностных цифровых схем без глобальных обратных связей, содержащих синхронные триггеры, соединенные в асинхронную структуру. При этом для активизации использовались как информационные входы, так и входы синхронизации, что дало возможность применить данный метод к любым сильнопоследовательностным схемам. Предпринята попытка отойти от использования итеративной модели при активизации путей в сильнопоследовательностных схемах. Предложено строить модель сильнопоследовательностной схемы через доопределение автоматных переменных в первом такте кубов соответствующих покрытий в алфавите A^2 . Предложены методы, позволяющие строить тесты для последовательностных схем в одной копии итеративной модели на основе стандартных процедур прямого продвижения и доопределения в К-алгоритме построения тестов. Разработанная методика построения тестов проиллюстрирована на примерах делителя частоты с коэффициентом 2^n , синхронного сдвигового регистра и асинхронного двоичного счетчика.

Литература: 1. Шкиль А.С., Рустинов В.А., Хаханов В.И. Применение Д-исчисления при построении тестов для последовательностных счетных структур // Автоматика и вычислительная техника. 1983. №4. С.59–63. 2. Кизуб В.А., Кривуля Г.Ф., Шкиль А.С. Генерация

тестов в системе автоматизированного проектирования диагностического обеспечения // Управляющие системы и машины. 1987. №4. С.44–48. 3. Хаханов В.И. Техническая диагностика элементов и узлов персональных компьютеров. К.: ИЗМН, 1997. 308 с. 4. Хаханов В.И., Ковалев Е.В., Масуд М.Д. Мехеди, Хак Х.М. Джахирул. Кубическое моделирование неисправностей цифровых систем на основе FPGA, CPLD // Радиоэлектроника и информатика. 1999. №4. С.64–71. 5. Бибилко П.Н. Основы языка VHDL. М.: Солон-Р, 2000. 200 с. 6. Беннеттс Р.Д. Проектирование тестопригодных логических схем: Пер. с англ. М.: Радио и связь. 1990. 176 с.

Поступила в редколлегию 24.05.2001

Рецензент: д-р техн. наук, проф. Кривуля Г.Ф.

Шкиль Александр Сергеевич, канд. техн. наук, доцент кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных устройств, систем, сетей. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 40-93-26.

Скворцова Ольга Борисовна, аспирантка кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных устройств, систем, сетей. Увлечения: аэробика, иностранные языки, музыка. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 40-93-26. E-mail: <o_skv2000@mail.ru>

Сысенко Ирина Юрьевна, аспирантка кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных устройств, систем, сетей. Увлечения: иностранные языки, музыка. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 40-93-26. E-mail: <isiko2001@mail.ru>

Чамян Айк Левонович, аспирант кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных систем. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 40-93-26.