РАСЧЕТ И ЭКСПЕРИМЕНТАЛЬНОЕ ИССЛЕДОВАНИЕ МАЖОРИТАРНЫХ ЭЛЕМЕНТОВ ИНТЕГРАЛЬНОГО ТИПА

Н. И. Пакулов, В. Ф. Уханов

Харьков

Применяемые в ЦВМ потенциальные элементы отличаются широким разнообразием схем. С целью построения однородных структур УВМ [1] желательно иметь универсальные элементы с высокой повторяемостью компонентов.

В качестве такого универсального логического модуля, обладающего функциональной полнотой, можно рекомендовать мажоритарный элемент (МЭ) интегрального типа. Преимущества МЭ особенно очевидны при построении ЦВМ, для которых требуется несколько тысяч одинаковых элементов.

Ниже рассматривается два варианта схем МЭ интегрального типа, приводится методика их расчета и результаты экспериментального исследования.

А. МЭ с суммирующими резисторами

Основу МЭ составляет пороговое устройство. В некоторых МЭ в качестве порогов устройства используются туннельные диоды в интегральном исполнении.

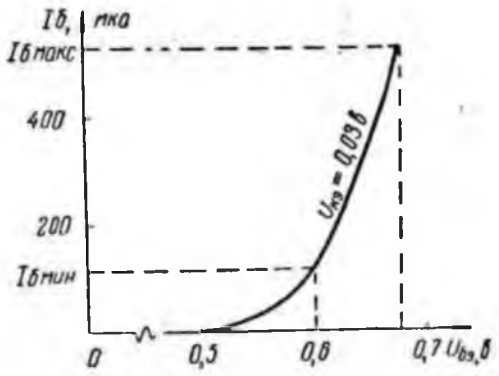


Рис. 1. Входная характеристика кремниевых транзисторов.

Отказ от туннельных диодов поставил новую задачу — поиск полупроводниковых приборов, которые обладали бы пороговой характеристикой туннельных диодов, но исключали бы их недостатки.

Оказалось, что некоторые типы кремниевых транзисторов имеют ярко выраженную пороговую входную характеристику (рис.1).

Схема МЭ, где в качестве порогового устройства и усилителя сигналов использованы кремниевые транзисторы типа 2Т319, приведена на рис. 2.

Рассчитаем величину входных резисторов r_1, r_2, r_3 для трехвходового МЭ (для пятивходового МЭ методика расчета аналогична). На рис. 3 приведена эквивалентная схема трехвходового МЭ при подаче на его входы двух нулевых E_0 и одного единичного E_1 сигналов. На схеме приняты следующие обозначения: $R_{вых\,0}$, $R_{вых\,1}$ — выходное сопротивление предыдущего каскада при выдаче нулевого или единичного сигналов; $E_к$ — напряжение источника питания.

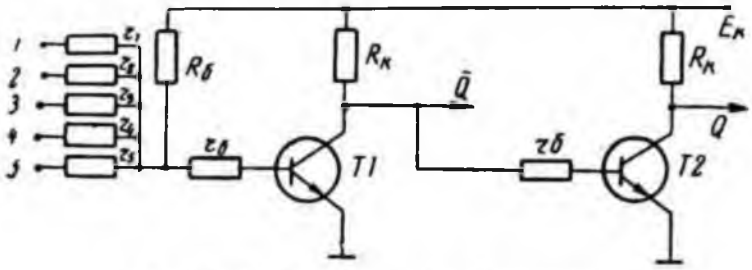


Рис. 2. МЭ с суммирующими резисторами.

Упростим эквивалентную схему (рис. 3); при этом учтем, что при подаче на входы МЭ двух нулевых и одного единичного сигналов первый транзистор МЭ (Т1) должен быть закрыт; следовательно, его входное сопротивление $R_{вх}$ будет велико.

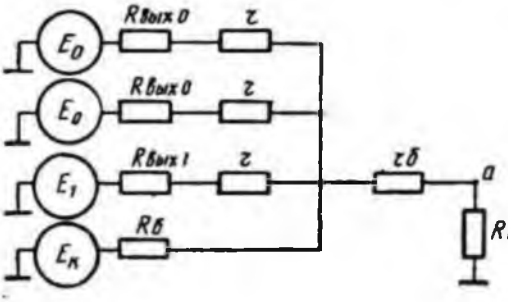


Рис. 3. Эквивалентная схема трехвходового МЭ при двух нулевых и одном единичном входных сигналах.

Находим

$$E_{экв} = \frac{\sum_{i=1}^{m} E_i Y_i}{\sum_{i=1}^{m} Y_i} = \frac{\dfrac{2E_0}{R_{вых0}+r} + \dfrac{E_1}{R_{вых1}+r} + \dfrac{E_к}{R_б}}{\dfrac{2}{R_{вых0}+r} + \dfrac{1}{R_{вых1}+r} + \dfrac{1}{R_б}}.$$

Как правило, $R_{вых0} \ll r$, а $R_{вых1} \approx R_к$, поэтому сопротивлением $R_{вых0}$ пренебрегаем; в результате

$$E_{экв} = \frac{2E_0 (R_к + r) R_б + E_1 r R_б + E_к (R_к + r) r}{2 (R_к + r) R_б + r R_б + (R_к + r) r} \qquad (1)$$

$$R_{экв} = \frac{1}{\sum_{i=1}^{m} Y_i} = \frac{(R_к + r) r R_б}{2 (R_к + r) R_б + r R_б + (R_к + r) r} \qquad (2)$$

Упрощенная эквивалентная схема МЭ показана на рис. 4. При закрытом транзисторе $R_{вх}$ велико, поэтому в точке a будет наблюдаться сигнал, равный (или почти равный)

$$E_{экв} = U_{пор} - \Delta U, \qquad (3)$$

где $U_{пор}$ — пороговое напряжение первого транзистора МЭ;
ΔU — напряжение, характеризующее запас надежности закрытия транзистора.

Подставив значение $E_{экв}$ из формулы (1) в формулу (3), получим расчетное соотношение для искомой величины r

$$\frac{2E_0(R_k+r)R_б+E_1rR_б+E_k(R_k+r)r}{2(R_k+r)R_б+rR_б+(R_k+r)r}=U_{пор}-\Delta U. \qquad (4)$$

Из уравнения (4) определяется величина r.

Пример. Пусть $E_0=0{,}2$ *в*; $R_k=R_б=5{,}6$ *ком*; $E_1=1{,}2$ *в*; $U_{пор}=0{,}5$ *в* [2]; $\Delta U=0{,}1$ *в*.

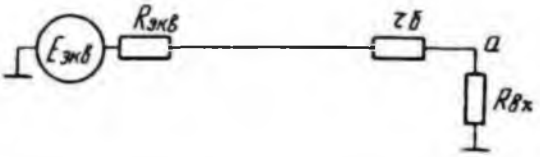


Рис. 4. Упрощенная эквивалентная схема трехвходового МЭ.

Решив уравнение (4) относительно r (имеем квадратное уравнение) и подставив исходные данные, получим $r=500$ *ом*.

Проверим, будет ли открываться транзистор Т1 при данной величине r, если на входы МЭ подаются два единичных и один нулевой сигналы. Эквивалентная схема МЭ для данного случая приведена на рис. 5. Относительно точки *б* (при $R_{вх}\gtrsim\infty$)

$$E_{экв}=\frac{2E_1rR_б+E_0(R_k+r)R_б+E_k(R_k+r)r}{2rR_б+(R_k+r)R_б+(R_k+r)r}. \qquad (5)$$

До момента открытия транзистора Т1 его входное сопротивление $R_{вх}$ велико, поэтому приближенно считаем $U_{вх}\approx E_{экв}$ для точки *а*. Определим величину $E_{экв}$, подставив в уравнение (5) приведенные выше исходные данные:

$$E_{экв}=\frac{2\cdot1{,}2\cdot0{,}5\cdot5{,}6\cdot10^6+0{,}2(5{,}6+0{,}5)\cdot5{,}6\cdot10^6+4(5{,}6+0{,}5)\cdot0{,}5\cdot10^6}{2\cdot0{,}5\cdot5{,}6\cdot10^6+(5{,}6+0{,}5)\cdot5{,}6\cdot10^6+(5{,}6+0{,}5)\cdot0{,}5\cdot10^6}=0{,}6\,в.$$

Полученная величина $E_{экв}$ достаточна для открытия транзистора Т1 ($U_{пор}=0{,}5$ *в*), но в момент открытия входное сопротивление транзистора уменьшается и соответственно уменьшится величина $E_{экв}$. Транзистор при этом не должен закрываться, так как при закрытом транзисторе на его базе будет действовать напряжение $E_{экв}>U_{пор}$. Таким образом, устанавливается режим динамического равновесия. Резистор $r_б$ является ограничительным и исключает режим насыщения транзистора Т1.

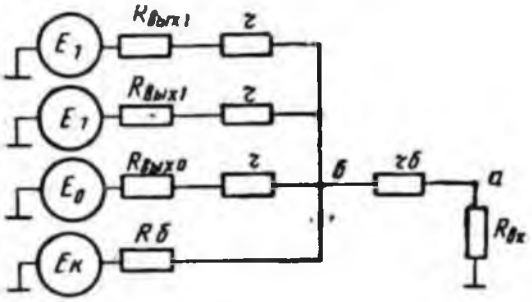


Рис. 5. Эквивалентная схема трехвходового МЭ при двух единичных и одном нулевом входных сигналах.

Определим запас помехоустойчивости E' для рассматриваемой схемы МЭ, который определяется по амплитуде помехи, меньшей порого-

вого напряжения $U_{пор}$ на величину $\Delta U'$, где $\Delta U' = 0{,}1U_{пор}$. Запас помехоустойчивости определяется по единичному E_1' и нулевому E_0' входам МЭ при самом неблагоприятном режиме, когда на входах МЭ действуют два нулевых и один единичный сигналы. Формула (4) позволяет определить величину E' для МЭ как по единичному, так и по нулевому входам. Таким образом,

$$E_1' = [2(R_k + r)R_б + r \cdot R_б + (R_k + r) \cdot r](U_{пор} - \Delta U') - \frac{-2E_0(R_k + r)R_б - E_k(R_k + r)r}{rR_б}, \quad (6)$$

$$E_0' = [2(R_k + r)R_б + rR_б + (R_k + r)r](U_{пор} - \Delta U') - \frac{-E_0(R_k + r)R_б - E_1 rR_б - E_k(R_k + r)r}{(R_k + r)R_б}. \quad (7)$$

Пример. Пусть $R_к = R_б = 5{,}6$ *ком*; $r = 500$ *ом*; $E_0 = 0{,}2$ *в*; $E_1 = 1{,}2$ *в*; $U_{пор} = 0{,}5$ *в*; $\Delta U' = 0{,}05$ *в*. Используя формулы (6), (7) и исходные данные, получим $E_1' = 2{,}7$ *в*; $E_0' = 0{,}32$ *в*.

Следовательно, на единичном входе МЭ амплитуда помехи совместно с полезным сигналом может достигать величины 2,7 *в*, а на нулевом входе 0,32 *в*.

Нагрузочную способность рассматриваемой схемы МЭ определяем с помощью следующего соотношения:

$$n = \frac{r_{экв}(E_k - U_{мин})}{R_k U_{мин}}, \quad (8)$$

где $r_{экв}$ — эквивалентное сопротивление одного из входов МЭ, если на остальные входы подаются нулевые сигналы;

$U_{мин}$ — минимально допустимое напряжение единичного сигнала на выходе МЭ.

Из формулы (8) видно, что нагрузочная способность МЭ при $E_к = \text{const}$ тем больше, чем больше его входное сопротивление $r_{экв}$ и чем меньше сопротивление резистора в цепи коллектора R_k выходного транзистора.

Трехвходовая схема МЭ по экспериментальным данным имеет следующие характеристики:

1) потребляемая мощность 7,5 *мвт*;
2) среднее время задержки сигнала 270 *нсек*;
3) верхний уровень выходного напряжения +1,3 *в*;
4) нижний уровень выходного напряжения +0,2 *в*;
5) нагрузочная способность 2;
6) область устойчивой работы по входным сигналам $+1{,}2 \pm 0{,}4$ *в*, по питающему напряжению $4 \pm 0{,}5$ *в*;
7) запас помехоустойчивости $E_0' = 0{,}35$ *в*; $E_1' = 2{,}5$ *в*.

Схема испытывалась при суммирующих резисторах $r = 510$ *ом*. При других величинах r характеристики МЭ были хуже.

Основные недостатки данной схемы: значительное время задержки сигнала, малая нагрузочная способность.

Схему можно рекомендовать для построения узлов ЦВМ среднего быстродействия.

Б. МЭ с диодно-транзисторной логикой

С целью улучшения характеристик разработан и испытан МЭ на базе интегрального элемента с диодно-транзисторной лошкой (рис. 6). В данном МЭ вместо суммирующих резисторов поставлены диоды. Постановка диодов на входе МЭ позволила значительно увеличить нагрузочную способность и запас помехоустойчивости, расширить область устойчивой работы и повысить быстродействие схемы. Схема максимально приспособлена для интегрального исполнения, так как все детали, входящие в ее состав, легко реализуются интегральным способом.

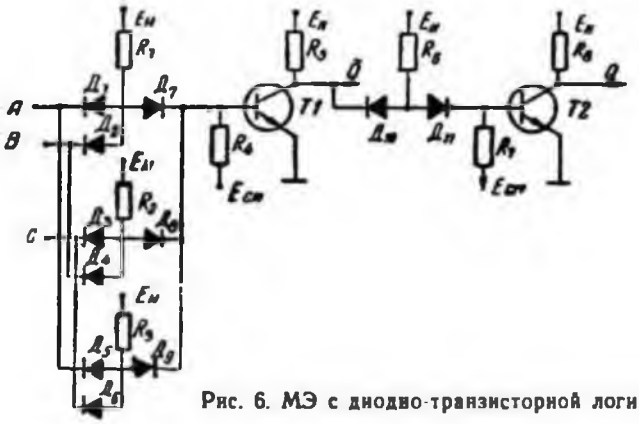


Рис. 6. МЭ с диодно-транзисторной логикой.

Расчет диодной логической схемы и резистора R_1 (рис. 6) показывает, что величина R_1 совместно с паразитной емкостью схемы C_0 определяют быстродействие схемы. В результате расчетов получена величина $R_1 = 2$ *ком*.

Запас помехоустойчивости рассматриваемой схемы рассчитаем по упрощенной эквивалентной схеме (рис. 7), составленной для случая, когда на входах МЭ действуют два нулевых и один единичный сигналы

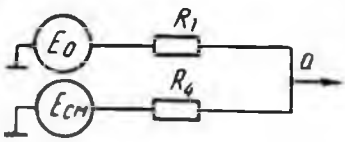


Рис. 7. Упрощенная эквивалентная схема МЭ с диодно-транзисторной логикой.

$$E_{экв} = \frac{E_0 R_4 - |E_{см}| R_1}{R_1 + R_4}. \qquad (9)$$

Отсюда определяем величину запаса помехоустойчивости по нулевому входу МЭ.

$$E_0^* = \frac{(R_1 + R_4)(U_{пор} - \Delta U') + |E_{см}| R_1}{R_4}. \qquad (10)$$

По единичному входу запас помехоустойчивости данной схемы настолько велик, что проверять его нет необходимости.

Пример. Пусть $R_1 = 2$ *ком*; $R_4 = 8$ *ком*; $|E_{см}| = 2{,}4$ *в*; $U_{пор} = 0{,}5$ *в*; $\Delta U' = 0{,}05$ *в*; $E_0 = 0{,}2$ *в*.

Сначала по формуле (9) рассчитаем величину входного напряжения на базе транзистора T1, если на входы МЭ поданы два нулевых и один единичный сигналы

$$E_{экв} = \frac{(0{,}2 \cdot 8 - 2{,}4 \cdot 2) \cdot 10^3}{(2 + 8) \cdot 10^3} = -0{,}32 \text{ в},$$

т. е. транзистор T1 надежно закрыт.

Запас помехоустойчивости рассчитываем по формуле (10)

$$E_0' = \frac{(10 \cdot 0{,}45 + 2{,}4 \cdot 2) \cdot 10^3}{8 \cdot 10^3} = 1{,}16 \text{ в}.$$

Таким образом, запас помехоустойчивости МЭ с диодно-транзисторной логикой увеличился по сравнению с запасом помехоустойчивости МЭ с резисторной логикой.

Нагрузочную способность МЭ с диодно-транзисторной логикой можно определить с помощью следующего соотношения:

$$n = \frac{I_{k\,\text{доб макс}}}{I_{i\,\text{макс}}}, \qquad (11)$$

где $I_{k\,\text{доб макс}} = I_{б\,\text{мин}}\beta_{\text{мин}} - I_{k\,\text{макс}}$, $I_{k\,\text{макс}} = \frac{E_k}{R_k}$;

$I_{б\,\text{мин}}$ — наименьший базовый ток открытого транзистора;

$\beta_{\text{мин}}$ — коэффициент усиления по току при минимальной величине переключаемого тока;

$I_{i\,\text{макс}} = \frac{E_i}{R_i}$ — максимальный ток i-й цепи нагрузки.

Пример. Пусть $E_и = 6{,}3$ *в*; $E_к = 3$ *в*; $R_к = 1{,}2$ *ком*; $R_1 = 2$ *ком*; $I_{б\,\text{мин}} = 3$ *ма*; $\beta_{\text{мин}} = 10$.

В этом случае $I_{i\,\text{макс}} = \frac{E_и}{R_1} = \frac{6{,}3}{2 \cdot 10^3} = 3{,}15$ *ма*, $I_{k\,\text{макс}} = \frac{E_k}{R_k} = \frac{3}{1{,}2 \cdot 10^3} =$

$= 2{,}5$ *ма*, $I_{k\,\text{доб макс}} = I_{б\,\text{мин}}\beta_{\text{мин}} - I_{k\,\text{макс}} = 30 - 2{,}5 = 27{,}5$ *ма*.

Нагрузочная способность $n = \frac{I_{k\,\text{доб макс}}}{I_{i\,\text{макс}}} = \frac{27{,}5}{3{,}15} \approx 8{,}7$.

В результате экспериментального исследования были установлены следующие характеристики схемы, приведенной на рис. 6:

1) среднее время задержки сигнала не более 50 *нсек*;
2) средняя потребляемая мощность не более 18 *мвт*;
3) нагрузочная способность по обоим выходам $n = 8$;
4) запас помехоустойчивости при максимальном числе нагрузок не менее 1 *в*;
5) выходное напряжение открытого триода при максимальном числе нагрузок и $U_{вх} \geqslant 1$ *в* равно 0,2 *в*;
6) выходное напряжение закрытого триода при максимальном числе нагрузок и при $U_{вх} < 0{,}9$ *в* равно 2,85 *в*;
7) область устойчивой работы по входным сигналам $+2 \pm 1$ *в*, по питающему напряжению $E_к = 3 \pm 1$ *в*;
8) число выводов в одном модуле 9.

МЭ надежно работает при длительности входных сигналов 50 *нсек* и более.

На базе МЭ(рис. 6) с целью расширения его логических возможностей при сохранении тех же технических характеристик была разработана схема МЭ (рис. 8), которую можно рекомендовать для интегрального исполнения. Схема имеет 12 выводов (6 входных, 2 выходных, 3 источника питания, 1 корпус), что не превышает числа выводов стандартных модулей ИС. Схема не имеет в своем составе емкостей, туннельных диодов, трансформаторов, следовательно, легко может быть изготовлена интегральным способом.

Изменяя по программе потенциалы на входах МЭ (рис. 8), можно реализовать следующие функции:

1) $Q_1 = ABD \vee ACE \vee BCF$;
2) $Q_2 = ABD$ (элемент И);

3) $Q_3 = D \vee E \vee F$ (элемент ИЛИ);
4) $Q_4 = AB \vee BC \vee AC$ (МЭ);
5) $Q_5 = ACE \vee BCF$;
6) $Q_6 = AB \vee AC$;
7) $Q_7 = AB$ (элемент И);
8) $Q_8 = A \vee B$ (элемент ИЛИ);
9) $Q_9 = A$ (усилитель);
10) $Q_{10} = (\overline{A} \vee \overline{B} \vee \overline{D})(\overline{A} \vee \overline{C} \vee \overline{E})(\overline{B} \vee \overline{C} \vee \overline{F})$;
11) $Q_{11} = \overline{A} \vee \overline{B} \vee \overline{D}$ (элемент Шеффера);
12) $Q_{12} = \overline{DEF}$ (элемент Пирса);
13) $Q_{13} = \overline{A}\,\overline{B} \vee \overline{B}\,\overline{C} \vee \overline{A}\,\overline{C}$ (МЭ);
14) $Q_{14} = (\overline{B} \vee \overline{C} \vee \overline{F})(\overline{A} \vee \overline{C} \vee \overline{F})$;
15) $Q_{15} = (\overline{A} \vee \overline{B})(\overline{A} \vee \overline{C})$;
16) $Q_{16} = \overline{A} \vee \overline{B}$ (элемент Шеффера);
17) $Q_{17} = \overline{AB}$ (элемент Пирса);
18) $Q_{18} = \overline{A}$ (инвертор).

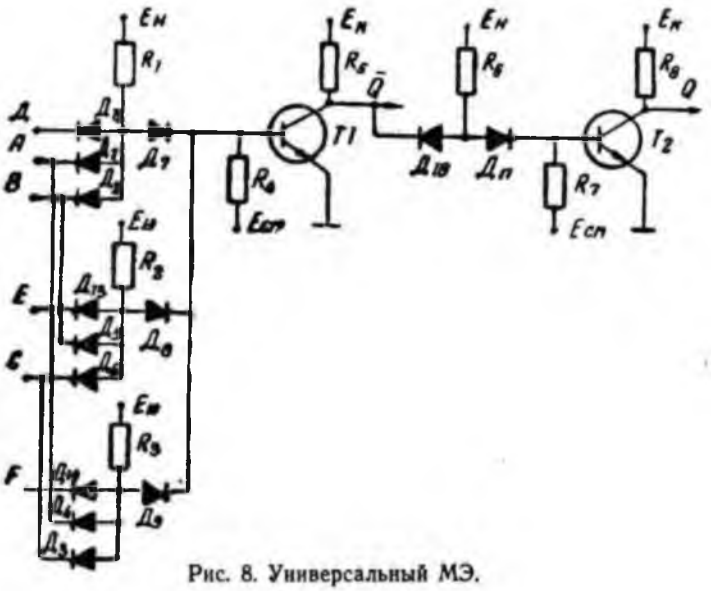


Рис. 8. Универсальный МЭ.

Таким образом, разработанная схема МЭ по своим логическим возможностям является универсальной.

Данный МЭ интегрального типа может быть использован для построения универсальных ЦВМ с переменной структурой. В таких ЦВМ технические характеристики (объем памяти, логические и вычислительные возможности блоков, связи между функциональными ячейками, узлами, блоками) могут программно изменяться в процессе работы или перед началом работы [1]. ЦВМ с программно изменяемой (переменной) структурой можно оптимально использовать при решении конкретных задач. Возможность МЭ перестраиваться программным путем позволяет перераспределять функции различных блоков между собой с целью исключения перегрузок отдельных блоков ЦВМ, а также за-

менять соседнюю ячейку в случае ее отказа. Такие программно управляемые МЭ открывают широкие возможности для построения эффективных универсальных систем с высокой надежностью и быстродействием.

ВЫВОДЫ

1. Предложена методика расчета некоторых типов МЭ, наиболее удобных для интегрального исполнения; проведены экспериментальные исследования, показавшие достаточно хорошее совпадение расчетных и экспериментальных характеристик МЭ.

2. Мажоритарный элемент, обладая функциональной полнотой, повышенной помехоустойчивостью и большой повторяемостью компонентов, наилучшим образом удовлетворяет требованиям интегральной однородной структуры.

3. МЭ с резисторной логикой на входе (рис. 2) имеет простую схему, высокую технологичность при интегральном исполнении, но обладает малой нагрузочной способностью и сравнительно невысоким быстродействием.

4. МЭ с диодно-транзисторной логикой (рис. 6) имеет высокую помехоустойчивость, широкую область устойчивой работы, большую нагрузочную способность и достаточно высокое быстродействие и может быть рекомендован для построения узлов быстродействующих ЦВМ.

5. Для интегрального исполнения можно рекомендовать схему универсального МЭ (рис. 8), имеющего более широкие логические возможности, чем схема МЭ (рис. 6) при тех же технических характеристиках.

ЛИТЕРАТУРА

1. И. В. Прангишвили и др. Микроэлектроника и однородные структуры для построения логических и вычислительных устройств. Изд-во «Наука», 1967.

2. Элементы ЭВМ на полупроводниковых приборах. Проектирование и расчет под редакцией Е. И. Гальперина. Изд-во «Советское радио», 1969.

СУТОЧНЫЙ ПРОГНОЗ ОТПРАВЛЕНИЯ ПОЕЗДОВ НА СОРТИРОВОЧНЫХ СТАНЦИЯХ

Н. Д. Иловайский

Харьков

Развитие современных средств сбора и переработки информации послужило материальной базой для создания автоматизированных систем управления перевозочным процессом. На Южной железной дороге прошла опытные испытания система автоматизированного прогноза отправления поездов для сортировочных станций с использованием ЭВМ «Минск-22». При этом ставилась цель — прогнозировать работу сортировочных станций по расформированию и отправлению поездов на сутки вперед в условиях частичной неопределенности, обеспечивая наименьшие затраты на сбор, хранение и переработку минимального объема исходных данных. Опираясь на современный математический аппарат, удалось успешно использовать ЭВМ «Минск-22» и информационную связь для решения этой важной проблемы.