

ОБ ОДНОМ МЕТОДЕ ВВЕДЕНИЯ ИЗБЫТОЧНОСТИ В АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ (АЦП)

А. П. Стахов, Н. В. Алипов

Х а р ь к о в

В данной статье описывается метод введения структурной избыточности в АЦП для обнаружения и коррекции ошибок, вызываемых динамическими процессами и помехами на входе АЦП.

Суммарная погрешность АЦП включает в себя:

погрешность дискретности преобразования;

инструментальную погрешность;

погрешность, обусловленную наличием инерционных элементов в АЦП;

погрешность, возникающую из-за изменения преобразуемой величины в процессе преобразования;

погрешность, происходящую из-за действия внешних помех на входе АЦП;

погрешность в результате случайных сбоев элементов АЦП.

Существует ряд способов уменьшения отдельных составляющих суммарной погрешности. Наиболее разработанными в настоящее время являются методы уменьшения инструментальной погрешности АЦП [1—4]. Достигается это применением более точных элементов либо введением структурной и временной избыточности. Уменьшение погрешности, возникающей из-за действия помех на входе АЦП, как правило, осуществляется путем многократного измерения и усреднения полученных результатов [5].

Однако этот метод непригоден в случае, когда преобразуемая величина существенно изменяется от преобразования к преобразованию.

Уменьшения погрешности, обусловленной действием помех на входе АЦП, можно также достичь благодаря способу, предложенному в [6]; способ обнаружения случайных сбоев описан в [7].

В настоящей работе рассматривается один из способов введения структурной избыточности в АЦП с целью обнаружения и коррекции ошибок, возникающих в процессе преобразования и обусловленных наличием инерционности элементов, изменением преобразуемой величины в процессе преобразования, действием помех на входе и случайными сбоями элементов АЦП.

Суть предлагаемого метода введения структурной избыточности в АЦП состоит в построении алгоритма функционирования устройства управления АЦП с учетом результата сравнения на каждом такте преобразования априорной информации об идеальном процессе аналого-цифрового преобразования с текущей информацией о реальном процессе преобразования.

Например, в преобразователе поразрядного кодирования априорной информацией об идеальном процессе преобразования может служить система неравенств

$$|U_{\text{кн}}^{(i)} - U_x| \leq 2^{n-i} \Delta,$$

где U_x — преобразуемое напряжение;

$U_{\text{ки}}^{(j)}$ — идеальное значение компенсационного напряжения на j -м такте преобразования ($j = 1, 2, \dots, n$);

n — количество разрядов двоичного кода;

Δ — дискретность преобразования.

Текущей информацией о реальном процессе преобразования может служить разность

$$|U_{\text{кр}}^{(j)} - U_x|,$$

где $U_{\text{кр}}^{(j)}$ — реальное значение компенсационного напряжения на j -м такте преобразования.

Ложность одного из предикатов

$$P \{|U_{\text{кр}}^{(j)} - U_x| \leq 2^{n-i} \Delta\} \quad (1)$$

может служить сигналом возникновения ошибки преобразования.

В работе [8] рассмотрены алгоритмы преобразования, которые являются более общими по сравнению с классическими алгоритмами. Для оптимальных $(i, k, 0) \rightarrow (i, k, 3) \rightarrow (i, k, 4)$ -алгоритмов, найденных в [8], система предикатов типа (1) записывается в виде

$$P \{|U_{\text{кр}}^{(j)} - U_x| \leq \alpha^{(j)} \Delta\}, \quad (2)$$

где $\alpha^{(j)}$ — некоторая постоянная величина ($j = 1, 2, \dots, i$).

Значения предикатов (2) могут быть использованы для решения двух задач — обнаружения и коррекции ошибок. Обе задачи могут решаться как в процессе преобразования аналоговой величины в код, так и в конце цикла преобразования. Для автоматического решения этих задач в структуру АЦП следует ввести устройство, определяющее значение предикатов (2), и соответствующим образом видоизменить алгоритм работы устройства управления (УУ) АЦП.

Известно [1], что структура АЦП зависит от набора операций, используемых при реализации алгоритма функционирования АЦП. Наиболее просто предикат (2) реализуется в АЦП, использующих следующие наборы операций: 1-й набор — сравнение, вычитание; 2-й набор — сравнение, вычитание, умножение.

Настоящая работа рассматривает лишь методы введения избыточности в АЦП, использующие перечисленные выше наборы операций.

При решении задачи обнаружения ошибок в конце цикла преобразования в структуру АЦП следует ввести устройство, реализующее предикат

$$P \{|U_{\text{кр}}^{(i)} - U_x| \leq \Delta\} \quad (3)$$

(i — последний такт преобразования), и организовать работу УУ, как показано на рис. 1, а.

Структура АЦП с обнаружением ошибки в конце цикла преобразования изображена на рис. 1, б:

- В(М) — устройство вычитания (и умножения);
- Σ — регистр хранения кода;
- ПКН₁, ПКН₂ — преобразователи «код — напряжение»;
- БК — блок компараторов;
- ЛБ — логический блок, реализующий предикат (3);
- УВЭ — устройство выделения очередного эталона;
- УУ — устройство управления;
- УКР — устройство коррекции результата.

Рассмотрим работу структуры на рис. 1, б при реализации алгоритма поразрядного кодирования посредством 1-го набора операций. В этом случае БК состоит из одного компаратора; В(М) представляет собой операционный усилитель, реализующий операцию вычитания; ЛБ состоит из двух компараторов, настроенных соответственно на эталонные уровни $+\Delta$ и $-\Delta$; УУ реализует алгоритм на рис. 1, а; УКР представляет собой набор логических схем «И», управляемых сигналами от УУ, УВЭ и БК; УВЭ — сдвигающий регистр.

В первом такте преобразования УУ записывает «1» в старший разряд регистра УВЭ и на БК поступает эталонный уровень $1/2 U_{x\max}$. В зависимости от результата сравнения УКР запишет «1» или «0» в старший разряд сумматора.

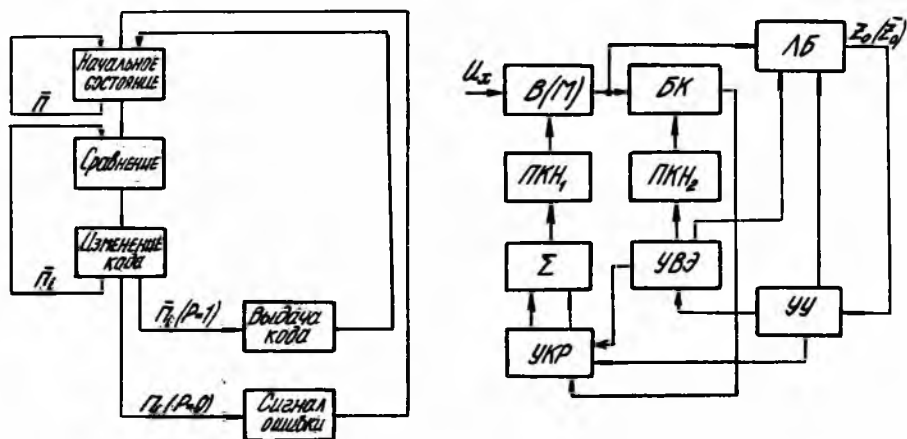


Рис. 1. а, б.

Во втором такте на один вход БК поступает разность $U_x - U_{кр}$; на второй — напряжение $1/4 U_{\max}$, вырабатываемое устройством УВЭ и ПКН₂, и т. д. На последнем такте УУ вырабатывает сигнал «Проверка», которым опрашивает ЛБ. В зависимости от истинности предиката (3) УУ вырабатывает сигнал на выдачу кода или сигнал ошибки.

При введении избыточности в АЦП для коррекции ошибок есть смысл рассмотреть два случая:

- ошибка корректируется в конце цикла преобразования;
- ошибка корректируется параллельно с преобразованием аналоговой величины в дискретную.

Случай а).

Ошибка может корректироваться развертывающим либо поразрядным уравниванием. Выбор того или иного метода уравнивания зависит от максимально возможной ошибки и времени преобразования.

При коррекции результата преобразования методом развертывающего уравнивания в структуру АЦП следует ввести логический блок, реализующий предикат (3), и организовать работу УУ АЦП, как показано на рис. 2,

где Π — признак начала преобразования;

Π_i — признак i -го сравнения.

$$Z_1 = P_1^0 \{(\Delta + U_{кр}^{(i)}) < U_x\}; \quad (4)$$

$$Z_2 = P_2^0 \{(\Delta + U_{кр}^i) > U_x\}; \quad (5)$$

$$Z_3 = P_3^0 \{(\Delta + U_{кр}^i) = U_x\}. \quad (6)$$

Структура АЦП в этом случае приведена на рис. 3.

Рассмотрим работу структуры (рис. 3) при реализации алгоритма поразрядного кодирования. УУ АЦП вырабатывает последовательность микроопераций: сравнение, изменение кода до момента последнего сравнения (рис. 2). При достижении момента $(i + 1)$ УУ в зависимости от истинности предикатов (4, 5, 6) выбирает последовательность: выдача кода, начальное состояние, если истинно (6), либо последовательность $\Sigma + 1 \rightarrow \Sigma$, сравнение, либо последовательность $\Sigma - 1 \rightarrow \Sigma$, сравнение в зависимости от истинности предикатов (4, 5). Если выбрана последовательность $\Sigma + 1 \rightarrow \Sigma$, сравнение или последовательность $\Sigma - 1 \rightarrow \Sigma$, сравнение, то выполнение выбранной последовательности идет до того момента времени,

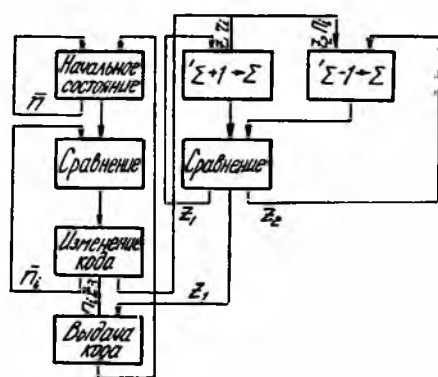


Рис. 2.

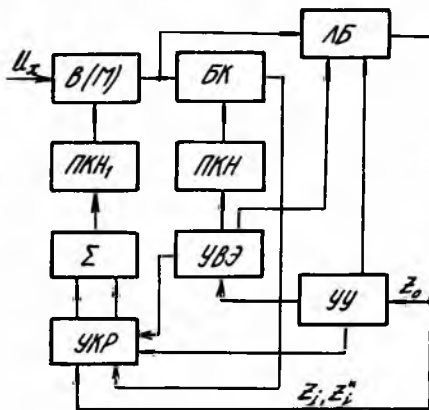


Рис. 3.

когда станет истинным предикат (6). При выполнении предиката (6) УУ вырабатывает конечную последовательность микроопераций — выдача кода, начальное состояние.

Легко заметить, что время преобразования зависит от амплитуды возможной погрешности преобразования. Построение УУ АЦП по описанному способу позволяет всегда найти такой момент времени, когда выполняется предикат (6).

При коррекции результата преобразования методом поразрядного уравнивания следует в структуру АЦП ввести логический блок, реализующий систему предикатов (2) и организовать работу УУ АЦП, как показано на рис. 4,

где

$$Z_0 = (y_1 \vee y_2 \vee \dots \vee y_i) \wedge (y_1^* \vee \dots \vee y_i^*). \quad (7)$$

Структура АЦП в этом случае аналогична структуре рис. 3.

Остановимся на особенностях реализации отдельных блок-схем.

Логический блок должен содержать две линейки компараторов. Количество компараторов в линейке определяется максимально возможной погрешностью:

$$n_1 = [\log_2 H],$$

где ΔH — амплитуда возможной погрешности;

n_1 — количество компараторов в линейке.

Пороговые элементы линеек должны реализовать предикаты

$$P_1 \{(U_x - U_{кр}^{(i)}) < 2^\circ \Delta\};$$

$$P_2 \{(U_x - U_{кр}^{(i)}) < 2\Delta\};$$

$$\dots$$

$$P_{n_1} \{(U_x - U_{кр}^{(i)}) < 2^{n_1-1} \Delta\};$$

$$P_1^* \{(U_{кр}^{(i)} - U_x) < 2^\circ \Delta\};$$

$$\dots$$

$$P_{n_1}^* \{(U_{кр}^{(i)} - U_x) < 2^{n_1-1} \Delta\}.$$

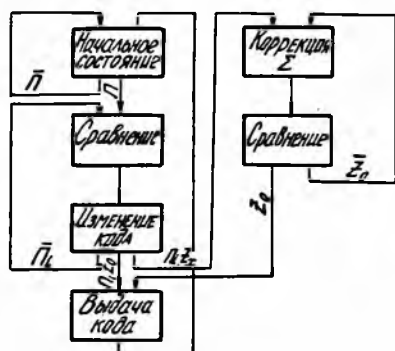


Рис. 4.

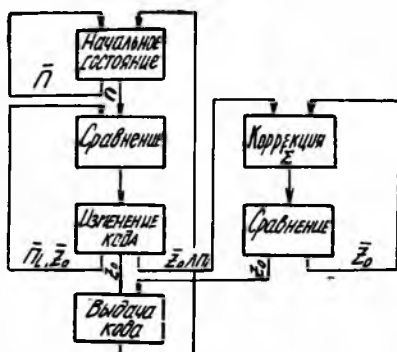


Рис. 5.

Обозначим истинность высказывательных форм (8), (9) соответственно через y_j ; y_j^* .

Логические переменные y_j (y_j^*) вызывают коррекцию содержимого Σ на 2^{j-1} двоичных единиц при истинности логических форм (10), (11):

$$Z_j = y_j \wedge \bar{y}_{j-1};$$

$$Z_j^* = y_j^* \wedge \bar{y}_{j-1}^*.$$

Если истинно (10), то значение содержимого Σ следует увеличить на 2^{j-1} двоичных единиц. При истинности (11), значение содержимого следует уменьшить на 2^{j-1} двоичных единиц.

Содержимое Σ можно изменить на $\pm 2^{j-1}$ блоком УКР управлением j -ым триггером по счетному входу (кроме того, из регистра Σ должен быть образован реверсивный счетчик). Работа структуры рис. 3 в этом случае видна на рис. 4.

Случай б).

Очевидно, что при коррекции результата преобразования одновременно с преобразованием аналоговой величины в дискретную следует использовать метод поразрядного уравнивания и в структуру АЦП ввести логический блок, реализующий систему предикатов (2), и организовать работу УУ АЦП, как показано на рис. 5.

Структура АЦП в этом случае аналогична структуре рис. 3.

Однако отметим некоторые особенности. Логические переменные y_j , y_j^* вызывают коррекцию содержимого Σ на 2^{j-1} двоичных единиц при истинности следующих логических форм:

$$Z_j = y_{j+1} \wedge \bar{y}_j \wedge [t > \rho_j]; \quad (12)$$

$$Z_j^* = y_{j+1}^* \wedge \bar{y}_j^* \wedge [t > \rho_j], \quad (13)$$

где $j = 1, 2 \dots$; $t = 1, 2 \dots$;

ρ_j — фиксированный момент времени.

При реализации логических форм (12), (13) можно использовать не все моменты времени $t > \rho_j$. Выбор той или иной последовательности дискретных интервалов зависит от того, какую составляющую суммарной погрешности хотим корректировать. Так, при коррекции погрешности, обусловленной помехами на входе АЦП, следует учитывать закон распределения помех в интервале $[0 - i]$.

Блок УКР в случае б) несколько отличается от блока УКР, описанного выше. Отличается он функциями возбуждения j -го триггера блока Σ для счетного входа. В случае б) функция возбуждения j -го триггера для счетного входа в режиме сложения

$$x_j = [q_{j-1} \vee z_{j-1} \alpha_{j+1} \vee z_j \vee \alpha_j] \wedge \Pi_c, \quad (14)$$

где q_{j-1} — перенос с предшествующего разряда;

α_j , α_{j+1} — логические переменные, соответственно характеризующие γ ($\gamma + 1$) сравнение.

$$\gamma = 1, 2 \dots ;$$

Π_c — признак изменения кода.

Работа структуры (рис. 3) в случае б) видна из рис. 5. На примере можно показать, что данный способ коррекции значительно сокращает время преобразования и позволяет корректировать как одиночные, так и в ряде случаев двойные, тройные и т. д. ошибки.

Вводя схемы обнаружения, коррекции ошибок, можно значительно повысить надежность АЦП. Появляется возможность построения АЦП с поразрядным уравниванием для измерения изменяющихся входных величин.

ЛИТЕРАТУРА

1. В. К. Шмидт. Исследование процесса аналого-цифрового преобразования и структурных методов повышения точности преобразователей напряжения в код. Автореф. канд. дисс., Ленинград, 1967.
2. М. Н. Земельман. Точный аналого-цифровой преобразователь на грубых элементах. «Измерительная техника», 1964, № 9.
3. А. М. Богомолов, В. П. Петров. Метод двойного кодирования. Труды Государственного гидрологического института, вып. 101. Гидрометеиздат, 1963.
4. Б. И. Петренко. Преобразование напряжений в коды с временным импульсным кодированием. «Вопросы радиоэлектроники», серия XII, вып. 17, 1960.
5. А. Н. Касперович. Об устранении влияния периодических помех на результаты многоточечных измерений постоянных напряжений. «Автометрия», 1965, № 1.
6. В. А. Алексеев и др. Новый способ уравнивания, повышающий надежность аналого-цифрового преобразователя. Тезисы докладов 5-й научно-технической конференции по кибернетическим путям совершенствования измерительной аппаратуры. Изд-во ВНИИЭП, Л., 1966.
7. Ж. П. Пчачан, С. Е. Казарян. Преобразователь непрерывной информации в цифровую. «Вопросы радиоэлектроники», серия VII, вып. 4, 1961.
8. А. П. Стахов, И. В. Витенько, А. А. Волков. Об оптимальных алгоритмах преобразователей «напряжение-код». «Вопросы радиоэлектроники», серия VII, вып. 4, 1966.