

**МАТЕРІАЛИ МІЖНАРОДНОЇ
СТУДЕНТСЬКОЇ НАУКОВОЇ КОНФЕРЕНЦІЇ**

Конференцію схвалено УКРІНТЕЇ (Посвідчення №265 від 19.03.3030)

17 КВІТНЯ 2020

М. ХАРКІВ, УКРАЇНА

**НАУКА, ТЕХНОЛОГІЇ,
ІННОВАЦІЇ: ТЕНДЕНЦІЇ
РОЗВИТКУ В УКРАЇНІ ТА СВІТІ**

ТОМ 2

ISBN 978-617-7171-85-9
DOI 10.36074/17.04.2020.v2

**МАТЕРІАЛИ МІЖНАРОДНОЇ СТУДЕНТСЬКОЇ
НАУКОВОЇ КОНФЕРЕНЦІЇ**

17 КВІТНЯ 2020

М. ХАРКІВ, УКРАЇНА

**НАУКА, ТЕХНОЛОГІЇ, ІННОВАЦІЇ:
ТЕНДЕНЦІЇ РОЗВИТКУ В УКРАЇНІ
ТА СВІТІ**

ТОМ 2



Голова оргкомітету: Коренюк І.О.

Верстка: Дудник Г.М.

Дизайн: Бондаренко І.В.

Н 34 Наука, технології, інновації: тенденції розвитку в Україні та світі: матеріали міжнародної студентської наукової конференції (Т. 2), 17 квітня, 2020 рік. Харків, Україна: Молодіжна наукова ліга.

ISBN 978-617-7171-85-9

DOI 10.36074/17.04.2020.v2

Викладено матеріали учасників міжнародної мультидисциплінарної наукової конференції «Наука, технології, інновації: тенденції розвитку в Україні та світі», яка відбулася у місті Харків 17 квітня 2020 року.

Конференцію схвалено Державною науковою установою «УкрІНТЕІ» та зареєстровано в базі даних науково-технічних заходів України та інформаційному бюлетені «План проведення наукових, науково-технічних заходів в Україні» (Посвідчення № 265 від 19.03.2020).



Матеріали конференції знаходяться у відкритому доступі на умовах ліцензії Creative Commons Attribution 4.0 International (CC BY 4.0).

Всі роботи збірника, що містять DOI індексуються в Google Scholar, ORCID, CrossRef та OUCI (Український індекс наукового цитування).

УДК 001 (08)

Чумак Валерия Сергеевна, студент факультета биомедицинской инженерии
Харьковский национальный университет радиоэлектроники, Украина

Научный руководитель: Свид Ирина Викторовна, к.т.н., доц., зав. кафедры
микропроцессорных технологий и систем
Харьковский национальный университет радиоэлектроники, Украина

РЕАЛИЗАЦИЯ СТРУКТУРЫ НЕЙРОННЫХ СЕТЕЙ НА FPGA

Существуют классы проблем, таких как прогнозирование, классификация, управление, принятие решений, распознавание образов, оптимизация или анализ данных в самых различных областях. Большинство задач, возникающих в информационных системах, малоформализованные и трудно поддаются предсказанию, основанному на традиционных математических методах.

Вычислительные системы, базирующиеся на искусственных нейронных сетях, имеют ряд свойств, которые отсутствуют в машинах с архитектурой фон Неймана: обучаемость; ассоциативное, распределенное хранение данных; адаптация к изменению окружающей среды; потенциально высокая производительность; отказоустойчивость аппаратной реализации.

Искусственные нейронные сети являются системой объединённых и взаимодействующих между собой некоторых процессоров – искусственных нейронов. Одно из достоинств нейронных сетей – одновременная обработка большого количества сигналов. Большая часть реализуемых в реальном времени сетей, – это программная эмуляция, работающая на персональных компьютерах и специализированных серверах. Помимо достоинств, таких как простота, достигаемая программной эмуляцией, и повсеместная доступность персональных компьютеров, эти системы имеют и недостатки – избыточность и большую потребляемую мощность. Скорость работы нейронной сети, построенной этим образом, будет напрямую зависеть от ее размерности, так как частота работы единого центрального процессора будет делиться на все использующиеся в данной сети нейроны. Их быстроедействие обратно пропорционально количеству элементов нейронной структуры.

Применяя парадигму нейронных сетей, можно создавать параллельные и распределенные структуры с высокой скоростью вычислений и большей эффективностью для реализации задач контроля и обеспечения надежности информационных систем. С ростом степени интеграции микросхем качественно меняется предел сложности систем, которые могут быть реализованы на их основе [1]. Для реализации распараллеливаемых моделей нейронных сетей возможно использовать программируемые логические интегральные схемы (ПЛИС). Большую часть элементов типичных сетей можно построить из реализуемых в ПЛИС арифметических функций. Это, в частности, позволяет построить внутреннюю реализацию достаточно гладких аппроксимаций сигмоидальных нелинейных функций. Кроме того, существует возможность использования современных интерфейсных решений в ПЛИС, связанных с управлением и программированием формы и скорости входных и выходных сигналов.

Одним из мировых лидеров по разработке и продаже программируемой пользователем вентильной матрицы (FPGA) является Xilinx [2,3]. FPGA 7 серии данной фирмы охватывают широкий спектр системных требований: от недорогих

микросхем до устройств массового производства и сверхвысокой интеграции для высокопроизводительных систем цифровой обработки сигналов с высокой пропускной способностью [4].

Большое количество вентилях ПЛИС позволяет реализовать достаточное количество параллельно работающих нейронов, обмен данными между которыми может осуществляться внутри ПЛИС. Каналы связи между логическими элементами и внутренней памятью ПЛИС обладают высокими скоростными характеристиками. Высокая тактовая частота работы ПЛИС, параллельность функционирования логики с быстродействующими внутренними и внешними каналами передачи данных способствует высокой скорости вычислений для множества параллельно функционирующих нейронов.

Математически искусственный нейрон обычно представляют как некоторую нелинейную функцию от единственного аргумента – линейной комбинации всех входных сигналов [5]. Эту функцию называют функцией активации, функцией срабатывания или передаточной функцией нейрона. Полученный результат отправляется на единственный выход нейрона (рис. 1).

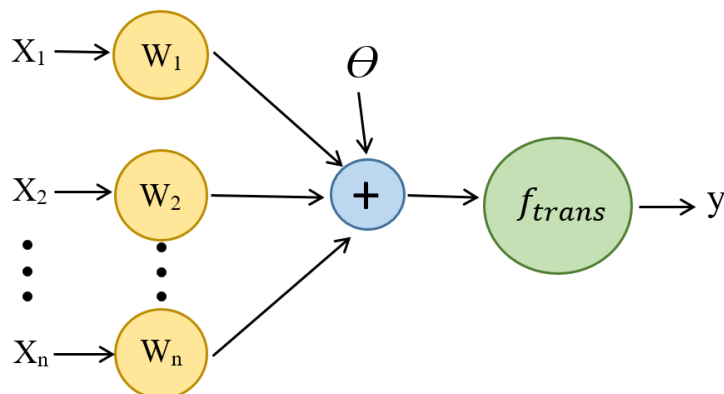


Рис 1. Математическая модель искусственного нейрона

Функция (1), которую реализует эта модель, имеет вид:

$$y = f_{\text{trans}}(\sum X_i + W_i + \theta) \quad (1)$$

Перед тем как строить топологию нейронной сети, сначала необходимо спроектировать структуру единичного нейрона. Ниже предлагается схема (рис. 2) замещения искусственного нейрона, разбитая на 5 функциональных блоков: входы, умножители, сумматор, нелинейный преобразователь, выход, далее используемая в ПЛИС с сохранением этих функциональных блоков.

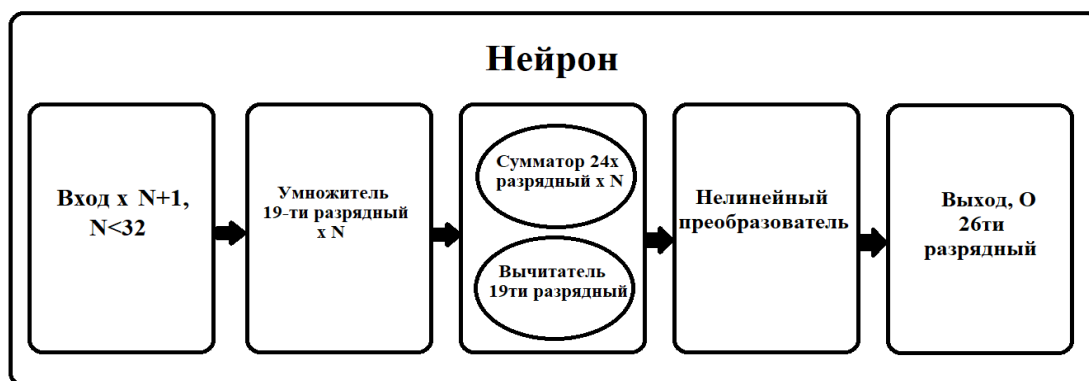


Рис 2. Схема замещения искусственного нейрона

Входные данные – знаковые десятиразрядные числа в диапазоне [-1;1]. Старший разряд содержит знак. Веса сети и значение порога представлены девятнадцатидесятиразрядными числами.

Старший разряд знаковый, затем 9 разрядов целой части и 9 разрядов дробной части. Результат произведения весов и входных данных находится в двадцати четырёх разрядном регистре. Выходное значение находится в двадцати шести разрядном регистре.

В то время как веса и пороги искусственной нейронной сети выполнены методом простых блоков умножения и суммирования, активационная функция нуждается в применении блока памяти. То есть, в область памяти заносится таблица истинности некоторой функции активации. Бывает нескольких типов функции активации (рис. 3) [5].

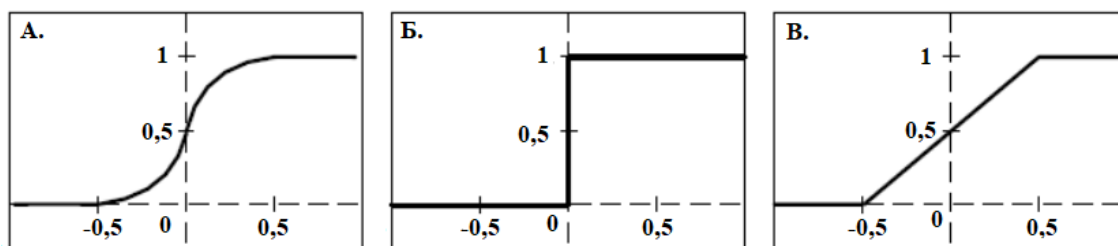


Рис 3. Сигмоидальная (а), пороговая (б) и линейная (в) функции активации нейрона

В искусственных нейронных сетях чаще всего используется нелинейная функция активации – сигмоидальная (2):

$$\sigma(x) = \frac{1}{1+\exp(-tx)} \quad (2)$$

Во избежание лишнего потребления памяти ПЛИС, применяется свойство симметрии пороговой функции. Таким образом, в памяти сохраняется 8000 двадцати шести разрядных значений первых 50% сигмоидальной функции и дополнительная логическая схема на базе сумматора для построения второй части.

Для реализации любой структуры необходимо обеспечить вероятность хранения численных величин. Разрядность этих величин определяет число возможных состояний каждого нейрона, а с учетом количества нейронов – структуры в целом. Для этого можно сохранять выходное значение каждого нейрона в переменную типа reg. Так как каждый нейрон представляет собой модуль на языке Verilog, то можно возводить топологию сети, руководствуясь отдельными нейронами, и не углубляться до значений весов.

Список использованных источников:

1. В.С. Чумак, И.В. Свид. Перспектива использования продукта FPGA в медицинских системах. *XIII Міжнародна науково-практична конференція магістрантів та аспірантів «Теоретичні та практичні дослідження молодих науковців»* (С. 288-289) 19–22 листопада 2019 року: м. Харків, Україна.
2. Oleg Zubkov, Iryna Syvd, Oleksandr Maltsev, Liliia Saikivska. In-circuit Signal Analysis in the Development of Digital Devices in Vivado 2018. *First International Scientific and Practical Conference «Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs» MC&FPGA-2019*, (p. 12-13) July 26-27, 2019. Kharkiv, Ukraine.
3. В.С. Чумак, И.В. Свид. Современные тенденции подготовки технических специалистов. *Сучасна освіта – доступність, якість, визнання: збірник наукових праць XI Міжнародної науково-методичної конференції*, (С. 245-247) 13–14 листопада 2019 року, м. Краматорськ, Україна.
4. Iryna Syvd, Oleksandr Maltsev, Liliia Saikivska, Oleg Zubkov. Review of Seventh Series FPGA Xilinx. *First International Scientific and Practical Conference «Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs» MC&FPGA-2019*, July 26-27, 2019. Kharkiv, Ukraine.
5. Безрук В.М., Свид І.В., Корсун І.В. (2008) *Нейронні технології в телекомунікаціях та системах управління: навч. посібник с грифом МОН.* – Харків: СМІТ