

Рис. 3. Функциональная структура ИК и считывателя информации

вашу карту в Глобальную систему для мобильной связи (GSM), звоните и набираете номер вашего банковского счета. Затем в метро вы используете ту же карту, чтобы добраться домой, поскольку в ней содержится приобретенный вами месячный проездной билет.

Прибыв домой, вы включаете телевизор и ваша карта позволяет идентифицировать вас как подписчика на ваш любимый канал, когда вы вставляете ее в специальный считыватель.

Как видим, в ближайшей перспективе планируется создание универсальной многофункциональной интеллектуальной карты.

Литература: 1. *Cordonnier V.* The Future of Smart Cards Technology and Applications. IFIP 96 World conference On mobile communication. Canberra. September 1996. 21 p. 2. *Marie-Theruse Chapalain.* La carte a memoire sante. Gestions Hospitalieres, № 258, septembre, 1986, p. 478-480. 3. *Robyn A. Lindley.* Smart Card Innovation. Saim Pty Ltd, Australia, 1997. 4. *Peter Hofland, Lana Janowski.* Smarter Smartcards. BYTE. February, 1998, p. 7-10.

Поступила в редколлегию 28.04.98

Рецензент: д-р техн. наук, проф. Загарий Г.И.

Венсан Кордонье (Vincent Cordonnier), д-р наук, профессор, руководитель исследовательской группы Лилльского университета наук и технологий, Франция. Научные интересы: интеллектуальные карты (Smart Cards). Увлечение: путешествия. Адрес: 59655, Villeneuve d'Ascq Cedex. Тел. +33 3.20446046.

Немченко Владимир Петрович, канд. техн. наук, профессор, начальник отдела международного сотрудничества ХТУРЭ. Научные интересы: проектирование специализированных цифровых устройств, техническая диагностика. Увлечения и хобби: автомобилизм, рыбная ловля, иностранные языки. Адрес: 310726, Украина, Харьков, пр. Ленина, 14, тел. (0572) 40-91-07.

Кривуля Геннадий Федорович, д-р техн. наук, профессор, заведующий кафедрой АПВТ ХТУРЭ. Научные интересы: техническая диагностика, системы автоматизированного проектирования цифровых устройств. Увлечения и хобби: автомобилизм, туризм, рыбная ловля. Адрес: 310726, Украина, Харьков, пр. Ленина, 14, тел. (0572) 40-93-26.

Немченко Сергей Владимирович, магистр технических наук, инженер-исследователь кафедры АПВТ ХТУРЭ. Научные интересы: интеллектуальные карты (Smart Cards), техническая диагностика. Увлечения и хобби: автомобилизм, спорт, музыка, путешествия. Адрес: 310726, Украина, Харьков, пр. Ленина, 14, тел. (0572) 40-99-11.

УДК 681.325

АЛГОРИТМ ДИАГНОСТИРОВАНИЯ ТЕСТОПРИГОДНЫХ ЦИФРОВЫХ СТРУКТУР

ХАХАНОВ В.И., СКВОРЦОВА О.Б., МОНЖАРЕНКО И.В.

Предложен безусловный алгоритм диагностирования цифровых устройств, использующий заложенную на стадии проектирования тестопригодность, заключающуюся во внесении избыточности, которая позволяет сканировать существенные линии, служащие в качестве точек контроля.

Согласно [1] тестопригодность достигается путем применения методов проектирования цифровых объектов, которые позволяют уменьшить временные и материальные затраты на организацию и

проведение диагностического эксперимента. Цифровой объект является тестопригодным, если процедуры генерации тестов, оценки их качества и реализации тестового диагностирования могут быть выполнены при условии соблюдения в установленных пределах финансовых и временных затрат, а также значений показателей, характеризующих приспособленность схемы к контролю и поиску дефектов, реализации тестового диагностирования.

Методы проектирования тестопригодных схем можно дифференцировать на:

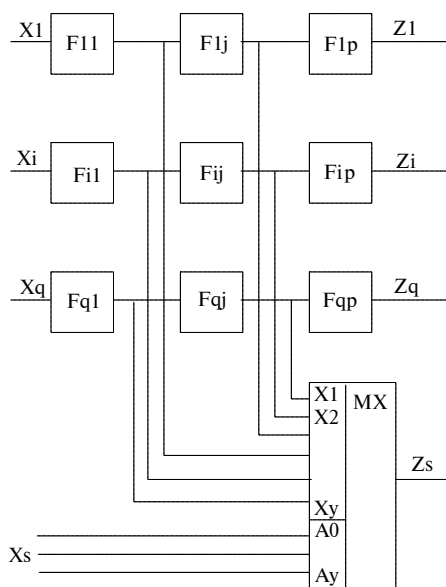
- 1) анализ структурно-функционального исполнения объекта, численная оценка управляемости и наблюдаемости как меры тестопригодности схемы, которая может использоваться на этапе проектирования;
- 2) способы структурного проектирования тестопригодных схем, в пределах самотестируемых, основанных на использовании свойств сканируемого пути, обеспечивающего доступ к внутренним точкам схемы, а также эффективные методы генерации тестов;

3) разработка перечня практических руководящих указаний, обеспечивающих сокращение затрат на процедуры генерации тестового диагностирования.

Положительные моменты, связанные с сокращением времени полного цикла проектирования и стоимости тестового диагностирования, достигаются путем увеличения оборудования (введение контрольных точек, нефункциональных элементов) и дополнительных временных затрат на отдельных этапах проектирования.

Применительно для реализации тестового диагностирования цифровых модулей на основе использования многозначных таблиц неисправностей (МТН) [3] следует заметить, что выполнение элементарной проверки при зондировании устройства требует значительного времени, наличия высокоточного и дорогостоящего оборудования, а также проведения процедуры высококвалифицированным специалистом. Выходом из данной ситуации может стать замена физического процесса зондирования процедурой сканирования необходимых точек контроля. Для этого в функциональную аппаратуру добавляется избыточность, предназначенная для обеспечения доступа к необходимой точке контроля посредством ее коммутации на наблюдаемый выход сканирования. Применение коммутатора позволяет решить проблему вывода на внешний разъем значительного числа контрольных точек, что в условиях высокой стоимости проектирования и изготовления на плате (в микросхеме) каждого вывода можно считать компромиссным и удовлетворительным решением. Структура цифрового модуля с тестопригодной избыточностью для решения задачи поиска дефекта с заданной разрешающей способностью (до конструктива – микросхемы) представлена на рисунке.

Аппаратурная избыточность определяется наличием мультиплексора, который имеет число информационных входов, определяемых в виде $\text{card}(X_u) = (q-1)p$. Количество адресных входов, которые являются внешними линиями схемы, выходящими на разъем, равно $\text{card}(X_s) = \log_2(q-1)p$. Кроме того, схема имеет выход Z_s для сканирования состояния внутренних линий.



Тестопригодная структура незондового диагностирования

Тестопригодность структуры обеспечивает технологичность генерирования тестов, которая сводится к построению проверяющих последовательностей для отдельных функциональных элементов F_{ij} без необходимости транспортирования проверяющих способностей на внешние функциональные выходы цифрового модуля. При этом проблема доставки тест-сегмента ко входам функционального элемента остается актуальной и решается известными способами (например, А-алгоритм Брейера [2]). Учитывая, что количество элементов равно pq , длина теста в худшем случае определяется суммой длин тест-сегментов для каждого функционального элемента:

$$\text{card}(T) = \sum \text{card}(T_{ij}), i=1, q; j=1, p.$$

Упомянутая оценка может быть уменьшена благодаря последовательному соединению элементов, вследствие чего проверка примитива F_{ip} может обеспечивать тестирование всех предшественников: $F_{i1}, F_{i2}, \dots, F_{ip-1}$. При этом соотношение тест-сегментов определяется в виде $T_{i1} \subseteq T_{i2} \subseteq \dots \subseteq T_{ip-1}$. Учитывая произвольность структурной организации цифрового модуля, для возможной минимизации длины теста необходимо выполнять проверку условия $T_{ij} \subseteq T_{il}$, существование которого позволяет устранить избыточность T_{ij} . Кроме того, структура не должна иметь глобальных обратных связей, охватывающих более одного функционального элемента. При наличии таковых следует предусмотреть в проекте технологический или логический их разрыв.

Другое важное преимущество тестирования проекта заключается в необходимости подачи только сегмента T_{ip} для проверки конструктива $F_{ij}, (j=1, p)$.

К существенному недостатку следует отнести априорное условие исправности мультиплексора и отсутствие неисправностей на его входах и выходах.

SL(Scan Line)-алгоритм диагностирования для тестопригодной структуры с использованием МТН и графа функционально-гальванических связей эквивалентных линий представлен следующими пунктами.

1. Задание по управляющим входам X_s режима проверки очередного функционального модуля $F_{ij}, i=1, q; j=1, p$.

2. Подача на функциональные входы (X_1, \dots, X_q) тест-сегмента $T_{ip}, i=1, q$.

3. Определение экспериментальной реакции элемента F_{ij} по выходу Z_s и ее сравнение с эталонными значениями с последующим формированием матрицы экспериментальной проверки [3]:

$$Z_r(F_{ij}) \oplus T_r(F_{ij}) = V_r(F_{ij}) [r=1, n(F_{ij})],$$

где r – параметр тест-вектора; $n(F_{ij})$ – длина тест-сегмента для проверки примитива $n(F_{ij})$; $T_r(F_{ij})$ и $Z_r(F_{ij})$ – эталонные и экспериментальные реакции на выходе элемента (F_{ij}); $V_r(F_{ij})$ – вектор столбец матрицы экспериментальной проверки для выхода примитива F_{ij} .

4. Выполнение пунктов 1-3 реализуется для всех примитивов цифрового модуля, после чего осуществляется структурный анализ МТН [3] по полученной матрице экспериментальной проверки V в целях определения множества одиночных или кратных константных неисправностей, локализованных в пределах конструктивного элемента.

Достоинство предложенной процедуры диагностирования тестопригодного проекта заключается в безусловном поиске одиночных и кратных дефектов, искажающих функционирование цифрового модуля, с разрешающей способностью, определяемой конструктивным элементом замены.

Для создания тестопригодного проекта полезными представляются следующие практические рекомендации.

1. Исключать логическую избыточность, которая определяется независимостью выходов схемы от состояния линии на всех входных наборах.

2. Выполнять декомпозицию больших схем в целях уменьшения затрат на генерацию тестов. Функциональные модули желательно делать одновходовыми в едином конструктивном исполнении.

3. Избегать применения асинхронных схем, в которых используются элементы памяти в форме асинхронных защелок и глобальные обратные связи.

4. Обеспечивать простоту начальной установки элементов памяти, которая должна обязательно предшествовать тестовой программе (при выполнении диагностического эксперимента) и процедуре моделирования.

5. Обеспечивать возможность логического или физического разрыва глобальных обратных связей (ОС), которые усложняют процедуры генерации тестов и моделирования одиночных константных неисправностей (ОКН).

6. Компоновать монтажную схему так, чтобы эквивалентные неисправности размещались в одном корпусе.

7. Избегать использования диагностически неразличимых групп ПЭ (проводное И, ИЛИ, узлы с большим числом разветвлений).

8. Предусматривать короткозамкнутые перемычки на разъеме для проверки сопряжения печатной платы и тестера.

9. Обеспечивать функциональную полноту схемы на одной печатной плате.

10. Выполнять вывод труднонаблюдаемых линий схемы на внешний разъем.

11. Функциональные блоки компоновать таким образом, чтобы логические элементы, расположенные на одном пути, были размещены в одном конструктиве.

12. Число выходов, ответственных за проверку функциональной подсхемы, должно быть минимальным. Каждый такой выход с соответствующей ему подсхемой желательно размещать в отдельном конструктиве.

Предложена структура тестопригодного проекта цифрового модуля, на которой безусловно (незондовыми методами) решается задача диагностирования дефектов с разрешающей способностью до заменяемого конструктивного элемента, благодаря введению избыточности — мультиплексора, коммутирующего внутренние выходы функциональных элементов на контакт разъема.

Литература: 1. *Беннеттс Р.Д.* Проектирование тестопригодных логических схем/ Пер.с англ. Дербуновича Л.В. М.: Радио и связь, 1990. 176 с. 2. *Breuer M.A., Friedman A.D.* Diagnosis and reliable design of digital system. Woodlound wills, Computerscience press inc., 1976. 308 p. 3. *Хаханов В.И.* Техническая диагностика элементов и узлов персональных компьютеров. К.: ИЗМН. 1997. 308 с.

Поступила в редколлегию 25.05.98

Рецензент: д-р техн. наук, проф. Кривуля Г.Ф.

Хаханов Владимир Иванович, д-р техн. наук, профессор кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных устройств, систем, сетей и программных продуктов. Хобби: баскетбол, футбол, горные лыжи. Адрес: 310726, Украина, Харьков, пр. Ленина, 14, тел. 40-93-26.

Скворцова Ольга Борисовна, аспирантка кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных устройств. Хобби: аэробика. Адрес: 310726, Украина, Харьков, пр. Ленина, 14, тел. 40-93-26.

Монжаренко Ирина Витальевна, аспирантка кафедры автоматизации проектирования вычислительной техники ХТУРЭ. Научные интересы: техническая диагностика вычислительных устройств. Хобби: моделирование одежды, путешествия. Адрес: 310726, Украина, Харьков, пр. Ленина, 14, тел. 40-93-26.