
**КОДИРОВАНИЕ СОСТОЯНИЙ АВТОМАТОВ, РЕАЛИЗУЕМЫХ
В МАТРИЧНЫХ СТРУКТУРАХ**

Предлагается и описывается метод кодирования состояний автоматов, реализуемых на современных программируемых логических интегральных схемах (ПЛИС) с матричной структурой типа программируемая матричная логика (ПМЛ) и FPGA (Field Programmable Gate Arrays). Процедура нахождения кодов состояний автомата основывается на использовании обратных таблиц переходов (ОТП) и алгебры разбиений множеств при двух ограничивающих критериях реализации последовательных схем на ПЛИС: экономичное и противогоночное кодирование состояний.

1. Введение

Задачи синтеза схем на ПМЛ были сформулированы и решались рядом зарубежных и отечественных авторов применительно к реализации схем на программируемых логических матрицах [1–6]. Были разработаны алгоритмы синтеза, в которых использовались известные в теории булевых функций систематические процедуры и эвристические приемы для нахождения МДНФ, решения задач экономичного и противогоночного кодирования.

В [1] разнообразные задачи логического проектирования дискретных устройств на ПМЛ формируются и решаются с использованием логических матричных уравнений. Решение конкретной задачи синтеза сводится при этом к нахождению корней некоторого уравнения, где одни величины считаются заданными, а другие требуется найти. Автором предложен вариант противогоночного кодирования состояний автомата, который не всегда обеспечивает экономичную реализацию его на ПМЛ.

В работе [2] представлены методы проектирования дискретных устройств на основе различных программируемых логических БИС с матричной структурой. В ней в основном обобщены методы, известные в практике инженерного проектирования управляющих микропрограммных устройств.

В [3] основные процедуры алгоритмов синтеза сведены к упорядочению множества интервалов (конъюнкций), на которых задана система ЛФ. В этой области определения облегчается выбор простых импликант, которые покрывают в кратчайшей форме заданную систему ЛФ. В алгоритмах кодирования внутренних состояний используется метод Трейси, который хотя и обеспечивает противогоночное кодирование автомата с наименьшим числом переменных состояний, однако связан с трудоемкими процедурами поиска дихотомий пар состояний, нахождением множеств максимально совместимых дихотомий и решением задачи покрытия, требующей большего объема вычислений.

В [3, 5] синтез синхронных последовательностных схем в том или ином виде сводится к решению задачи экономичного или противогоночного кодирования внутренних состояний автомата.

В предложенном алгоритме сочетается принцип противогоночного кодирования с экономичным, что позволяет получать экономичные реализации на ПЛИС как синхронных, так и асинхронных последовательностных схем. Алгоритм может использоваться в одинаковой степени при реализации дискретных устройств на стандартных микросхемах ПМЛ и для сокращения площади кристалла при реализации устройств на ПМЛ и FPGA в составе БИС и СБИС.

2. Основные понятия и определения

Понятия и определения, используемые в работе, совпадают с соответствующими понятиями и определениями, введенными в монографиях [1–4]. В

качестве модели дискретного устройства (ДУ) с памятью будем использовать конечный автомат Мили, определенный пятеркой: $M(A, S, W, \lambda, \delta)$.

Конечный автомат может быть реализован последовательной схемой на ПЛИС (рис.1), которая состоит из двух блоков: логического преобразователя (ЛП) и блока памяти на триггерах D - типа. На входы ЛП подаются входные переменные x_1, x_2, \dots, x_n и внутренние переменные состояния автомата $z_1(t), z_2(t), \dots, z_n(t)$, где t - время. ЛП является комбинационным блоком, который вычисляет значение выходных функций y_1, y_2, \dots, y_k и переменных состояния в момент $(t+1)$ - $z_1(t+1), z_2(t+1), \dots, z_n(t+1)$. Таким образом, символы $a_\beta \in A, s_j \in S, w_\alpha \in W$ автоматной модели определяются в соответствии с рис.2, как векторы состояний переменных:

$$a_\beta = (x_1, x_2, \dots, x_n), s_i = (z_1, z_2, \dots, z_n), w_\alpha = (y_1, y_2, \dots, y_k).$$

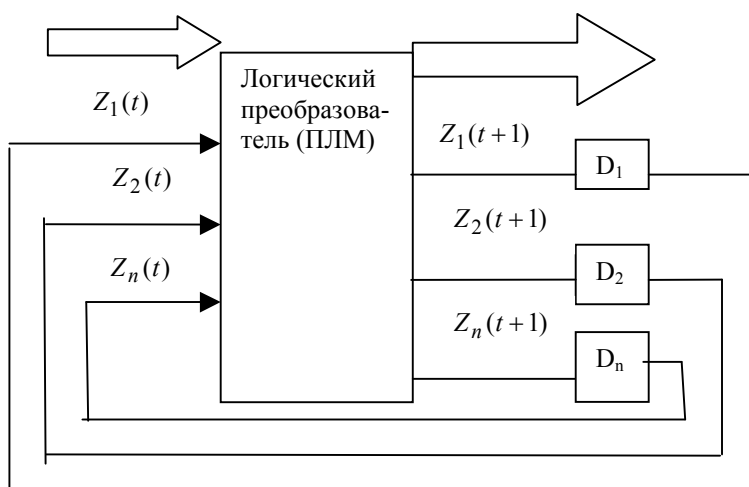


Рис.1. Структурная схема ПЛМ

При этом число входных и выходных переменных, а также переменных внутренних состояний автомата определяется равенствами:

$$m = \lceil \log_2 q \rceil, n = \lceil \log_2 n \rceil, k = \lceil \log_2 r \rceil,$$

где $\lceil \xi \rceil$ - наименьшее целое, большее или равное x

Различают синхронные и асинхронные ДУ. На уровне задания конечно-автоматных моделей нет существенного различия между описаниями этого типа устройств. При задании асинхронных автоматов вводятся лишь дополнительные ограничения, которые на автоматном уровне задания позволяют учесть особенности функционирования асинхронных устройств. Критические состязания в асинхронном автомате устраняются с помощью специального кодирования внутренних состояний, которое называют противоночным [1-4]. В [4] сформулировано необходимое и достаточное условие существования критических состязаний в асинхронном автомате.

Существует множество вариантов кодирования состояний асинхронного автомата, каждый из которых удовлетворяет необходимым и достаточным условиям исключения критических состязаний. Оптимальными считаются те коды, в которых используется минимальное число переменных состояний, т.е. противоночные коды минимальной длины. Точное решение задачи противоночного кодирования с минимизацией длины кода удается найти для автоматов, имеющих таблицу переходов-выходов (ТПВ) небольших размеров [2].

Многие задачи теории автоматов (противоночное кодирование, декомпозиция автоматов, минимизация числа состояний и другие) успешно решаются путем анализа разбиений состояния автомата.

Известно, что реализация последовательностной схемы на ПЛИС с использованием минимального числа P – термов достигается путем так называемого экономичного кодирования состояний автоматной модели ДУ. Основное правило экономичного кодирования состояний заключается в следующем: состояния, которые для данного входного символа имеют одно и то же последующее состояние, должны быть закодированы кодами минимальной длины, обеспечивающие кратчайшую ДНФ для функций переходов автомата [3].

Для решения этой задачи предлагается использовать обратную таблицу переходов автомата. Для автомата $M(A, S, W, \lambda, \delta)$ в клетках ОТП для каждого входного символа a_i и состояния s_j в момент времени $(t+1)$ размещается подмножество предшествующих состояний $s'(t) \in s(t)$, из которых автомат переходит в состояние $s_j(t+1)$, т.е. определяется множество обратных отображений $A \times S(t+1) \longrightarrow A \times S(t)$.

На этапе кодирования внутренних состояний автомата решаются следующие задачи:

1) выбор наименьшего числа переменных состояний и способа кодирования этими переменными внутренних состояний, обеспечивающего минимизацию числа промежуточных шин ПЛИС (P -термов) – экономичное кодирование;

2) если автомат асинхронный, то кодирование состояний должно быть противогоночным, т.е. исключать критические состязания между переменными состояниями.

В работе предложен метод кодирования состояний автомата, который сочетает условия экономичного и противогоночного кодирования и, таким образом, применим в одинаковой мере при реализации как синхронных, так и асинхронных последовательностных схем.

Для описания алгоритма кодирования введем ряд определений и понятий, которые совпадают с соответствующими понятиями в [4].

Определение 1. Пусть U и V – два различных подмножества состояний автомата, которыми отмечены две клетки ОТП одного и того же входного сигнала. Неупорядоченную пару (U, V) называют дихотомией.

В соответствии с определением 1, дихотомия представляет собой разбиение R состояний автомата на два блока U и V , которые не обязательно включают все состояния автомата.

Определение 2. Говорят, что переменная состояния z_i покрывает дихотомию (U, V) , если $z_i = 0$ для каждого состояния $s_\alpha \in U$ и $z_i = 1$ для каждого состояния $s_\beta \in V$ (или наоборот).

Определение 3. Пусть для некоторого столбца ОТП существует пара дихотомий (U', V') и (U, V) . Тогда если $U \in U' \square$ и $V \in V'$, то говорят, что дихотомия (U', V') покрывает дихотомию (U, V) .

Каждой дихотомии (U, V) можно поставить в соответствие упорядоченную пару дихотомий (U', V') и (U, V') . Дихотомию (U', V') называют инверсной дихотомией (U, V) и обозначают $(U, V) = \setminus (U', V')$.

Определение 4. Две упорядоченных дихотомии (U', V') и (U, V) называют совместимыми, если выполняется

$$U' \cap V = 0 \text{ и } V' \cap U = 0.$$

Определение 5. Множество упорядоченных дихотомий является совместимым, если и только если все дихотомии этого множества являются попарно совместимыми.

Определение 6. Множество совместимых дихотомий называется максимально совместимым множеством дихотомий (МСМД), если оно не покрывается никаким другим множеством дихотомий.

Таблица 1 **3. Алгоритм нахождения кодов состояний автомата**

A	$S(t+1), \lambda(t)$				
S(t)	a ₁	a ₂	a ₃	a ₄	a ₅
S ₁	S ₁ ,W ₂	S ₅ ,W ₁	S ₁ ,W ₂	S ₅ ,W ₄	S ₂ ,W ₁
S ₂	S ₂ ,W ₃	S ₆ ,W ₄	S ₂ ,W ₂	----	S ₂ ,W ₁
S ₃	S ₁ ,W ₂	-----	S ₄ ,W ₄	S ₃ ,W ₂	----
S ₄	S ₂ ,W ₃	S ₅ ,W ₁	S ₄ ,W ₄	----	S ₆ ,W ₃
S ₅	S ₂ ,W ₃	S ₅ ,W ₁	S ₁ ,W ₃	S ₅ ,W ₄	----
S ₆	S ₇ ,W ₁	S ₆ ,W ₄	S ₂ ,W ₂	S ₃ ,W ₂	S ₆ ,W ₃
S ₇	S ₇ ,W ₁	S ₅ ,W ₁	-----	S ₃ ,W ₂	S ₆ ,W ₃

Ниже представлен алгоритм нахождения кодов состояний, обеспечивающих экономичную и противогоночную реализацию синхронных и асинхронных последовательностных схем на ПЛИС. В качестве примера будем использовать автоматную модель, заданную табл. 2 переходов выходов (ТПВ) автомата (пример взят из [1]).

Таблица 2 Для этого автомата

A	S(t)				
S(t+1)	a ₁	a ₂	a ₃	a ₄	a ₅
s ₁	(S ₁ ,S ₃)	∅	(S ₁ ,S ₅)	∅	∅
s ₂	(S ₂ ,S ₄ ,S ₅)	∅	(S ₂ ,S ₆)	---	(S ₁ ,S ₂)
s ₃	∅	---		(S ₃ ,S ₆ ,S ₇)	---
s ₄	∅	∅	(S ₃ ,S ₄)	----	∅
s ₅	∅	(S ₁ ,S ₄ ,S ₅ ,S ₇)	∅	(S ₁ ,S ₅)	---
s ₆	∅	(S ₂ ,S ₆)	∅	∅	(S ₄ ,S ₆ ,S ₇)
s ₇	(S ₆ ,S ₇)	∅	---	∅	∅

обратная таблица переходов представлена табл. 2.

Алгоритм 1.

Шаг 1. По заданной ТПВ автомата построить обратную таблицу переходов (табл.2).

Шаг 2. Для каждого столбца ОТП сформировать множество дихотомий

для каждой пары клеток ОТП, не отмеченных пустым множеством.

На рис.2 множество дихотомий для каждого столбца a_i табл. 2 представлено в виде множества двухблоковых разбиений состояний автомата.

$$\begin{aligned}
 R_1 &= \overline{(S_1 S_2; S_2 S_4 S_5)} & R_5 &= \overline{(S_1 S_5; S_2 S_6)} & R_4 &= \overline{(S_1 S_4 S_5 S_7; S_2 S_6)} \\
 R_2 &= \overline{(S_2 S_4 S_5; S_6 S_7)} & R_6 &= \overline{(S_1 S_5; S_3 S_4)} & R_8 &= \overline{(S_3 S_6 S_7; S_1 S_5)} \\
 R_3 &= \overline{(S_1 S_4 S_5 S_7; S_2 S_6)} & R_7 &= \overline{(S_2 S_6; S_3 S_4)} & R_9 &= \overline{(S_1 S_2; S_4 S_6 S_7)}
 \end{aligned}$$

Рис. 2. Множество дихотомий автомата

Шаг 3. Исключить дихотомии, которые покрываются другими дихотомиями.

В примере разбиение $R_4 \geq R_5$, следовательно, разбиение R_5 исключается.

Шаг 4. Найти множество пар совместимых дихотомий.

Выполнение этого шага иллюстрируется рис. 3.

Коды двух блоковых разбиений состояний автомата – дихотомий представлены таблицей на рис.3, а. Состояния, не входящие в дихотомию, в соответствующем этой дихотомии разбиении r_i отмечены черточкой, что позволяет доопределять эти состояния 1 или 0 при проверке совместимости пар разбиений. Коды двух разбиений r_i и r_j совместимы, если они совпадают во всех разделах, определенных 0 или 1. Если в результате проверки на совместимость окажется, что пара разбиений r_i и r_j не совместима, то проверяется на совместимость пара (r_i, r_j) , где разбиение r_j является инверсией разбиения r_j .

Шаг 5. Найти множество максимально совместимых дихотомий.

На этом шаге осуществляется анализ пар совместимых дихотомий по следующему правилу: если $(R_\alpha, R_i), (R_\beta, R_j)$ – пары совместимых дихотомий и совместимую пару образуют дихотомии (R_i, R_j) , то (R_α, R_i, R_j) являются также множеством совместимых дихотомий. Эта процедура повторяется до тех пор, пока множество совместимых дихотомий нельзя расширить дополнительно ни одной дихотомией.

	S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇	
R ₁	∅	1	∅	1	1	-	-	(R ₁ ,R ₂)($\overline{R_1},R_3$)
R ₂	∅	-	∅	-	-	1	1	(R ₂ ,R ₃)($\overline{R_2},R_7$)(R ₂ ,R ₉)
R ₃	-	∅	-	∅	∅	1	1	($\overline{R_3},R_8$)
R ₄	∅	1	-	∅	∅	1	∅	($\overline{R_4},R_7$)
R ₆	∅	-	1	1	∅	-	-	(R ₆ ,R ₇)($\overline{R_6},R_8$)(R ₆ ,R ₉)
R ₇	-	∅	1	1	-	∅	-	(R ₈ ,R ₉)
R ₈	1	-	∅	-	1	∅	∅	
R ₉	∅	∅	-	1	-	1	1	

а

б

Рис. 3. Коды двухблочных разбиений (а) и множество пар совместимых разбиений состояний автомата (б)

Выполнение этого шага для множества пар совместимых дихотомий, представленных на рис. 3, б, позволяет получить следующее множество совместимых дихотомий:

$$\begin{aligned}
 C_1 &= (R_1, R_2), & C_2 &= (\overline{R_1}, R_3), & C_3 &= (R_2, R_3), \\
 C_4 &= (R_2, \overline{R_7}), & C_5 &= (R_2, R_9), & C_6 &= (R_3, \overline{R_8}), \\
 C_7 &= (\overline{R_4}, R_7), & C_8 &= (R_6, R_7), & C_9 &= (R_6, R_8, R_9).
 \end{aligned}$$

При выполнении этого шага следует учитывать, что если пара дихотомий $(R_i, \overline{R_j})$ совместима, то пара $(\overline{R_i}, R_j)$ также совместима.

Шаг 6. Найти кратчайшее множество максимально совместимых дихотомий, полученных на шаге 3.

Этот шаг выполняется путем решения известной задачи покрытия множеств аналогично той, которая решается при выборе кратчайшего множества простых импликант, покрывающих по определенному правилу все минтермы исходной логической функции [1, 2, 4].

Один из вариантов решения этой задачи сводится к решению систем булевых уравнений. Для рассматриваемого примера множество максимально совместимых дихотомий, найденное на шаге 5, позволяет составить следующую систему булевых уравнений:

$$\begin{aligned}
 R_1 : C_1 + C_2 &= 1 & R_6 : C_8 + C_9 &= 1 \\
 R_2 : C_1 + C_3 + C_4 + C_5 &= 1 & R_7 : C_4 + C_7 + C_8 &= 1 \\
 R_3 : C_2 + C_3 + C_6 &= 1 & R_8 : C_6 + C_9 &= 1 \\
 R_4 : C_7 &= 1 & R_9 : C_5 + C_9 &= 1
 \end{aligned}$$

Решение этой системы удовлетворяют следующие подмножества максимально совместимых дихотомий, которые одновременно являются кратчайшими:

$$(C_7, C_9, C_1, C_2), (C_7, C_9, C_1, C_3), (C_7, C_9, C_1, C_6), (C_7, C_9, C_2, C_3) \text{ и др.}$$

Шаг 7. Выбрав одно из кратчайших покрытий множества дихотомий, поставить в соответствие каждой максимально совместимой дихотомии, входящей в это кратчайшее множество, переменную состояния z_i , логические значения которой соответствуют кодам двухблочных разбиений.

Для МСМД (C_7, C_9, C_1, C_2) с учетом кодов двухблочных разбиений рис. 3, а получаем следующий вариант противоположного кодирования состояний автомата:

МСМД	Переменные состояния	S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇
c ₇	z ₁	∅	1	∅	∅	∅	1	∅
c ₉	z ₂	∅	∅	1	1	∅	1	1
c ₁	z ₃	∅	1	∅	1	1	1	1
c ₃	z ₄	∅	∅	∅	∅	∅	1	1

Шаг 8. Для получения реализации с минимальным числом термов найти оптимальный вариант кодирования состояний автомата по следующему правилу:

1 Найти в ОТП автомата состояние S_i с максимальным числом ненулевых клеток в строке s_i (в табл. 2 этому соответствует состояние s_2).

2 Состояние s_i закодировать кодом $(0, 0, \dots, 0)$, изменяя на инверсные коды тех переменных состояния, которые в столбце s_i имеют значение "1".

В таблице, полученной на шаге 7, в соответствии с этим правилом следует поменять на инверсные коды переменных состояния z_1 и z_3 . В результате на шаге 8 для рассматриваемого примера оптимальный вариант кодирования состояний автомата представлен в следующем виде :

Переменные состояния	s_1	s_2	s_3	s_4	s_5	s_6	s_7
z_1	1	∅	1	1	1	∅	1
z_2	∅	∅	1	1	∅	1	1
z_3	1	∅	1	∅	∅	∅	∅
z_4	∅	∅	∅	∅	∅	1	1

Следует отметить, что предложенный метод кодирования состояний автомата пригоден для реализации на ПЛИС как синхронных дискретных устройств, так и устройств асинхронного типа, функционирование которых не зависит от быстродействия используемой элементной базы.

Предложенный метод синтеза устройств на ПЛИС позволяет осуществить реализацию автомата, заданного таблицей переходов – выходов (табл.1), с меньшим числом промежуточных шин по сравнению с методом, предложенным в [1]. Опыт практического использования предложенного метода кодирования состояний автомата показывает, что реализация устройств, полученных предлагаемым методом синтеза, по меньшей мере, по экономичности не "хуже" реализаций, которые получаются методом, представленным А.Д. Закревским в [1].

Список литературы: 1. Закревский А.Д. Логический синтез каскадных схем. М.: Наука, 1981. –414с. 2. Баранов С.И., Скляр В.Л. Цифровые устройства на программируемых БИС с матричной структурой. М.: Радио и связь, 1986. 272с. 3. Агасов С.М. Алгоритмы синтеза автоматов на программируемых матрицах. М.: Радио и связь, 1987. 136с. 4. Ангер С. Асинхронные последовательностные схемы. М.: Наука, 1977. 400с. 5. Papachristou C.A., Sama D. An approach to sequential circuit construction in LSI programmable arrays. IEE Proceed., PT.E, Computer and Digital Tech., 1983. Vol.130, №3. P.159-164. 6. Bolton M. Designing with programmable logic.- IEE Proceed., 1985. Vol.132, PT.E, №2. P.73-85.

Поступила в редколлегию 24.01.2001

Бережная Марина Анатольевна, аспирант ХТУРЭ, инженер ЗАО "Промтранс-проект". Научные интересы: проектирование тестопригодных схем на ПМЛ. Адрес: Украина, 61166, Харьков, пр. Ленина,14, тел. 12-21-19.