УДК 681.326.0

В. Н. ТУПКАЛО, канд. техн. наук

СИГНАТУРНЫЙ КОНТРОЛЬ ПОСЛЕДОВАТЕЛЬНОСТНЫХ СХЕМ

Проблема создания отказоустойчивых цифровых систем управления требует эффективного решения задачи оперативного контроля функциональных элементов систем. При этом основными количественными мерами эффективности являются достоверность и быстродействие контроля, достигаемые за счет приемлемой величины аппаратурной избыточности [1].

Широко используемый метод контроля счетчиков и сдвигающих регистров функциональных элементов цифровых систем — метод предсказания четности (нечетности) количества единиц в коде двоичного числа результата [2]. Данный метод позволяет сформировать контрольную характеристику результата счета (сдвига) до его получения или одновременно с ним. Однако достоверность известного метода низка, поскольку он является реализацией кодового контроля по модулю два. Кроме того, область использования известного метода предсказания четности ограничена только теми узлами с памятью, для которых функция четности результата должна изменять свое значение в течение времени контроля.

Один из путей эффективного решения задачи оперативного контроля узлов с памятью — развитие идеи предсказания контрольных характеристик на более качественной (с точки зрения достоверности контроля) основе, в частности, на основе линейного полиномиального сжатия двоичных кодов.

В случае использования линейного полиномиального сжатия общее соображение по повышению достоверности контроля операции арифметического сложения можно сформулировать следующим образом: если для чисел a и b поставлены в соответствие их контрольные характеристики $R(a)$ и $R(b)$, то существует некоторая контрольная характеристика взаимного соответствия этих чисел $R(a, b)$, при которой справедливо равенство

$$R(a+b) = R(a) * R(b) * R(a, b), \tag{1}$$

где * — операция, выполняемая контролирующим устройством. Таким образом, согласно (1) необходимым и достаточным условием успешного контроля является как принадлежность слагаемых к своим классам контрольных характеристик, так и принадлежность их к определенному классу контрольной характеристики взаимного соответствия. Другими словами, равенство (1) требует дополнительного (в отличие от метода предсказания четности) однозначного разбиения исходных множеств слагаемых на разрешенное и запрещенное подмножества, что в принципе дает возможность повысить достоверность контроля.

В работе [3] показано, что если в качестве контрольных характеристик операндов a и b используются их сигнатуры sig a и sig b, то равенство (1) имеет вид

$$\operatorname{sig}(a+b)=\operatorname{sig} a \oplus \operatorname{sig} b \oplus \operatorname{sig} H(a+b), \tag{2}$$

где $H(a+b)$ — взаимная характеристика кодов a и b при вступлении a и b в операцию арифметического сложения. Код $H(a+b)$ — есть код перехода единиц переноса, возникающих при сложении чисел a и b.

В случае двоичного n-разрядного суммирующего счетчика с учетом справедливости суперпозиции сигнатур равенства (2) и отсутствия переполнения в счетчике имеем $a+1=a\oplus 1\oplus \hat{H}(a+1)$ (3), где a — содержимое счетчика на $(i-1)$-м такте счета; $\hat{H}(a+1)$ — значение n младших разрядов взаимной полиномиальной характеристики $H(a+1)$.

Переходя от чисел к их сигнатурам, получим правило предсказания

$$\operatorname{sig} a_i=\operatorname{sig} a_{i-1} \oplus \operatorname{sig} f \oplus \operatorname{sig} \hat{H}(a_{i-1}+f), \tag{4}$$

где $f=[0\ 0\ 0\ 0 \ldots 0\ 1]_n$ — константа разрядной сетки счетчика.

В случае, если двоичный счетчик используется для формирования последовательного ряда чисел, в котором каждое предыдущее число отличается от последующего на некоторую постоянную величину c, то правило предсказания сигнатур по аналогии с (3) и (4) будет иметь вид

$$\operatorname{sig} a_i=\operatorname{sig} a_{i-1} \oplus \operatorname{sig} c \oplus \operatorname{sig} \hat{H}(a_{i-1}+c). \tag{5}$$

Из (4) и (5) следует, что скорость предсказания контрольных сигнатур результата счета определяется временем выполнения цепочки операций, которая состоит из следующих операций:

операция формирования n-разрядной взаимной полиномиальной характеристики $\tilde{H}(a_{i-1}+f)$ или $\tilde{H}(a_{i-1}+c)$;

операция формирования m-разрядных сигнатур n-разрядных $(m<n)$ параллельных кодов a_{i-1} и $\tilde{H}(\ldots)$;

операция свертки по модулю для трех m-разрядных кодов.

Техническая реализация операции свертки по модулю два известна и в данном случае сводится к построению комбинационного узла свертки пирамидального типа с числом ступеней равным трем. При этом время выполнения операции составит тройную величину задержки двухвходного элемента свертки по модулю два.

В отличие от последней операции первые две операции цепочки — новые и отражают специфику контроля предсказанием сигнатур.

Основой синтеза формирователей взаимной полиномиальной характеристики и формирователей сигнатур параллельного типа является следующее. Если полиномы слагаемых a_{i-1} и c имеют вид

$$a_{i-1}(x) = a_n x^n + a_{n-1} x^{n-1} + \ldots + a_1 x;$$

$$c(x) = c_n x^n + c_{n-1} x^{n-1} + \ldots + c_1 x,$$

то полином их взаимной характеристики при n-разрядном счетчике должен быть ограничен степенью n, поскольку случай переполнения счетчика квалифицируется как сбой, и иметь вид

$$\hat{H}(x) = h_n x^n + h_{n-1} x^{n-1} + \ldots + h_2 x^2.$$

Отсутствие члена первой степени в $\hat{H}(x)$ объясняется тем, что при сложении чисел перенос в самый младший разряд отсутствует. Тогда переход единицы переноса из j-го разряда счетчика в $(j+1)$-й разряд возможен, если $a_j \vee c_j = 1$ и есть перенос из $(j-1)$-го разряда или $a_j c_j = 1$. Например, $h_2 = 1$, если $a_1 c_1 = 1$; $h_3 = 1$, если $(a_2 \vee c_2) a_1 c_1 \vee a_2 c_2 = 1$; $h_4 = 1$, если $(a_3 \vee c_3)(a_2 \vee c_2) \wedge \vee a_1 c_1 \vee a_2 c_2 \vee a_3 c_3 = 1$ и т. д.

Таким образом, задача формирования взаимной полиномиальной характеристики слагаемых сводится к синтезу комбинационного устройства, реализующего на своих выходах булевые функции

$$h_1 = 0;\ h_2 = a_1 c_1;\ h_{i>2} = h_{i-1}(a_{i-1} \vee b_{i-1}) \vee a_{i-1} b_{i-1},\ i = \overline{3, n+1}. \tag{6}$$

Пример реализации схемы формирования взаимной полиномиальной характеристики для n-разрядных слагаемых представлен на рис. 1. Время выполнения операции формирования n-разрядной характеристики $\hat{H}(a_{i-1} + c)$ составляет три, а в случае операции

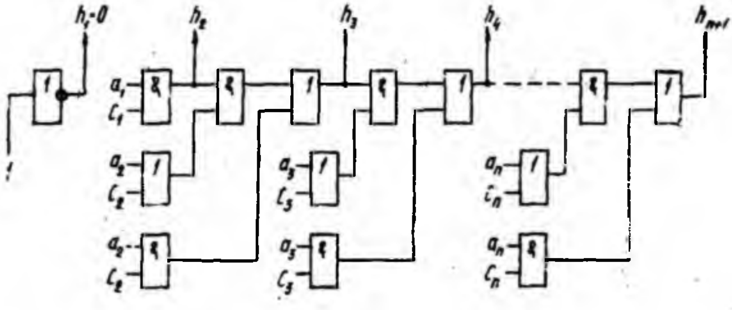

Рис. 1

формирования характеристики $\hat{H}(a_{i-1}+f)$ одну величину задержки двухвходового булевого элемента.

В основе синтеза формирователей сигнатур параллельного типа (n-входов, m-выходов, $n>m$) лежит учет линейности преобразования двоичных n-разрядных последовательных кодов в m-разрядные коды сигнатур с помощью классического сдвигающего регистра с обратными связями, которые описываются образующим примитивным неприводимым полиномом $P(x)$ степени m. На рис. 2 в качестве примера показан процесс формирования 4-х разрядной сигнатуры 9-ти разрядного последовательного кода в случае полинома $P(x)=$ $=x^4+x^3+1$. Признаком линейности преобразования является равенство кода очередного содержимого сдвигающего регистра с кодом последовательного содержимого первого (младшего) разряда регистра за количество тактов, равное разрядности сигнатуры. Таким образом, эти коды составляют равные катеты некоторого воображаемого треугольника, гипотенуза которого есть единичный либо нулевой код той же разрядности. Следовательно, связи входов и выходов формирователя сигнатур параллельного типа определяются булевым описанием для каждой из m точек катета последнего треугольника. Из рис. 2 видно, что описание каждой точки сводится к описанию некоторого ветвящегося процесса в соответствии с видом полинома $P(x)$. Опуская элементарные преобразования в случае образующего полинома m-й степени $P(x)=\delta_m x^m+\delta_{m-1}x^{m-1}+\ldots+\delta_1 x+1$, общую формулу связей выходов $S_j(j=\overline{1,m})$ со входами $X_к(к=\overline{1,n})$ формирователей сигнатур параллельного типа записываем

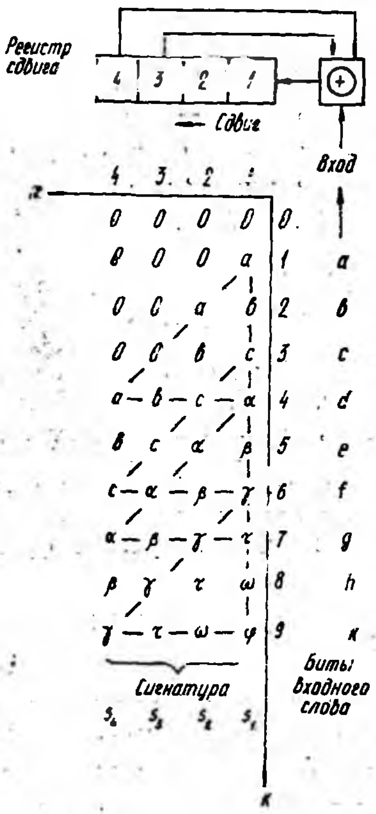

Рис. 2

$$S_j = X_{n+1-j} \oplus \sum_{\substack{i,r,p,\ldots,s=1\\ n+1-j-i-r-p-\ldots-s\geq 1}}^{m} \{\delta_i X_{n+1-j-i} \oplus \delta_i\delta_r X_{n+1-j-i-r} \oplus$$

$$\oplus \delta_i\delta_r\delta_p X_{n+1-j-i-r-p} \oplus \ldots \oplus \delta_i\delta_r\delta_p\ldots\delta_s X_{n+1-j-i-r-p-\ldots-s}\}. \qquad (7)$$

Для рассматриваемого примера $P(x)=x^4+x^3+1$, $n=9$, $m=4$, $\delta_3=\delta_4=1$ и связи между выходами и входами формирователя сигнатур согласно (7) имеют вид

$$S_1=X_9\oplus X_6\oplus X_5\oplus X_3\oplus X_1;\ S_3=X_7\oplus X_4\oplus X_3\oplus X_1;$$

$$S_2=X_8\oplus X_5\oplus X_4\oplus X_2;\ S_4=X_6\oplus X_3\oplus X_2.$$

Таким образом, задача синтеза формирователей сигнатур параллельного типа сводится к построению комбинационного узла свертки пирамидального типа, число ступеней (а следовательно, время выполнения операции формирования сигнатур) которого зависит от соотношения между n и m, т. е. определяется требуемой степенью достоверности сигнатурного анализа.

Контроль вычитающих счетчиков. В случае вычитающего счетчика с учетом суперпозиции (2) имеем $a-1=a+(-1)=a\oplus\oplus(-1)\oplus\hat{H}[a+(-1)]$ (8) и задача контроля предсказанием сигнатур сводится к задаче контроля суммирующего счетчика с той разницей, что второе слагаемое (—1) должно быть представлено в виде, например, дополнительного кода. При этом знаковый разряд числа (—1), представленного в дополнительном коде, из операции сложения исключается, так как всегда старое содержимое вычитающего счетчика $a_{i-1}\geqslant 1$.

По аналогии с (4) для (8) имеем

$$\operatorname{sig} a_i=\operatorname{sig} a_{i-1}\oplus\operatorname{sig} d\oplus\operatorname{sig}\hat{H}(a_{i-1}+d),\tag{9}$$

где $d=[11\ldots 11]_n$ — константа разрядной сетки счетчика; $\hat{H}(a_{i-1}+d)$ — значение n младших разрядов взаимной полиномиальной характеристики $H(a_{i-1}+d)$.

В случае, если двоичный счетчик используется для формирования последовательного ряда чисел, в котором каждое последующее число меньше предыдущего на некоторую величину c, то дополнительный код мантиссы c есть

$$c_{\text{доп}}=c\oplus d\oplus f\oplus\hat{H}[(c\oplus d)+f];\tag{10}$$

$$a_i=a_{i-1}\oplus c\oplus d\oplus f\oplus\hat{H}[(c\oplus d)+f]\oplus$$

$$\oplus\hat{H}\{a_{i-1}+[c\oplus d\oplus f\oplus\hat{H}[(c\oplus d)+f]]\}.\tag{11}$$

Поскольку $c_{\text{доп}}=\text{const}=p$, то, переходя от чисел к их сигнатурам, получаем правило предсказания сигнатур результата вычитающего счетчика

$$\operatorname{sig} a_i=\operatorname{sig} a_{i-1}\oplus\operatorname{sig} p\oplus\operatorname{sig}\hat{H}(a_{i-1}+p).\tag{12}$$

Из сравнения (4) и (9) следует, что правила предсказания сигнатур для суммирующего и вычитающего счетчиков с точностью до константы совпадают. Это позволяет объединить эти правила с целью получения правил предсказания сигнатур результата реверсивного счетчика. После объединения имеем

$$\operatorname{sig} a_i = \operatorname{sig} a_{i-1} \oplus \operatorname{sig}(rf \vee \overline{rd}) \ominus s \quad \hat{H}[a_{i-1} + (rf \vee \overline{rd})], \qquad (13)$$

$$r = \begin{cases} 1 \text{ — операция сложения;} \\ 0 \text{ — операция вычитания.} \end{cases}$$

Контроль сдвигающих регистров. Существует несколько реализаций сдвигающих регистров. Рассмотрим основные из них.

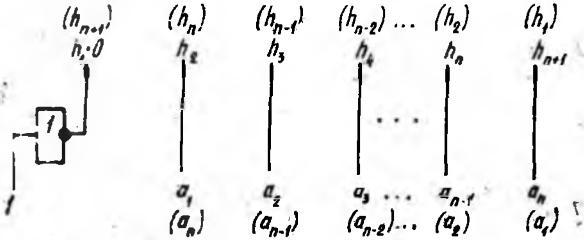

Рис. 3

1. Сдвигающий регистр влево (в сторону старших разрядов) без потери информации. Поскольку сдвиг операнда a влево на один разряд равноценен увеличению его значения вдвое, то для каждого i-го такта сдвига справедливо

$$\overleftarrow{a}_i = \overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1} = \hat{H}(\overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1}) \qquad (14)$$

и правило предсказания сигнатур имеет вид

$$\operatorname{sig} \overleftarrow{a}_i = \operatorname{sig} \hat{H}(\overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1}). \qquad (15)$$

Из (15) легко заметить, что в качестве формирователя характеристики $H(\overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1})$ может быть использована комбинационная схема рис. 1, которая для данного случая упрощается и имеет вид рис. 3.

2. Сдвигающий регистр вправо (в сторону младших разрядов) без потери информации. Сдвиг операнда a вправо на один разряд соответствует уменьшению его значения вдвое. Поэтому для каждого i-го такта сдвига справедливо

$$\overrightarrow{a}_i = \overrightarrow{a}_{i+1} + \overrightarrow{a}_{i+1} = \hat{H}(\overrightarrow{a}_{i+1} + \overrightarrow{a}_{i+1}) = \overrightarrow{a}_{-1} - \overrightarrow{a}_i. \qquad (16)$$

С учетом соотношения (10) для (19) имеем

$$\overrightarrow{a}_{i-1} - \overrightarrow{a}_i = \overrightarrow{a}_{i-1} \oplus \overrightarrow{a}_i \oplus d \oplus f \oplus \hat{H}[(\overrightarrow{a}_i \oplus d) + f] \oplus$$

$$\oplus \hat{H}\{\overrightarrow{a}_{i-1} + [\overrightarrow{a}_i \oplus d \oplus f \oplus \hat{H}[(\overrightarrow{a}_i \oplus d) + f]]\}. \qquad (17)$$

Введем следующие понятия: транспонированный операнд $a^{т}$ — если операнд a описывается полиномом $a(x) = a_n x^n +$

$+a_{n-1}x^{n-1}+\ldots+a_1x$, то соответствующий ему $a^{\text{т}}$ описывается полиномом $a^{\text{т}}(x)=a_1x^n+a_2x^{n-1}+\ldots+a_nx$; транспонированный операнд $a^{\text{т}}$ относительно операнда b — если операнд b описывается полиномом $b(x)=b_{n-1}x^{n-1}+b_{n-2}x^{n-2}+\ldots+b_1x+b_0$, то $a^{\text{т}}$ относительно b обозначим как $a^{\text{т}\to b}$ и $a^{\text{т}\to b}=a_1x^{n-1}+\ldots+a_{n-1}x+a_n$. Тогда правая часть равенства (17) с учетом данных понятий есть транспонированная взаимная полиномиальная характеристика транспонированных операндов $\vec{a}_{i-1}$ относительно $\vec{a}_i$, т. е.

$$\vec{a}_{i-1}-\vec{a}_i=\widehat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}+\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}). \tag{18}$$

Таким образом, для (16) имеем

$$\vec{a}_i=\widehat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}+\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i})=\hat{H}(\vec{a}_{i+1}+\vec{a}_{i+1}). \tag{19}$$

Переходя от чисел к их сигнатурам, получаем правило предсказания сигнатур результата сдвига в сторону младших разрядов

$$\operatorname{sig}\vec{a}_i=\operatorname{sig}\widehat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}+\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}). \tag{20}$$

Из (20) легко заметить, что в качестве формирователя характеристики $H^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}+\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i})$ может быть использована комбинационная схема рис. 3 (результаты транспонирования показаны в скобках).

3. Сдвигающий регистр влево с потерей информации. Для каждого i-го такта сдвига справедливо

$$\overset{\text{п}\leftarrow}{a_i}=\overset{\text{п}\leftarrow}{a_{i-1}}+\overset{\text{п}\leftarrow}{a_{i-1}}-\overset{\text{п}\leftarrow}{a}_{(i-1)_n}2k, \tag{21}$$

где $k=[100\ \ldots\ 00]_n$ — константа разрядной сетки регистра; $\overset{\leftarrow}{a}_{(i-1)_n}$ — значение старшего (крайнего левого) разряда старого содержимого регистра.

Используя представление мантиссы числа $(-k)$ в дополнительном коде, имеем

$$\begin{gathered}\overset{\text{п}\leftarrow}{a_{i-1}}-k=\overset{\text{п}\leftarrow}{a}_{-1}\oplus k\oplus d\oplus f\oplus\hat{H}[(k\oplus d)+f)\oplus\\ \oplus\hat{H}\{\overset{\text{п}\leftarrow}{a_{i-1}}+[k\oplus d\oplus f\oplus\hat{H}[(k\oplus d)+f]]\}=\\ =\overset{\text{п}\leftarrow}{a_{i-1}}\oplus k\oplus\hat{H}(\overset{\text{п}\leftarrow}{a_{i-1}}+k)=\overset{\leftarrow}{a_{i-1}}\oplus k.\end{gathered} \tag{22}$$

Тогда

$$\overset{\text{п}\leftarrow}{a_i}=\widehat{H}[(\overset{\text{п}\leftarrow}{a_{i-1}}\oplus\overset{\text{п}\leftarrow}{a}_{(i-1)_n}k)+(\overset{\text{п}\leftarrow}{a_{i-1}}\oplus\overset{\text{п}\leftarrow}{a}_{(i-1)_n}k)]=\hat{H}(\overset{\text{п}\leftarrow}{a_{i-1}}+\overset{\text{п}\leftarrow}{a_{i-1}}) \tag{23}$$

и, следовательно, правило предсказания сигнатур на каждом i-м такте сдвига будет

$$\operatorname{sig} \overset{\text{п}\leftarrow}{a_i} = \operatorname{sig} \hat{H}(\overset{\text{п}\leftarrow}{a}_{i-1} + \overset{\text{п}\leftarrow}{a}_{i-1}). \tag{24}$$

4. Сдвигающий регистр вправо с потерей информации. Для каждого i-го такта сдвига справедливо

$$\overset{\leftarrow\text{п}}{a_i} = \vec{a}_{i+1} + \vec{a}_{i+1}. \tag{25}$$

Тогда на основании (16) и (19)

$$\vec{a}_i^{\text{п}} = \hat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{п}\text{т}\to\vec{a}_i^{\text{п}}} + \vec{a}_{i-1}^{\,\text{п}\text{т}\to\vec{a}_i^{\text{п}}}). \tag{26}$$

и правило предсказания сигнатур определяется равенством

$$\operatorname{sig} \overset{\to\text{п}}{a_i} = \operatorname{sig} \hat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{п}\text{т}\to\vec{a}_i^{\text{п}}} + \vec{a}_{i-1}^{\,\text{п}\text{т}\to\vec{a}_i^{\text{п}}}). \tag{27}$$

5. Сдвигающий регистр влево с циклическим переносом из старшего разряда в младший. Для данного регистра справедливо

$$\overleftarrow{a}_i = \overset{\text{п}\leftarrow}{a_i} + \overleftarrow{a}_{(i-1)_n} f. \tag{28}$$

С учетом (23) имеем

$$\overleftarrow{a}_i = \hat{H}(\overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1}) \oplus \overleftarrow{a}_{(i-1)_n}\{f \oplus \hat{H}[\hat{H}(\overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1}) + f]\} =$$

$$= \hat{H}(\overleftarrow{a}_{i-1} + \overleftarrow{a}_{i-1}) \oplus \overleftarrow{a}_{(i-1)_n} f. \tag{29}$$

Таким образом, правило предсказания сигнатур имеет вид

$$\operatorname{sig} \overleftarrow{a}_i = \operatorname{sig} \hat{H}(\overleftarrow{a}_{i-1} \oplus \overleftarrow{a}_{i-1}) \oplus \overleftarrow{a}_{(i-1)_n} \operatorname{sig} f. \tag{30}$$

6. Сдвигающий регистр вправо с циклическим переносом из младшего разряда в старший. При данном виде сдвига i-й результат равен

$$\vec{a}_i = \overset{\to\text{п}}{a_i} + \overset{\to\text{п}}{a}_{(i-1)_0} k, \tag{31}$$

где $\vec{a}^{\text{п}}_{(i-1)_0}$ — значение младшего (крайнего правого) разряда старого содержимого регистра.

С учетом (26) имеем

$$\vec{a}_i = \hat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i} + \vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}) \oplus \vec{a}_{(i-1)_0}\{k \oplus \hat{H}[\hat{H}^{\text{т}}[(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i} + \vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i})] + k]\} =$$

$$= \hat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i} + \vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}) \oplus \vec{a}_{(i-1)_0} k. \tag{32}$$

Тогда правило предсказания сигнатуры результата сдвига представим как

$$\operatorname{sig} \vec{a}_i = \operatorname{sig} \hat{H}^{\text{т}}(\vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i} + \vec{a}_{i-1}^{\,\text{т}\to\vec{a}_i}) \oplus \vec{a}_{(i-1)_0} \operatorname{sig} k. \tag{33}$$

Необходимо отметить, что высокое быстродействие контроля последовательностных схем по методу предсказания сигнатур достигается за счет наличия принципиальной возможности реализации узла формирования предсказываемых сигнатур в виде некоторой комбинационной схемы без памяти. Из анализа правил (4)—(5), (9), (12), (15), (20), (24), (27), (30) и (33) следует, что величина задержки узла формирования контрольной характеристики определяется соотношением между разрядностью контролируемой последовательностной схемы и требуемой разрядностью сигнатур, т. е. устанавливаемой для данного объекта контроля достоверностью сигнатурного анализа (достоверностью преобразования n-разрядного параллельного кода старого содержимого a_{i-1} в параллельный m-разрядный код сигнатуры предсказываемого нового содержимого $\mathrm{sig}\, a_i$).

Из сопоставления группы правил (4), (5), (9), (12) с группой правил (15), (20), (24), (27), (30), (33) видно, что основу их реализации составляют одинаковые типовые комбинационные схемы: n — входовой формирователь взаимной полиномиальной характеристики с n выходами, n—входовой формирователь сигнатур параллельного типа с $m(m<n)$ выходами и двухвходовой сумматор по модулю два. Последнее является следствием используемой методики синтеза правил предсказания результата, когда зависимость между старым и новым результатом устанавливается в виде формальной арифметической суммы.

Список литературы: 1. *Волков А. Ф., Ведешенков В. А., Семенов Г. Б.* Проблемы построения отказоустойчивых вычислительных систем//Измерения, контроль, автоматизация. 1981. № 2. С. 47—52. 2. *Селлерс Ф.* Методы обнаружения ошибок в работе ЭЦВМ. М., 1972. 320 с. 2. *Тупкало В. Н.* Использование сигнатур при контроле операций ЭВМ//АСУ и приборы автоматики. 1989. Вып. 89. С. 108—116.

Поступила в редколлегию 12.06.89