

УДК 681.326.7

М. Ю. ЛОСЕВ, канд. техн. наук, А. Н. РЫСОВАНЫЙ

**СИНТЕЗ ГРУППОВОГО МНОГОКАНАЛЬНОГО СИГНАТУРНОГО
АНАЛИЗАТОРА**

В настоящее время большое количество работ посвящено вопросам построения, оценке эффективности функционирования и применения сигнатурных анализаторов при контроле и диагностике

цифровых схем. Существенным недостатком разработанных сигнатурных анализаторов является то, что во время обработки реакции на тест по группам длина каждой группы должна быть строго фиксирована и всегда равна какой-либо наперед заданной длине — чаще всего количеству входов анализатора. Это обстоятельство накладывает значительные ограничения на использование многоканальных устройств при контроле и диагностике цифровых узлов с различным количеством выходов. Поэтому создание сигнатурных анализаторов, позволяющих без предварительных изменений схемы контролировать цифровые узлы с различным количеством выходов, весьма актуально.

Известно, что одноканальные сигнатурные анализаторы представляют собой сдвигающие регистры (фильтры Хаффмена) с обратными связями с встроенными (рис. 1, а) или с вынесенными (рис. 1, б) сумматорами по модулю два. Рассмотрим математическую модель функционирования данных устройств. При этом предположим, что анализируется последовательность длины n с помощью регистра сдвига, содержащего r элементов.

Пусть текущее состояние регистра характеризуется вектором $B = |b_1, b_2, \dots, b_i, \dots, b_r|$, а последующее — вектором $B' = |b'_1, b'_2, \dots, b'_i, \dots, b'_r|$, где i — номер элемента регистра, а b_i — состояние i -го элемента. В соответствии со схемой анализатора (рис. 1) последующее состояние каждого элемента регистра зависит от текущего состояния других триггеров и определяется по формуле

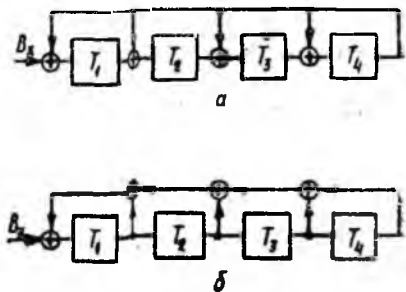


Рис. 1

$$b'_i = \sum_{j=1}^r \oplus a_j b_j, \quad (1)$$

где $a_j \in \{0, 1\}$ — коэффициенты, определяющие отсутствие или наличие соединения с выходом j -го элемента.

Эту взаимосвязь элементов регистра можно записать в виде матрицы

$$S = \begin{pmatrix} a_{11} & a_{12} & \dots & a_{1r} \\ a_{21} & a_{22} & \dots & a_{2r} \\ \vdots & \vdots & \ddots & \vdots \\ a_{r1} & a_{r2} & \dots & a_{rr} \end{pmatrix}, \quad (2)$$

в которой элементы j -й строки характеризуют связь j -го триггера с другими триггерами регистра. Для анализаторов со встроенными

и вынесенными сумматорами матрица S будет иметь соответственно следующий вид:

$$S = \begin{vmatrix} 0 & 0 & \dots & a_{1r} \\ 1 & 0 & \dots & a_{2r} \\ 0 & 1 & \dots & a_{3r} \\ 0 & 0 & \dots & a_{4r} \\ \vdots & \vdots & & \vdots \\ 0 & 0 & \dots & a_{rr} \end{vmatrix}; \quad S = \begin{vmatrix} a_{11} & a_{12} & \dots & a_{1r-1} & a_{1r} \\ 1 & 0 & \dots & 0 & 0 \\ 0 & 1 & \dots & 0 & 0 \\ 0 & 0 & \dots & 0 & 0 \\ \vdots & \vdots & & \vdots & \vdots \\ 0 & 0 & \dots & 1 & 0 \end{vmatrix}.$$

При наличии такта вектор последующего состояния регистра определяется через предыдущее состояние с помощью выражения $B_k^T = SB_{k-1}^T$ (3), где T — символ транспонирования; k — текущий номер такта. В результате состояние регистра через k тактов $B_k^T = S^{k-1}B_1^T$ (4).

Поскольку матрица S характеризует изменение состояния регистра от такта к такту назовем ее матрицей перехода. Предположим, что на вход регистра поступает один разряд кодовой комбинации $\alpha_n = \{1/0\}$ (принимая значения 0 или 1). Поскольку запись производится в первый триггер регистра, то его состояние может быть записано в виде вектора

$$B_1 = \begin{vmatrix} 1 \\ 0 \\ \vdots \\ 0 \end{vmatrix} \alpha_n.$$

В соответствии с (4) после k тактов сдвига состояние регистра будет определяться по формуле $B_k^T = S^{k-1}h\alpha_n$ (5), где $h^T = |100 \dots 0|$.

Если на вход регистра поступает последовательность из n разрядов, причем разряд α_n поступает первым, то вследствие линейности операций, выполняемых в регистре, будет справедливо выражение $B_k^T = \sum_{i=1}^n \oplus S^{k-1}h\alpha_i$ (6).

Выражение (6) можно записать в виде

$$B_k^T = |h_1 h_2 \dots h_n| \begin{vmatrix} \alpha_1 \\ \alpha_2 \\ \vdots \\ \alpha_n \end{vmatrix} = HL, \quad (7)$$

где $h_k = S^{k-n}$; H — проверочная матрица; L — вектор входной последовательности длины n .

Выражения (6) или (7) описывают состояния регистра после поступления на его вход n -разрядной кодовой комбинации. При

этом независимо от того, как вводится комбинация: последовательным, параллельным или последовательно-параллельным кодом, состояние регистра через определенное число тактов должно соответствовать выражению (7). На основе формул (3), (7) можно показать соответствие между сигнатурами для анализаторов, составленными и вынесенными сумматорами [1]. Предположим, что комбинация вводится по группам, содержащим k_1 разрядов. Перед вводом следующей группы в регистре осуществляется сдвиг на i_1 тактов. После введения всей комбинации первая группа символов будет сдвинута на $i_1(\gamma - 1)$ тактов, где γ — число групп ($\gamma = n/k_1$). В результате для получения сигнатуры, описываемой выражением (6), каждый v -й разряд должен подвергнуться предварительной обработке в соответствии с формулой

$$G = S^{n-i_1(\gamma-v)-vh_1},$$

где v — номер вводимого разряда, начиная с n -го; v — текущий номер группы. Таким образом, при вводе v -й группы регистр будет принимать состояние, определяемое выражением

$$F = \sum_{v=1}^{\gamma} \oplus \sum_{l=1}^{k_1} \oplus \alpha_{n-k_1(v-1)-l+1} S^{n-i_1(\gamma-v)-k_1(v-1)-lh_1}, \quad (8)$$

где l — текущий номер разряда в группе.

Основываясь на выражениях (7) и (8), можно синтезировать многоканальные анализаторы, обеспечивающие те же преобразования, что и одноканальный анализатор за заданное количество тактов. Причем величина k_1 может изменяться от такта к такту.

Рассмотрим алгоритм синтеза многоканального сигнатурного анализатора.

1. Выбирается количество входов анализатора. При этом, если синтезируется однотактовое устройство, то количество входов равно n , если анализ необходимо осуществлять за несколько тактов, то количество входов будет зависеть от количества выходов проверяемого устройства m [2].

2. Выбирается структура анализатора (вид обратных связей в соответствии с рис. 1, а или рис. 1, б и порождающий полином, определяющий наличие обратных связей с триггеров регистра [3]).

3. В соответствии с (2) формируется матрица перехода S .

4. Определяется проверочная матрица H размерностью $r \times V$, где V — количество входов многоканального сигнатурного анализатора, по формуле

$$H = |h_k|, \quad h_k = S^{k-1}h, \quad k = \overline{1, V}. \quad (9)$$

5. Строится функциональная схема однотактного сигнатурного анализатора на V входов по следующему правилу:

— выход каждого i -го ($i = \overline{1, r}$) элемента из группы сумматоров по модулю 2 подключается к входу соответствующего ему триггера;

— каждый k -й ($k=1, V$) вход анализатора подключается к входу каждого из тех сумматоров, номера которых совпадают с номерами единичных элементов k -го столбца матрицы H .

6. Строится функциональная схема многотактового многоканального сигнатурного анализатора на основе сдвигающего регистра с обратными связями (в соответствии со схемой одноканального анализатора).

В качестве примера рассмотрим синтез двенадцатиканального сигнатурного анализатора, имеющего конфигурацию, соответствующую анализатору, представленному на рис. 1, б, с порождающим полиномом $P(x) = x^4 + x^3 + 1$.

В соответствии с порождающим полиномом или схемой одноканального анализатора определим различные степени матрицы перехода S :

$$S = \begin{vmatrix} 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{vmatrix}, \quad S^2 = \begin{vmatrix} 0 & 1 & 1 & 0 \\ 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \end{vmatrix}, \quad S^3 = \begin{vmatrix} 1 & 1 & 0 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 \end{vmatrix}, \quad S^4 = \begin{vmatrix} 1 & 0 & 1 & 1 \\ 1 & 1 & 0 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 0 & 1 & 1 \end{vmatrix};$$

$$S^5 = \begin{vmatrix} 0 & 1 & 0 & 1 \\ 1 & 0 & 1 & 1 \\ 1 & 1 & 0 & 0 \\ 0 & 1 & 1 & 0 \end{vmatrix}, \quad S^6 = \begin{vmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 0 & 1 & 1 \\ 1 & 1 & 0 & 0 \end{vmatrix}, \quad S^7 = \begin{vmatrix} 0 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 1 & 0 & 1 & 1 \end{vmatrix}, \quad S^8 = \begin{vmatrix} 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 \end{vmatrix},$$

$$S^9 = \begin{vmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 \end{vmatrix}, \quad S^{10} = \begin{vmatrix} 1 & 1 & 0 & 1 \\ 1 & 1 & 1 & 1 \\ 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 1 \end{vmatrix}, \quad S^{12} = \begin{vmatrix} 1 & 0 & 0 & 1 \\ 1 & 1 & 0 & 1 \\ 1 & 1 & 1 & 1 \\ 1 & 1 & 1 & 0 \end{vmatrix}.$$

По формуле (9) определим значение элементов проверочной матрицы:

$$H = \begin{vmatrix} 1 & 0 & 0 & 1 & 1 & 0 & 1 & 0 & 1 & 1 & 1 & 1 \\ 0 & 1 & 0 & 0 & 1 & 1 & 0 & 1 & 0 & 1 & 1 & 1 \\ 0 & 0 & 1 & 0 & 0 & 1 & 1 & 0 & 1 & 0 & 1 & 1 \\ 0 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 0 & 1 & 0 & 1 \end{vmatrix}.$$

На рис. 2 приведена функциональная схема двенадцатиразрядного сигнатурного анализатора, построенная в соответствии с проверочной матрицей H и указанным выше алгоритмом (выходы и цепи синхронизации анализатора условно не показаны).

Многоканальный сигнатурный анализатор, представленный на рис. 2, может работать как одноканальное устройство, осуществляющее преобразование кодовой комбинации длиной в 12 разрядов за один такт или как многотактное устройство, осуществляющее преобразование кодовой комбинации любой длины за определенное число тактов.

В табл. 1 приведен пример преобразования 12-разрядной последовательности в одноканальном анализаторе с порождающим многочленом $f(x) = x^4 + x^3 + 1$. В табл. 2 рассмотрен пример преобразования той же последовательности за один такт в многоканальном анализаторе. При этом сигнатура получается путем суммирования

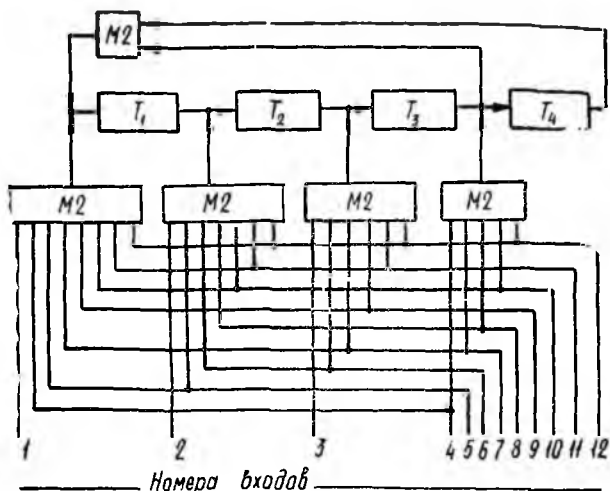


Рис. 2

Таблица 1

Состояние триггеров	Входная последовательность
	1 1 0 1 0 0 1 0 1 1 0 1
T_1	1 1 0 0 0 1 1 0 0 1 1 1
T_2	1 1 0 0 0 1 1 0 0 1 1 1
T_3	1 1 0 0 0 1 1 0 0 1 1 1
T_4	1 1 0 0 0 1 1 0 0 1 1 1

Таблица 2

Состояние триггеров	Входная последовательность	Сигнатура
	1 0 1 1 0 1 0 0 1 0 1 1	
T_1	1 0 1 0 1 1 1 1	1
T_2	0 0 0 1 0 1 1 1	1
T_3	0 1 0 1 1 1 1 1	1
T_4	0 0 1 0 0 0 1 1	0

столбцов проверочной матрицы, соответствующих номерам входов устройства, на которые подаются единичные сигналы. В табл. 3 приведен пример функционирования анализатора при вводе 12-разрядной последовательности по группам (по группам $k_1=2$ в соответствии с (8)). Следует отметить, что при вводе очередной группы кодовая комбинация, зафиксированная на триггерах, сдвигается на один такт. Поэтому старший разряд очередной группы будет подаваться на тот вход, на который был подан младший разряд предыдущей группы. Исходя из выражения (8) разряды первой группы подаются соответственно на 7-й и 6-й входы.

Исходя из функционирования устройства очевидно, что на его основе легко может быть построен перестраиваемый анализатор, работающий в различных режимах (одноканальном, многоканальном одноканальном и многоканальном режиме) [2]. В процессе преобразования входной последовательности по группам задействованы не все входы анализатора, что, в свою очередь, влияет на его быстродействие. Этот недостаток может быть легко устранен путем введения дополнительных преобразований, аналогичных (8) [4].

Таблица 3

Состояние триггеров	Входная последовательность	Номер такта
	1 1	1
	0 1	2
	0 0	4
	1 0	4
	1 1	5
	0 1	6
T_1	1 0 1 0 1 1	
T_2	1 0 0 1 1 1	
T_3	0 1 0 0 0 1	
T_4	1 0 1 1 0 0	

Сравнительная оценка аппаратных затрат на реализацию анализатора, построенного по предлагаемой методике и на реализацию известных сигнатурных анализаторов показывает, что аппаратные затраты в первом и во втором случае соизмеримы [4].

Предлагаемая методика и синтезированные на его основе многоканальные сигнатурные анализаторы могут быть использованы не только для целей контроля. При условии применения соответствующих алгоритмов они позво-

ляют классифицировать и локализовать неисправности при наличии как однократных, так и многократных ошибок с точностью до выхода исследуемой схемы.

Список литературы: 1. Новик Г. Х. О достоверности сигнатурного анализа // Автоматика и телемеханика. 1982. № 5. С. 110—118. 2. Рысованый А. Н. Функциональная диагностика и надежность комплекса средств автоматизации // Моделирование, оценка эффективности АСУ и линий радиосвязи. 1989. Вып. 3, Ч. 3. С. 88—94. 3. Ярмолик В. Н. Контроль и диагностика цифровых узлов ЭВМ. М., 1988. 240 с. 4. Лосев М. Ю., Федоров А. И., Янов В. В. К вопросу о диагностике неисправностей микропроцессорных систем с помощью сигнатурного анализа // Повышение эффективности авиацион. радиоэлектрон. систем. 1988. Вып. 2. С. 98—107.

Поступила в редколлегию 16.01.90