

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ

ХАРЬКОВСКИЙ НАЦИОНАЛЬНЫЙ
УНИВЕРСИТЕТ РАДИОЭЛЕКТРОНИКИ

ISSN 0135-1710

АВТОМАТИЗИРОВАННЫЕ СИСТЕМЫ УПРАВЛЕНИЯ И ПРИБОРЫ АВТОМАТИКИ

**Всеукраинский межведомственный
научно-технический сборник**

Основан в 1965 г.

Выпуск 168

Харьков
2014

В сборнике представлены результаты исследований, касающихся компьютерной инженерии, управления, технической диагностики, автоматизации проектирования, оптимизированного использования компьютерных сетей и создания интеллектуальных экспертных систем. Предложены новые подходы, алгоритмы и их программная реализация в области автоматического управления сложными системами, оригинальные информационные технологии в науке, образовании, медицине.

Для преподавателей университетов, научных работников, специалистов, аспирантов.

У збірнику наведено результати досліджень, що стосуються комп'ютерної інженерії, управління, технічної діагностики, автоматизації проектування, оптимізованого використання комп'ютерних мереж і створення інтелектуальних експертних систем. Запропоновано нові підходи, алгоритми та їх програмна реалізація в області автоматичного управління складними системами, оригінальні інформаційні технології в науці, освіті, медицині.

Для викладачів університетів, науковців, фахівців, аспірантів.

Редакционная коллегия:

В.В. Семенец, д-р техн. наук, проф. (гл. ред.); *М.Ф. Бондаренко*, д-р техн. наук, проф.; *И.Д. Горбенко*, д-р техн. наук, проф.; *Е.П. Пуятин*, д-р техн. наук, проф.; *В.П. Тарасенко*, д-р техн. наук, проф.; *Г.И. Загарий*, д-р техн. наук, проф.; *Г.Ф. Кривуля*, д-р техн. наук, проф.; *Чумаченко С.В.*, д-р техн. наук, проф.; *В.А. Филатов*, д-р техн. наук, проф.; *Е.В. Бодянский*, д-р техн. наук, проф.; *Э.Г. Петров*, д-р техн. наук, проф.; *В.Ф. Шостак*, д-р техн. наук, проф.; *В.М. Левыкин*, д-р техн. наук, проф.; *Е.И. Литвинова*, д-р техн. наук, проф.; *В.И. Хаханов*, д-р техн. наук, проф. (отв. ред.).

Свидетельство о государственной регистрации
печатного средства массовой информации

КВ № 12073-944ПР от 07.12.2006 г.

Адрес редакционной коллегии: Украина, 61166, Харьков, просп. Ленина, 14, Харьковский национальный университет радиоэлектроники, комн. 321, тел. 70-21-326

© Харківський національний університет
радіоелектроніки, 2014

СОДЕРЖАНИЕ

БАРАННИК Д.В., БЕКИРОВ А.Э. КОНЦЕПЦИЯ СТРУКТУРНОГО СТЕГАНОГРАФИЧЕСКОГО КОДИРОВАНИЯ С МАСКИРОВАНИЕМ.....	4
ЛЕВЫКИН В.М., ВОРОНИН А.А., ГАРЯЧЕВСКАЯ И.В. РАЗРАБОТКА МОДЕЛИ КОНСТРУКТОРА WEB ФОРМ “ALVOR FORM BUILDER” И ЕЁ РЕАЛИЗАЦИЯ.....	11
ГАЛУШКА И.Н., ЩЕРБАК С.С. ОЦЕНКА ЭФФЕКТИВНОСТИ ИНТЕГРАЦИОННЫХ РЕШЕНИЙ НА ОСНОВЕ ХРАНИЛИЩ ТРИПЛЕТОВ.....	18
ЛУГОВОЙ А.В., ПРИТЧИН А.С. УСОВЕРШЕНСТВОВАНИЕ МАТЕМАТИЧЕСКОЙ МОДЕЛИ РАСПРЕДЕЛЕНИЯ ЛЕГИРУЮЩЕЙ ПРИМЕСИ В ПРОЦЕССЕ ВЫРАЩИВАНИЯ СЛИТКОВ КРЕМНИЯ.....	24
ОКСАНИЧ А.П., КОГДАСЬ М.Г., АНДРОСЮК М.С. ИССЛЕДОВАНИЕ СТРУКТУРНЫХ И ОПТИЧЕСКИХ ХАРАКТЕРИСТИК СЛИТКОВ ПОЛУИЗОЛИРУЮЩЕГО GaAs БОЛЬШОГО ДИАМЕТРА.....	30
МОСКАЛЕНКО В.В., РЫЖОВА А.С. ИНТЕЛЛЕКТУАЛЬНАЯ СИСТЕМА ПОДДЕРЖКИ ПРИНЯТИЯ РЕШЕНИЙ С ОПТИМИЗАЦИЕЙ ПРОСТРАНСТВЕННО-ВРЕМЕННЫХ ПАРАМЕТРОВ ФУНКЦИОНИРОВАНИЯ.....	36
ШКИЛЬ А.С., ФАСТОВЕЦ Г.П., СЕРОКУРОВА А.С. АВТОМАТИЗАЦИЯ ПОИСКА ОШИБОК ПРОЕКТИРОВАНИЯ В HDL-МОДЕЛЯХ КОНЕЧНЫХ АВТОМАТОВ.....	43
БАБЕНКО В.Г., ЗАЖОМА В.М., НЕСТЕРЕНКО О.Б. МЕТОД ВБУДОВУВАННЯ СТЕГОПОВІДОМЛЕННЯ НА ОСНОВІ КЛЮЧОВОГО ЕЛЕМЕНТА.....	53
КОНАХОВИЧ Г.Ф. ОЦЕНКА ЭФФЕКТИВНОСТИ МЕТОДОВ СТЕГАНОГРАФИЧЕСКОГО ВСТРАИВАНИЯ ИНФОРМАЦИИ В СПЕКТРАЛЬНУЮ ОБЛАСТЬ ИЗОБРАЖЕНИЙ.....	59
ХАХАНОВ В.И., ОБРИЗАН В.И., ЗАЙЧЕНКО С.А., ХАХАНОВ И.В. MQT-АВТОМАТ ДЛЯ АНАЛИЗА БОЛЬШИХ ДАННЫХ.....	64
РЕФЕРАТИ	73
ПРАВИЛА ОФОРМЛЕНИЯ РУКОПИСЕЙ ДЛЯ АВТОРОВ НАУЧНО-ТЕХНИЧЕСКОГО СБОРНИКА	77

MQT-АВТОМАТ ДЛЯ АНАЛИЗА БОЛЬШИХ ДАННЫХ

Предлагается новый подход векторно-логической обработки больших данных с полным исключением арифметических операций, влияющих на быстродействие и аппаратную сложность, который может быть эффективно реализован как на основе использования современных мультипроцессорных цифровых систем на кристаллах, так и с помощью виртуальных параллельных процессоров, функционирующих под эгидой киберфизических систем или облачных сервисов-фильтров. Предлагается модель вычислительного дискретного автомата, которая характеризуется транзакционным взаимодействием компонентов памяти, исполняющих роль комбинационных и последовательностных элементов, реализованных в форме кубитных или «квантовых» примитивов, необходимых для создания параллельных виртуальных компьютеров и облачно-ориентированных процессоров.

1. Введение

Прорывными системо-образующими дизрапторами для инвестиций временных, финансовых и людских ресурсов в ближайшие 8 лет будут: 1) Crowd-sourcing/open-sourcing of hardware development (419240), 2) Changes in educational structure/design (MOOCs) (387777), 3) Virtual/alternative currencies (Bitcoin) (71), 4) Smartphone for payment (216), 5) Cloud computing (20291), 6) Robots as source of labor (281), 7) Nonvolatile memory influencing big data accessibility and portability (2308), 8) Quantum/nondeterministic computing (7653), 9) 3D printing (1335), 10) Green computing (5827), 11) New user interfaces (Siri, Kinect) (11051).

Гармония предполагает создание кибер-интеллекта, который к 2050 году должен позиционироваться как мозг человечества (Humanity Brain); цифровую идентификацию всех физических процессов, объектов и трехмерного пространства с помощью технологий Internet of Things, Smart Everything и Big Data.

При этом можно выделить несколько дифференцирующих принципов, характеризующих Big Data [1-8]. Вместо причинно-следственных связей предлагается использовать доминирование корреляции информационных объектов. Вместо выборки данных (максимум пользы из минимума информации) – полное множество материалов. Вместо хранения данных – инновационно декларируется, что ценность данных заключается в уровне их многократного или массового использования вчера, сегодня и завтра для прогнозирования и/или управления действительностью. Вместо традиционных знаний для понимания прошлого предлагается приобретать способность прогнозировать будущее. Вместо структур данных с жесткими связями – адресная организация физических и виртуальных объектов и процессов. Вместо ручного ввода данных – использование Интернета как входа для киберсистемы: smart everything + internet of everything. Вместо вывода данных за пределы киберпространства – применение в качестве выхода киберсистемы Интернета и управляющих регуляторных воздействий cyber physical systems. Вместо технологий пассивного отображения реального и виртуального мира – киберфизические системы мониторинга и анализа данных для управления физическими и виртуальными процессами. Вместо универсальных и тяжеловесных систем сбора и анализа информации – специализированные виртуальные параллельные мультипроцессоры мониторинга и управления физическими и виртуальными процессами. Вместо хаоса статических данных и знаний в киберпространстве Интернета – постепенная семантическая структуризация динамических потоков больших данных киберфизических процессов и явлений для их эффективного мониторинга, анализа и управления. Вместо неупорядоченных данных, трудных для понимания и использования человеком или киберсистемой – умные, метрически ранжированные информационные структуры, ориентированные на принятие оптимального решения. Вместо обособленного развития реального и виртуального пространств – постепенное создание замкнутой киберфизической экосистемы планеты для совместного гармонического развития реального и виртуального миров. В дополнение к дифференцирующей метрике big data можно еще добавить совсем не уникальную характеристику VVVV: volume – большая размерность данных;

velocity – высокое быстродействие предоставления сервиса; variety – мощная пространственно-временная семантика и онтология данных; veracity – высокая валидность и точность полезной информации.

Цель исследования – проектирование виртуальных компьютеров и повышение процессов моделирования за счет использования кубитных структур данных.

Задача - разработка автоматной MQT-модели описания цифровых функциональностей.

2. Автоматная MQT-модель описания цифровых функциональностей

Модельная схемотехника, не привязанная непосредственно к транзисторам, может быть представлена графовыми структурами, в которых каждая вершина отождествляется с функциональным преобразованием, задаваемым кубитным Q-вектором. Тогда дуга определяет взаимосвязи между функциональными кубитными Q-покрытиями, а также входные и выходные переменные. Реализация таких структур связана с ячейками памяти (LUT (Look Up Table) FPGA), которые способны хранить информацию в виде Q-вектора, где каждый бит или разряд имеет свой адрес, отождествляемый с входным словом. Тем не менее, программная реализация таких структур становится конкурентоспособной по быстродействию на рынке проектирования цифровых систем на кристаллах в результате адресной реализации процессов моделирования функциональных примитивов.

Рассмотрим комбинационную структуру (рис. 1), содержащую шесть примитивов и три различных логических элемента. Данной схеме соответствует графовая форма цифровой функциональности, в которой использованы Q-векторы для задания поведения логических примитивов.

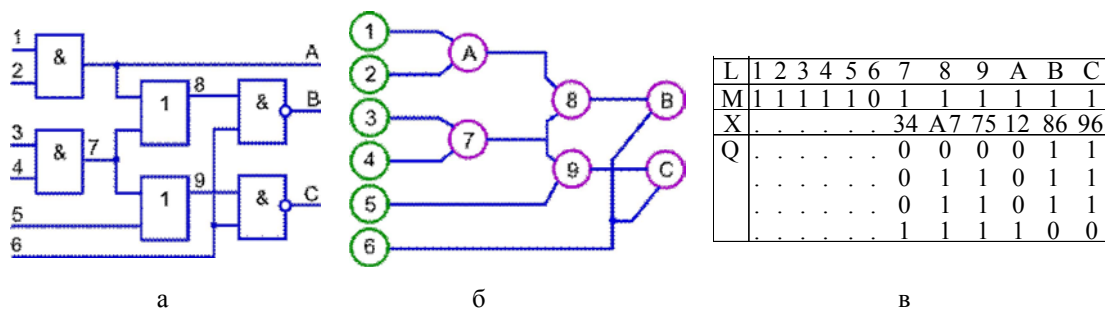


Рис. 1. Три формы описания структуры логических примитивов

Структура, представленная на рис. 1, содержит 12 линий (дуг), нагруженных на квантово-функциональности (1=0001, 7=0111, 14=1110).

Одномерный Q-вектор описания функциональности можно привязать к выходной (внутренней) линии устройства, состояние которой формируется в процессе моделирования рассматриваемого Q-покрытия. Тогда регистровая реализация комбинационного устройства может быть представлена вектором моделирования M, невходные линии которого непосредственно связаны с выходами функциональных элементов. Упорядоченные значения входных переменных задают адрес бита Q-вектора, формирующего состояние рассматриваемой невходной линии (см. рис. 1). Если функциональности описываются одновыходовыми примитивами, то каждый из них можно отождествить или идентифицировать с номером или координатой невходной линии, на которую нагружен данный элемент. Если функциональность многовыходовая, то Q-покрытие представляется матрицей с числом строк, равным числу выходов. Эффект от такого примитива заключается в параллелизме одновременного вычисления состояний нескольких выходов за одно обращение к матрице по текущему адресу.

Данное обстоятельство является существенным аргументом в пользу синтеза обобщенных кубитов для фрагментов цифрового устройства или всей схемы в целях их параллельной обработки в одном временном такте. Близкой к идеальной по компактности и времени обработки структурой данных, где Q-векторы функциональностей и номера входных переменных привязаны к невходным линиям устройства, является таблица, представленная на рис. 1.

Она дает представление о том, какие переменные цифровой схемы являются внешними, сколько функциональных примитивов имеется в структуре, а также какие входы нагруже-

ны на каждый Q-вектор. Достоинством этой таблицы является отсутствие вектора номеров выходов для каждого примитива, но при этом сохраняется необходимость иметь номера входных переменных для формирования адресов, манипулирование которыми есть достаточно времязатратный процесс. Модель функционирования цифровой структуры упрощается до вычисления двух адресов при формировании вектора моделирования

$$M_i = Q_i[M(X_i)]$$

путем исключения сложного адреса выхода примитива в процессе записи состояний выходов в координаты M-вектора.

Иначе, первой выполняется процедура конкатенации состояний битов M-вектора, соответствующих номерам вектора входных переменных X_i . Затем по двоичному вектору сконкатенированных битов, который является адресом, считывается соответствующий бит информации из функционального кубит-вектора Q_i . Считанный из кубита бит заносится в вектор моделирования M по адресу i. M-вектор может иметь координаты с символами X, что дает возможность выполнять троичное моделирование цифровых устройств для решения задач тестирования и верификации. Сказанное выше иллюстрируется следующим аналитическим выражением (k – число входных переменных i-примитива, * – операция конкатенации битов, A – адрес бита Q-вектора):

$$\langle M_i \mid \bar{Q}_i(A) \rangle = \left\langle A \mid \bigotimes_{j=1}^k M(X_{ij}) \right\rangle = \left\langle M \mid X_i \mid \bar{Q}_i \right\rangle.$$

Исходя из характеристического уравнения адресно-автоматной модели цифровой системы можно сделать вывод, что современный (виртуальный) компьютер <MQT> следует представлять как адресную организацию структуры функциональных примитивов памяти без гальванических или проводных связей, на которых определены адресные транзакции данных во времени и пространстве для достижения поставленной цели.

Что касается описания последовательностных примитивов (триггеры, регистры, счетчики), то их модели также можно представлять Q-покрытиями или кубитными векторами, которые имеют псевдопеременные для задания внутреннего состояния. Например, функциональное описание SR-триггера трансформируется в квантовый примитив, заданный Q-покрытием, а затем реализуется на адресуемом элементе памяти FPGA с диаграммами проверки, что представлено на рис. 2.

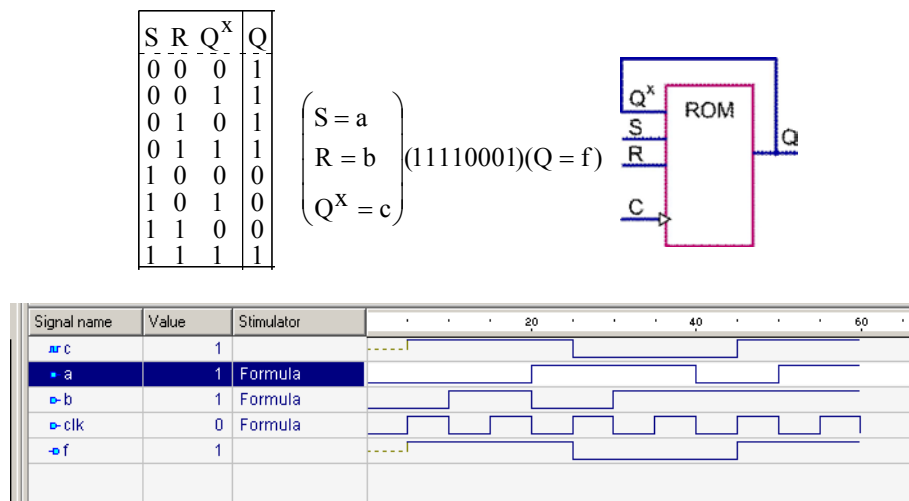


Рис. 2. Реализация SR-триггера на элементе памяти

Таблица истинности триггера может быть представлена в форме вектора выходных состояний $Q(S, R, Q^X) = (11110001)$, который записывается в элемент постоянной памяти, имеющий три адресных входа, сигнал синхронизации, а также обратную связь, которая

соединяет выход элемента памяти с одним адресным входом. HDL-код модели триггера для синтеза и верификации представлен следующим листингом:

```

use IEEE.STD_LOGIC_1164.all;
use IEEE.STD_LOGIC_unsigned.all;
entity model_RS_flip-flop is
port(
a : in STD_LOGIC;
b : in STD_LOGIC;
clk : in STD_LOGIC;
f : out STD_LOGIC
);
end model_RS_psevdo;

architecture model_RS_psevdo of model_RS_psevdo is
constant func: std_logic_vector(0 to 7):= "11110001";
— DV-trigger constant func: std_logic_vector(0 to 7):= "01000111";
signal c: STD_LOGIC;
begin
process(clk)
variable temp:integer;
begin
temp:=conv_integer(a&b&c);
if clk='1' and clk'event then
c <= func(temp);
end if;
end process;
f <= c;
end model_RS_psevdo;

```

HDL-реализация в системе проектирования Active HDL 9.1 (Aldec Inc.), а также результаты верификации синтезированного SR-триггера (см. рис. 2) подтверждают корректность схемотехнического решения.

Другой пример связан с синтезом на элементе постоянной памяти синхронного DV-триггера. Таблица истинности триггера трансформирована в вектор выходных состояний $Q(D, V, Q^X) = (01000111)$, который записывается в элемент памяти, имеющий три адресных входа, сигнал синхронизации, а также обратную связь, которая соединяет выход примитива памяти с одним адресным входом. Все упомянутые компоненты, включая временные диаграммы верификации HDL-кода модели DV-триггера, представлены на рис. 3.

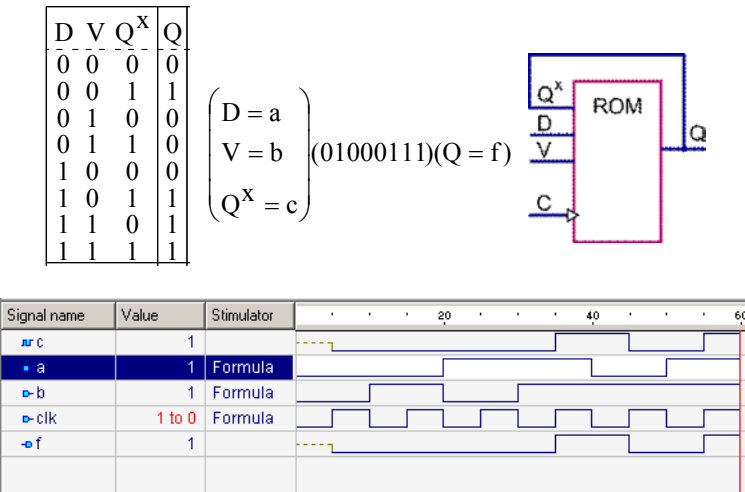


Рис. 3. Реализация DV-триггера на элементе памяти

На рис. 4 изображена схема с триггерами и комбинационной логикой, которая также описана в виде элементов памяти, куда занесены выходные состояния таблицы истинности каждого логического элемента. Структуры данных, необходимые для моделирования циф-

рового устройства, сведены в таблицу, где основными компонентами являются: М – вектор моделирования или состояния занумерованных линий, имеющих в данном случае 5 входных, 6 внутренних и выходных линий, состояния которых подлежат определению; X – вектор номеров входных линий для каждого примитива, необходимых для формирования адреса в целях извлечения по нему состояния выхода элемента Q_i , функциональность которого задается Q-вектором.

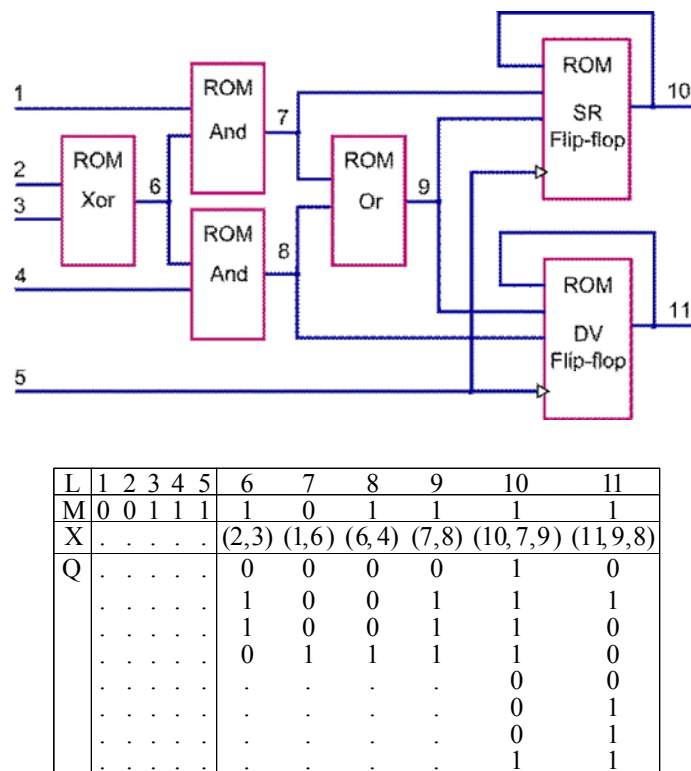


Рис. 4. Memory-based комбинационная схема с триггерами

В процессе моделирования адресно извлеченное состояние ячейки Q-покрытия заносится в разряд вектора моделирования М по адресу i . Результаты обработки всех Q-векторов схемной структуры позволили сформировать состояния линий М-вектора (6 – 11). Первоначальные состояния неопределенностей на псевдовходах функциональных примитивов доопределяются сигналами нуля или единицы в зависимости от внутренней технологической культуры компании, предоставляющей промышленные средства моделирования и верификации. Количество входных переменных примитива q связано с длиной Q-вектора соотношением: $\text{card}(Q) = 2^q$. Правильность работы устройства на основе его HDL-описания была также верифицирована с помощью средств моделирования Active HDL 9.1 (Aldec Inc.). Особенность структурно-функционального задания цифровой системы заключается в представлении всех примитивов элементами памяти, куда записываются Q-векторы выходных состояний.

Выводы: 1) Любые структурные компоненты вычислительных устройств, комбинационные и/или последовательностные, а также системы в целом можно описывать кубитными Q-векторами и реализовывать в элементах памяти FPGA, CPLD или VLSI. Это предоставит рынку электронных технологий возможность не использовать reusable логику при синтезе вычислительных устройств, которая составляет сегодня всего 6 процентов аппаратуры SoC (остальные 94% – память), но доставляет разработчикам 90 процентов проблем, связанных с тестированием, верификацией и встроенным дистанционным ремонтом жесткой проводной реализации цифровых изделий. 2) Memory-based интерпретативное адресно-ориентированное моделирование комбинационных и последовательностных примитивов

цифровых устройств становится соизмеримым по быстродействию с компилятивным анализом дискретных объектов. Кроме того, становится возможным реализовывать на программируемых логических устройствах аппаратное моделирование цифровых систем, где комбинационные и последовательностные функциональные примитивы будут представлены стандартными элементами памяти, в которые зашиваются Q-векторы или кубитные покрытия.

Q-метод проектирования кубитного покрытия комбинационной схемы (без таблиц истинности логических элементов). Синтез Q-покрытия схемной структуры на основе примитивов, заданных Q-векторами, сводится к получению обобщенного покрытия-вектора путем декартово-адресного координатного выполнения логической операции над разрядами кубитных векторов. Декартова процедура для двух четырехразрядных кубитов, которые суперпозиционируются логической операцией (or, and, xor), представлена в следующей таблице:

$\vee, \wedge, \oplus$	b(0)	b(1)	b(2)	b(3)
a(0)	$c(0) = a(0) \vee b(0)$	$c(1) = a(0) \vee b(1)$	$c(2) = a(0) \vee b(2)$	$c(3) = a(0) \vee b(3)$
a(1)	$c(4) = a(1) \vee b(0)$	$c(5) = a(1) \vee b(1)$	$c(6) = a(1) \vee b(2)$	$c(7) = a(1) \vee b(3)$
a(2)	$c(8) = a(2) \vee b(0)$	$c(9) = a(2) \vee b(1)$	$c(10) = a(2) \vee b(2)$	$c(11) = a(2) \vee b(3)$
a(3)	$c(12) = a(3) \vee b(0)$	$c(13) = a(3) \vee b(1)$	$c(14) = a(3) \vee b(2)$	$c(15) = a(3) \vee b(3)$

Примеры, использующие логические суперпозиции двух кубитов для получения Q-покрытий схемных структур

$$c_1 = (a_1 \wedge a_2) \vee (b_1 \vee b_2), c_2 = (a_1 \wedge a_2) \wedge (b_1 \vee b_2), c_3 = (a_1 \wedge a_2) \oplus (b_1 \vee b_2),$$

представлены следующей таблицей:

a(and) =	0001
b(or) =	0111
$c_1 = a(\text{and}) \vee b(\text{or})$	0111011101111111
$c_2 = a(\text{and}) \wedge b(\text{or})$	0000000000000111
$c_3 = a(\text{and}) \oplus b(\text{or})$	0111011101111000

Здесь построены Q-покрытия трех схем, состоящих из трех элементов каждая, где два логических примитива суперпозиционно объединяются третьим элементом (or, and, xor). В результате получаются три вектора, каждый из которых имеет размерность в 16 бит. Вычислительная сложность процедуры синтеза Q-покрытия комбинационной схемы равна

$$\text{произведению длин Q-векторов } p \text{ примитивов, входящих в нее: } \eta = \prod_{i=1}^p \text{card}(Q_i).$$

Более сложной представляется проблема синтеза Q-покрытия схемы, входные линии которой имеют гальванические или проводные соединения (здесь по переменной a_2): $c = (a_1 \wedge a_2) \vee (a_2 \vee a_3)$. В данном случае после синтеза Q-покрытия схемы необходимо выполнить его верификацию относительно существования противоречивых адресов на переменных a_2 в целях минимизации Q-вектора путем последующего исключения упомянутых адресов из рассмотрения, что уменьшает размерность Q-покрытия до $\text{card}(Q) = 2^q$ координат, где q – общее число входных переменных схемы:

Q =	0111011101111111	Q =	0111011101111111	Q =	01110111	Q =	01110111
a ₁ =	0000000011111111	a ₁ =	0000000011111111	a ₁ =	00001111	a ₁ =	00001111
a ₂ =	0000111100001111	a ₂ =	00xx xx1100xx xx11	a ₂ =	00110011	a ₂ =	00110011
a ₂ =	0011001100110011	a ₂ =	00xx xx1100xx xx11	a ₂ =	00110011	a ₂ =	00110011
a ₃ =	0101010101010101	a ₃ =	0101010101010101	a ₃ =	01010101	a ₃ =	01010101

Процедура синтеза Q-покрытия: строится таблица соответствия адресов разрядам Q-вектора схемы; далее противоречивые координаты по двум строкам a_2 отмечаются символами x; затем все столбцы с данными символами исключаются из таблицы; после чего получаются две идентичные строки a_2 , которые объединяются в одну, что дает в результате Q-вектор комбинационной схемы, но уже существенно меньшей размерности. Преимущества предложенного Q-метода синтеза вычислительных устройств, которые заключаются в компактности их описания Q-векторами и высоком быстродействии адресного моделирования логических элементов, создают условия для рыночно привлекательной «квантовой» теории проектирования цифровых систем на кристаллах, использующей векторно-кубитную форму задания структурных компонентов.

Анализ кодов адресного пространства. Вопрос – можно ли синтезировать кубит-вектор схемы без явного задания адресного пространства? Чтобы ответить на данный вопрос необходимо научиться минимизировать или уменьшать размерность Q-вектора в зависимости от гальванических соединений входных линий (существенности входных переменных). В такой постановке состояния Q-вектора не влияют на формирование нового уменьшенного адресного пространства, а следовательно, на размерность самого Q-вектора. Она зависит только от фактического гальванического соединения входных переменных между собой, которые накладывают ограничения, связанные с непротиворечивостью сигналов на соединенных переменных. Поэтому правило минимизации адресного пространства заключается в устранении адресных кодов, которые создают противоречия по соединенным переменным. Пусть имеется Q-вектор схемы и его адресное пространство, где переменные b,c,d (a,b,c) соединены гальванически. Ниже приведены таблицы преобразования или минимизации адресного пространства в целях получения уменьшенного Q-вектора:

Q =	0111011101111111	Q =	0xxx xxx10xxx xxx1	=			
a =	0000000011111111	a =	0000000011111111		<table><tr><td>Q</td><td>0101</td></tr></table>	Q	0101
Q	0101						
b =	0000111100001111	b =	0xxx xxx10xxx xxx1		<table><tr><td>a =</td><td>0011</td></tr></table>	a =	0011
a =	0011						
c =	0011001100110011	c =	0xxx xxx10xxx xxx1	<table><tr><td>b =</td><td>0101</td></tr></table>	b =	0101	
b =	0101						
d =	0101010101010101	d =	0xxx xxx10xxx xxx1				

Q =	0111011101111111	
a =	00xx xxxx xxxx xx11	=
b =	00xx xxxx xxxx xx11	
c =	00xx xxxx xxxx xx11	
d =	0101010101010101	

Q	0111
a =	0011
d =	0101

Во-первых, здесь следует отметить, что в таблицах наблюдается зеркальная осевая симметрия с инверсией сигналов на координатах адресного пространства, которая создает свойство, описываемое следующим выражением: $L \oplus R = 1 \rightarrow L_{ij} \oplus R_{ij} = 1$. Данное обстоятельство следует использовать для уменьшения размерности анализируемого пространства в два раза и соответствующего снижения вычислительной сложности задачи синтеза квантовой вектор-функциональности цифровой схемы. Во-вторых, количество различных вариантов взаимодействий на q входных переменных, связанных с гальваническим соединением различных сочетаний входных линий, определяется функциональной зависимостью,

значения которой находятся в интервале: $\text{card}(Q) = [2^q - 3^q]$. Тем не менее, имеется эффективная процедура для минимизации размерности Q-вектора путем выявления противоречий в кодах-столбцах, на координатах (A_{ij}) , соответствующих гальванически связанным w-переменным по j-параметру. Такую процедуру достаточно выполнить на половине адресного пространства $\text{card}(Q) = 2^q / 2$, а оставшая часть противоречивых столбцов удаляется в соответствии с зеркальным отображением номеров тех столбцов, которые были удалены из первой половины таблицы кодов адресов:

$$\{Q_i, Q_{2^q-i}\} = \emptyset \leftrightarrow (\bigwedge_{j=1}^w A_{ij}) \oplus (\bigvee_{j=1}^w A_{ij}) = 1, i \leq 2^q/2.$$

Если в столбце A_i на группе из w связанных переменных зафиксировано, что конъюнкция их состояний равна нулю, а дизъюнкция имеет значение единицы, то i -столбец и его зеркальное отображение $2^q - i$ удаляются из адресного пространства A , что автоматически приводит к исключению из Q -вектора двух полученных $\emptyset$ -координат (в таблицах обозначены символами x), соответствующих данным столбцам.

Естественно, что также наблюдается симметрия пространства векторов-расстояний по Хэммингу, полученных путем хог-взаимодействия между соседними строками таблицы адресного пространства, для которых суперпозиция левой и правой частей дает результат $L \oplus R = 0 \rightarrow L_{ij} \oplus R_{ij} = 0$:

Q =	0111011101111111	$= (L, R); (L \oplus R) =$	Q =	0111011101111111	$\leftrightarrow (L = \bar{R})$
$a \oplus b$	0000111111110000		$a \oplus b$	00000000	
$b \oplus c$	0011110000111100		$b \oplus c$	00000000	
$c \oplus d$	0110011001100110		$c \oplus d$	00000000	
$d \oplus a$	0101010110101010		$d \oplus a$	00000000	

Целесообразно ли минимизировать логическую функцию, описанную квант-вектором? Ответ: минимизация Q -векторов для получения нормальных или скобочных форм не имеет практического значения, существенно только уменьшение размерности вектора функционального описания, что может быть лишь следствием определения несущественности некоторых входных (адресных) переменных. Тем не менее, существует проблема разбиения квант-вектора на составляющие части меньшей размерности, что связано с имплементацией функциональности в конструктивные компоненты LUT FPGA. В этом случае выполняется разбиение Q -вектора на два равных подвектора $Q=(L,R)$, которые соединяются в структурно-адресную организацию функциональности с помощью мультиплексора $Q = (\bar{a} \wedge L) \vee (a \wedge R)$. Если переменная мультиплексирования $a=0$, то функциональность Q формируется с помощью ячеек левого L -вектора, в противном случае, когда $a=1$, значение функции Q формируется битами правого R -вектора. Алгоритмы разбиения и имплементации сложных логических функций имеются в каждой промышленной системе синтеза, моделирования и верификации компонентов SoC.

3. Выводы

Предложена новая модель технологии проектирования (виртуального) компьютера, которая характеризуется: 1) использованием элементов памяти для реализации транзакционного взаимодействия всех компонентов операционного и управляющего автоматов; 2) концепцией синтеза и анализа, основанной на суперпозиции кубит-векторных примитивов задания функциональностей, имплементируемых в элементы памяти, что дает возможность существенно повысить быстродействие средств моделирования и верификации, а также значительно упростить процедуры создания виртуальных облачных компьютеров.

Предложен новый подход векторно-логической обработки больших данных с полным исключением арифметических операций, влияющих на быстродействие и аппаратную сложность, может быть эффективно реализован как на основе использования современных мультипроцессорных цифровых систем на кристаллах, так и с помощью виртуальных параллельных процессоров, функционирующих под эгидой киберфизических систем или облачных сервисов-фильтров.

Фактическая реализация подхода основана на предложении инновационных моделей и методов, использующих идею векторно-логической метрики киберпространства:

1. Метрика анализа киберпространства (big data), которая характеризуется применением единственной логической хог-операции для определения кибер-расстояния путем циклического замыкания не менее одного объекта, что дает возможность на порядок повысить

быстродействие анализа big data и подсчет структурных критериев качества взаимодействия информационных объектов на основе использования векторных логических операций для точного поиска, распознавания образов и принятия решений [9].

2. Новая модель вычислительного дискретного автомата, которая характеризуется транзакционным взаимодействием компонентов памяти, исполняющих роль комбинационных и последовательностных элементов, реализованных в форме кубитных или «квантовых» примитивов, что дает возможность создавать параллельные виртуальные компьютеры для эффективного решения задач анализа big data без наличия арифметических команд и обеспечивать высокое быстродействие облачно-ориентированных процессоров. Дано более простое, ориентированное на киберпространство, определение компьютера – <MQT> есть (адресная) структурно-функциональная организация памяти, на которой заданы транзакции данных во времени и пространстве для достижения поставленной цели.

Практическая значимость предложенных моделей заключается в необходимости реструктуризации киберпространства путем замены концепции аморфных big data на семантически классифицируемую информационную инфраструктуру полезных данных, предназначенных для управления киберфизическими процессами. В связи с этим предложены направления формирования технологической культуры big data для постепенного повышения уровня полезной информации от 0,4 до 10% путем компетентностной инфраструктуризации киберпространства больших данных.

Дальнейшие исследования будут направлены на проектирование big data driven cyber physical systems, которые ориентированы на постоянную метрико-семантическую реструктуризацию киберпространства в целях удобного извлечения знаний.

Список литературы: 1. [http://www.tssonline.ru/articles2/fix-corp/rost-obema-informatsii – realii-tsifrovoy-vseleynoy#sthash.rpNOdQLF.dpuf] 2. Mayer-Schönberger V. Big Data: A Revolution that Will Transform How We Live, Work / V. Mayer-Schönberger, K. Cukier / Виктор Майер-Шенбергер, Кеннет Кукер. Большие данные. Революция, которая изменит то, как мы живем, работаем и мыслим. Изд-во: Манн, Иванов и Фербер. 2013. 240 с. 3. Demchenko Y., de Laat C., Membrey P. Defining architecture components of the Big Data Ecosystem // International Conference on Collaboration Technologies and Systems (CTS). 2014. P. 104–112. 4. Grolinger K., Hayes M., Higashino W.A., L'Heureux A., Allison D.S., Capretz M.A.M. Challenges for MapReduce in Big Data // IEEE World Congress on Services (SERVICES). 2014. P. 182–189. 5. Lichen Zhang. A framework to specify big data driven complex cyber physical control systems // International Conference on Information and Automation (ICIA). 2014. P. 548–553. 6. Zhang Lichen. Designing big data driven cyber physical systems based on AADL // International Conference on Systems, Man and Cybernetics (SMC). 2014. P. 3072–3077. 7. Michalik P., Stofa J., Zolotova I. Concept definition for Big Data architecture in the education system // 12th International Symposium on Applied Machine Intelligence and Informatics (SAMII). 2014. P. 331–334. 8. Munoz M. Space systems modeling using the Architecture Analysis & Design Language (AADL) // International Symposium on Software Reliability Engineering Workshops (ISSREW). 2013. P. 97–98. 9. Хаханов В.И., Мищенко А.С., Обризан В.И., Татер Бани Амер. Метрика для анализа BIG DATA // Радиоэлектроника и информатика. 2014. №2. С. 26-29.

Поступила в редколлегию 24.09.2014

Хаханов Владимир Иванович, декан факультета КИУ ХНУРЭ, д-р техн. наук, профессор кафедры АПВТ ХНУРЭ, IEEE Senior Member, IEEE Computer Society Golden Core Member. Научные интересы: техническая диагностика цифровых систем, сетей и программных продуктов. Увлечения: баскетбол, футбол, горные лыжи. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. +380 57 70-21-326. E-mail: hahanov@kture.kharkov.ua.

Обризан Владимир Игоревич, старший преподаватель кафедры АПВТ ХНУРЭ. Научные интересы: облачные технологии, программирование мобильных платформ. Увлечения: путешествия. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. +380 57 70-21-326, E-mail: Volodymyr.obrizan@gmail.com.

Зайченко Сергей Александрович, канд. техн. наук, доцент кафедры АПВТ ХНУРЭ. Научные интересы: автоматизированное проектирование и верификация цифровых систем. Увлечения: технологии онлайн-образования. Адрес: Украина, 61045, Харьков, ул. Космическая, 23а, тел. (057)-760-47-25.

Хаханов Иван Владимирович, студент факультета компьютерной инженерии и управления ХНУРЭ. Научные интересы: техническая диагностика цифровых систем, программирование. Увлечения: горные лыжи, английский язык. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. +380 57 70-21-326.

РЕФЕРАТИ

УДК 629.391

Концепція структурного стеганографічного кодування з маскуванням / Д.В. Бараннік, А.Е. Бекіров // АСУ та прилади автоматики. 2014. Вип.168. С. 4 – 11.

Розглянуто використання нерівноважного позиційного кодування як функціонального перетворення для числа з вбудованою інформацією. Обґрунтовано появу структурної надлишковості в процесі нерівноважного позиційного кодування. Запропоновано використовувати наявність потенційної надлишковості для стеганографічного вбудовування інформації. Розроблено стеганографічний метод на основі прямого та зворотного функціонального перетворення для нерівноважного позиційного числа з імплантованим елементом, який забезпечується вбудовування та вилученням. Створено правило вбудовування інформації для структурного стеганографічного кодування.

Л. 2. Бібліогр.: 4 назви.

УДК 629.391

The concept of structural steganographic encoding with masking / D. Barannik, A. Bekirov // Management Information System and Devices. 2014. N168. P.4-11.

In this article the using of nonequilibrium positional coding as the functional conversion for number with the embedded information is considered. Appearance of structural redundancy in the course of nonequilibrium positional coding is justified. It is offered to use existence of potential redundancy for steganographic embedding of information. The steganographic method on the basis of direct and inverse functional transformation for nonequilibrium positional number with the implanted element providing embedding and exception of the hidden information is developed. The rule of embedding of information for structural steganographic coding is created.

Fig. 2. Ref.: 4 items.

УДК 681.518

Розробка моделі конструктора WEB форм «Alvor form builder» та її реалізація / В.М. Левикин, А.А. Воронін, І.В. Гарячевская // АСУ та прилади автоматики. 2014. Вип.168. С. 11 – 17.

Описано розроблений сервіс - конструктор веб-форм. Даний сервіс дозволяє створювати, зберігати і редагувати розроблені користувачами веб-форми, а також завантажувати файли розмітки і обробників.

Л. 9. Бібліогр.: 3 назви.

UDC 681.518

Model development Designer WEB forms «Alvor form builder» and its implementation / V. M. Levykin, A. A. Voronin, I. V. Karachevsky // Management Information System and Devices. 2014. N168. P.11-17.

The developed tools – designer, web-forms and handlers to it. This service allows you to create, store and edit user developed web forms, and download files markup and handlers.

Fig. 9. Ref.: 3 items.

УДК 004.03

Оцінка ефективності інтеграційні рішення на основі сховищ триплетів / І.М. Галушка, С.С. Щербак // АСУ та прилади автоматики. 2014. Вип.168. С. 18 – 23.

Запропонована архітектура інформаційного простору територіально-розподіленого підприємства з вбудованою системою електронного документообігу на основі сховищ триплетів. Формалізовано процес і запропонована методика оцінки ефективності інтеграційних рішень на основі критеріїв тимчасових витрат для забезпечення можливості відстеження зміни продуктивності цих рішень залежно від використання різних типів транзакцій по обробці пов'язаних даних джерел. Запропоновано критерій оцінки ефективності інтеграційних рішень на основі пов'язаних даних, який базується на використанні показників тимчасових витрат, для забезпечення об'єктивної оцінки продуктивності цих рішень.

Л. 3. Бібліогр.: 13 назв.

UDC 004.03

Evaluation of efficiency of integration solutions based on triplets storages / I.Galushka, S. Shcherebak // Management Information System and Devices. 2014. N168. P.18-23.

The paper presents the architecture of information space of geographically distributed enterprise with built-in electronic document flow system based on triplets storages. The process is formalized and the technique for evaluating the effectiveness of integration solutions based on time-consuming criteria to enable tracking of change performance of these solutions based on the use of different types of transaction processing related data sources is proposed. The criterion for evaluating the effectiveness of integration solutions based on linked data based on time spent using indicators to ensure objective evaluation of the performance of these solutions.

Fig. 3. Ref.: 13 items.

УДК 621.315.592

Удосконалення математичної моделі розподілу легуючої домішки в процесі вирощування злитків кремнію. / А.В. Луговой, О.С. Притчин // АСУ та прилади автоматики. 2014. Вип. 168. С. 24 – 29.

Показано, що легування є основним технологічним процесом, що забезпечує одержання напівпровідників заданого типу провідності, заданого питомого опору і заданої концентрації носіїв заряду. Виконано аналіз впровадження легуючої домішки в злиток при мінливій з часом швидкості росту злитка. Удосконалена модель легування злитка кремнію. Отримано уточнений аналітичний вираз для розрахунку легуючого профілю, який може використовуватися по діапазону типових параметрів росту злитка діаметром 150-300 мм.

Лл. 2. Бібліогр.: 5 назв.

UDC 621.315.592

Improvement of the impurities distribution model in the process of silicon growth / A.V. Lugovoy, O.S. Prytchyn // Management Information System and Devices. 2014. N168. P.24-29.

Doping is the main technological process for obtaining semiconductors of given type conductivity, resistivity and given concentration of charge carriers. As a result of the influence of a variety of complex identifiable factors on the process of doping of the melt distribution of ligature along the length of the ingot has a certain unevenness. In the paper an analysis of the introduction of the dopant in the ingot, with a time varying rate of growth of the ingot conducted. The model of silicon ingot doping improved. Accuracy of the analytical expression for the calculation of the doping profile, which can be used over a range of typical parameters of growth ingot with diameter of 150 - 300 mm increased.

Fig. 2. Ref.: 5 items.

УДК 621.315.59+546.681

Дослідження структурних і оптичних характеристик злитків напівізолюючих GaAs великого діаметра / А.П. Оксаніч, М.Г. Когдась, М.С. Андросюк // АСУ та прилади автоматики. 2014. Вип. 168. С. 30 – 35.

Розглянуто питання удосконалення методу, методики та апаратури дослідження структурних і оптичних характеристик злитків GaAs. Визначено розподіл поглинання ІЧ-випромінювання по пластині GaAs діаметром 100мм і показується, що в напрямку <001> коефіцієнт поглинання відсутня, а у напрямку <011> зростає, що обумовлено формуванням аномальних оптичних островців по даному напрямку.

Лл. 2. Бібліогр.: 5 назв.

UDC 621.315.59+546.681

The study of structural and optical characteristics of ingots seminsulating GaAs large diameter / A.P. Oksanych, M.G. Cogdas, M.S. Androsiuk // Management Information System and Devices. 2014. N 168. P.30-35.

They discussed the issues of improvement of the method and apparatus of the study of structural and optical characteristics of GaAs ingots. Determined by the distribution of absorption of IR radiation by GaAs wafer with a diameter of 100mm and it is shown that in the direction <001>, the coefficient of absorption is absent, and in the direction of <011> increases, due to the formation of anomalous optical islets in this area.

Fig. 2. Ref.: 5 items.

УДК 681.518:004.93.1'

Інтелектуальна система підтримки прийняття рішень з оптимізацією просторово-часових параметрів функціонування / В.В. Москаленко, А.С. Рижова // АСУ та прилади автоматики. 2014. Вип. 168. С. 36-43.

Розглянуто алгоритм оптимізації просторово-часових параметрів функціонування інформаційно-екстремальної системи підтримки прийняття рішень для керування нестационарним технологічним процесом. Запропоновано визначати з малими обчислювальними затратами межі квазістационарних часових інтервалів спостереження, використовуючи нормовані статистики числа потраплянь ознак розпізнавання у свої поля контрольних допусків.

Лл. 5. Бібліогр.: 5 назв.

UDC 681.518:004.93.1'

Intelligent decision support system with optimization of time-spatial parameters of its functioning / V.V. Moskalenko, A.S. Righova // Management Information System and Devices. 2014. N 168. P. 36-43.

In this article the algorithm of the time-spatial parameters optimization of functioning information-extreme Decision Support System for control of non-stationary technological process is considered. Determination of boundaries of quasi-stationary time-intervals of observation with small computational expenses using normalized statistics of number of occurrences features into its receptive fields is proposed.

Fig. 5. Ref.: 5 items.

УДК 681.518.5

Автоматизація пошуку помилок проектування в HDL-моделях кінцевих автоматів/ О.С. Шкіль, Г.П. Фастовець, А.С. Сірокурова // АСУ та прилади автоматики. 2014. Вип. 168. С.43-52.

Запропонована автоматизація діагностування HDL-моделей кінцевих автоматів з використанням програми ASFTEST. Розглянуто варіант відновлення графа переходів по HDL-моделі у формі автоматного шаблону та аналіз обходу усіх дуг графа для пошуку помилок проектування.

Л. 19. Бібліогр.: 6 назв.

UDC 681.518.5

Search automation of design errors in the HDL-models of finite machines \ A.S. Shkil, Г.П. Фастовець, A.S. Sirokurova // Management Information System and Devices. 2014. N 168. P.43-52.

Proposed automation of diagnosing HDL-models of finite state machines using the program ASFTEST. Consider the option restoring the transition graph of HDL-model of machine in the form of an automaton pattern and analysis of bypass all the arcs to find design errors.

Fig. 19. Ref.: 6 items.

УДК 004.056 (043.2)

Метод вбудовування стегосообщенія на основі ключового елемента / В.Г. Бабенко, В.М. Зажом, О.Б. Нестеренко // АСУ та прилади автоматики. 2014. Вип. 168. С. 53-58.

Розроблений стеганографічний метод вбудовування інформації, здійснюваний на основі використання випадково певного ключового елемента порожнього контейнера, значення якого забезпечує вибір способу вбудовування повідомлення в контейнер. Наведено опис етапів виконання стеганографічного перетворення для розробленого методу вбудовування інформації. Наведено формальну модель стегосистеми, що базується на використанні даного методу вбудовування інформації на основі ключового елемента. Визначено ряд переваг і недоліків розробленого методу вбудовування повідомлення в стегоконтейнер. Основною перевагою даного методу є відсутність необхідності передачі контейнера-оригіналу для відтворення прихованого повідомлення з стегоконтейнера.

Бібліогр.: 7 назв.

УДК 004.056 (043.2)

The method of embedding message based on the key element / V.G. Babenko, V.M. Zazhoma, O.B. Nesterenko // Management Information System and Devices. 2014. N 168. P.53-58.

This paper is designed steganographic method of embedding information, carried out through the use of randomly identify the key elements of the empty container, the value of which provides a variety of ways to embed the message in the container. The description of the stages of steganography conversion of developed method of embedding information. Shown stegosystem formal model based on the use of this method of embedding information based on the key element. Identified a number of advantages and disadvantages of this method of embedding the message in stegocontainer. The main advantage of this method is no need to transfer the original container, to reconstruct a hidden message from stegocontainer.

Ref.: 7 items.

УДК 629.391

Оцінка ефективності методів стеганографічного вбудовування інформації в спектральну область зображень / Г.Ф. Конахович // АСУ та прилади автоматики. 2014. Вип. 168. С. 59–63.

Розглянуті методи стеганографічного вбудовування інформації в спектральну область зображення контейнера. Проведено аналіз існуючих стеганографічних методів. Розглянуто показники ефективності функціонування стеганографічних методів для скритного вбудовування інформації. Проведена оцінка ефективності найбільш розповсюджених стеганографічних методів вбудовування в спектральну область.

Табл. 3. Бібліогр.: 7 назв.

UDC 629.391

Performance evaluation steganographic hiding information methods in the spectral region of the images / G.F. Konahovich // Management Information System and Devices. 2014. N 168. P. 59-63.

This article describes methods of steganographic embedding of hidden information in the spectral region of the image container. Analyzes of existing steganographic methods. The indicators of the of the steganographic methods of embed hidden information efficiency are considered. Assess the effectiveness of the most common methods of steganographic embedded in the spectral region.

Tab. 3. Ref.: 7 items.

УДК 004:519.713

MQT-автомат для аналізу великих даних / В.І. Хаханов, В.І. Обрізан, С.О. Зайченко, І.В. Хаханов // АСУ та прилади автоматики. 2014. Вип. 168. С. 64-72.

Запропоновано новий підхід векторно-логічної обробки великих даних з повним виключенням арифметичних операцій, що впливають на швидкодію і апаратну складність. Він може бути ефективно реалізований як на основі використання сучасних мультипроцесорних цифрових систем на кристалах, так і за допомогою віртуальних паралельних процесорів, що функціонують під егідою кіберфізичних систем або хмарних сервісів-фільтрів. Запропоновано модель обчислювального дискретного автомата, яка характеризується транзакційною взаємодією компонентів пам'яті, що виконують роль комбінаційних і послідовних елементів, реалізованих у формі кубітних або «квантових» примітивів, необхідних для створення паралельних віртуальних комп'ютерів і хмарно-орієнтованих процесорів.

Рис. 4. Бібліогр.: 9 назв.

UDC 004:519.713

MQT-automaton for big data analysis / V.I. Hahanov, V.I. Obrizan, S.A. Zaychenko, I.V. Hahanov // Management Information System and Devices. 2014. N 168. P. 64-72.

A new approach for vector-logical processing Big Data based on complete exception of arithmetic operations, which influent on the performance and hardware complexity, is proposed. It can be effectively implemented through the use of both modern multiprocessor digital systems on chips and virtual parallel processors of cyberphysical systems or cloud service-filters. A model of computing discrete automatonis offered. It is characterized by the transactional interaction of the memory components, which are combinational and sequential elements, implemented in the form of qubit or “quantum” primitives needed to create a parallel virtual computers and cloud-focused processors.

Fig. 4. Refs.: 9 items.