

## ЭВОЛЮЦИЯ ПЛИС СЕРИИ SPARTAN НА АРХИТЕКТУРЕ FPGA

Красношапка Т.Ю.

Научный руководитель – асс. Заворотная М.Г.

Харьковский национальный университет радиоэлектроники  
кафедра микропроцессорных технологий и систем,

E-mail: taras65556@mail.ru

The evolution of the FPGA chips of the Spartan series is considered in the paper. Describes the relevance of the chip at the moment, as well as the distinctive features of each device. A comparative characteristic shown in graphical form. FPGA Spartan series is a family of programmable chips with built-in RAM by Xilinx. They are widespread. The FPGA Spartan series is the affordable prices of the XC400 series. The FPGA community in two ways. The first direction allows the implementation of efficient and technically complex architectures.

ПЛИС серия Spartan это семейство программируемых микросхем с встроенной оперативной памятью фирмы Xilinx. На данный момент они актуальны потому, что используются для решения широкого спектра задач. ПЛИС серия Spartan является развитием базовой серии XC400. Со временем развития архитектур ПЛИС оказалось, что можно развивать серию ПЛИС в двух направлениях. Первое направление позволяет осуществление эффективных и технически сложных архитектур. А второе дает возможность создания простых и дешёвых архитектур. Данное решение привело к появлению двух развиваемых семейств: Vertex и Spartan. На данный момент существует три семейства Плис серии Spartan.

Семейство Spartan, в которых матрица основных логических ресурсов состоит из конфигурируемых логических блоков. Каждый блок ПЛИС Spartan вмещает в себя четыре логических ячейки. Логическая ячейка представляет собой два устройства: генератор логических функций и триггер. Для 4-входового устройства достаточно иметь 16 бит статического ОЗУ в каждой таблице. FPGA фирмы Xilinx позволяют использовать таблицу истинности в роли обычного ОЗУ с организацией 16W1, а также в роли 16-разрядного сдвигового регистра. Второй особенностью является наличие аппаратно реализованных буферов с тремя состояниями, обеспечивающими подключение выходов триггеров логических ячеек к внутренним трассировочным линиям. Семейство Spartan-II было основано на архитектуре семейства Vertex, что основательно расширяет их функционал. улучшены характеристики цепей ускоренного переноса. Стало возможно использование модулей с автоматической подстройкой задержек, для распространения тактового сигнала по кристаллу с минимальными задержками. Было значительно увеличено количество локальных и глобальных трассировочных ресурсов. В логические ячейки были добавлены выделенные ресурсы, облегчающие

построение умножителей целочисленных операндов; также в ПЛИС серии Spartan-II были изменены структура и взаимное расположение логических ячеек. Две ячейки образуют конфигурируемый логический блок (КЛБ), что позволило внедрить в КЛБ дополнительные трассировочные ресурсы. Техническое развитие семейства привело увеличению минимального количества системных вентилях до 50 тыс. и повышению производительности.

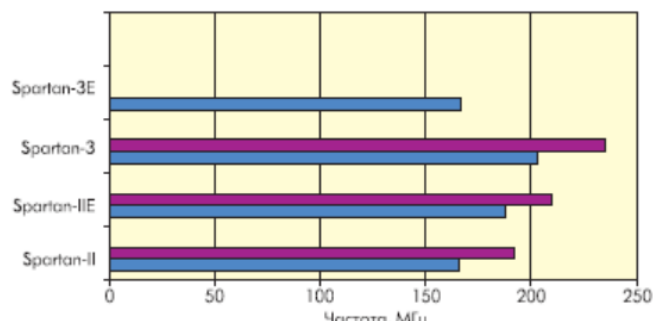


Рисунок 1

Каждое устройство из этого семейства имеет свои показатели сравнительная характеристика которых показана на графике приведённом выше.

Семейство Spartan-III принесло некоторые новшества. Одно из новшеств – это построение КЛБ из четырёх секций, сгруппированных в пары. Левая пара имеет название Slice и содержит полнофункциональные логические генераторы, которые могут использоваться в качестве сдвигового регистра или распределённого ОЗУ. Внутренние буферы с тремя состояниями были заменены на эмуляцию с помощью программируемых мультиплексоров. Такое решение позволило снизить стоимость и уменьшить время распространения сигнала. В свою очередь Spartan-III также имел несколько модификаций: Spartan-III L, Spartan-III E. Spartan-III L имеет специальный режим, снижающий потребление тока на 98 %. Spartan-III E имеет новое техническое решение, которое позволяет облегчить реализацию алгоритмов DSP в ПЛИС.

В ходе проделанной работы было выяснено, что с помощью этих микросхем можно создавать вычислитель с высокой производительностью в задачах цифровой фильтрации, спектрального анализа и т.п. Их можно заменять в качестве рассыпной логики или несложного интерфейсного устройства. ПЛИС серия Spartan на архитектуре FPGA – это качественные, универсальные и доступные программируемые микросхемы, которые могут помочь вам в решении множества различных задач.

**Список источников:** 1. Xilinx Inc. The Programmable Logic Data Book. 1999 2. Кузелин М.О. Кнышев Д.А. Зотов В.Ю. Современные семейства ПЛИС фирмы Xilinx. 3. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС Xilinx с применением языка VHDL.