

ПРОГРАММНОЕ СРЕДСТВО ДЛЯ АНАЛИЗА ХАРАКТЕРИСТИК ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ ПО МЕТОДУ ДОСЧЕТА

Рассматривается структура и функционирование многосекционных преобразователей кодов по методу досчета. Предложен алгоритм нахождения фундаментального разбиения и программное средство для его реализации и анализа основных характеристик.

1. Постановка задачи

Рост быстродействия высокопроизводительных вычислительных систем в настоящее время невозможен без использования быстродействующих преобразователей цифровых кодов.

Известно, что в современных универсальных ЭВМ преобразование чисел выполняется программным способом, что ведет к снижению их производительности. Переход на быстродействующие аппаратурные способы преобразования кодов позволяет значительно увеличить быстродействие вычислительных устройств и является перспективным.

Достоинством преобразователей кодов по методу досчета (ПК ДСЧ), относящихся к аппаратурным способам преобразования, является схемная простота, малые аппаратурные затраты, низкая стоимость и линейный рост аппаратурных затрат от разрядности входного кода [1].

Основными характеристикам ПК ДСЧ являются: система счисления на входе и на выходе, разрядность входного и выходного кодов, быстродействие, аппаратурные затраты и стоимость.

Характеристика стоимости является вторичной по отношению к показателю аппаратурных затрат и выражает качество схемы по типам применяемых элементов.

Целью настоящей работы являются:

- анализ структурных особенностей и основных характеристик ПК ДСЧ;
- алгоритмизация нахождения структуры ПК ДСЧ с наибольшим быстродействием;
- рассмотрение программного средства для нахождения оптимальной по быстродействию структуры ПК ДСЧ.

Быстродействие ПК ДСЧ в дальнейшем будем оценивать не по абсолютным единицам времени (нс, мкс, мс), а по относительным (по количеству тактов преобразования максимального числа).

2. Многосекционная схема ПК по методу досчета

Простейшим преобразователем по методу досчета является односекционная схема, содержащая один входной вычитающий счетчик и один выходной суммирующий.

Недостатком односекционного ПК ДСЧ является значительное число тактов на преобразование максимального числа.

Пусть система счисления на входе – p ; число входных разрядов nZ , длительность периода импульсов генератора T_{Γ} .

Тогда при $p=2$; $nZ=20$ время преобразования определяется формулой (1):

$$t_{\text{пр}} = T_{\Gamma} \cdot N_{\text{макс}} = T_{\Gamma} \cdot (p^{nZ} - 1), \quad (1)$$

при $T_{\Gamma} = 1 \cdot 10^{-6}$ с.; $t_{\text{пр}} = 1 \cdot 10^{-6} (2^{20} - 1) = 1 \cdot 10^{-6} \cdot 1,048575 \cdot 10^6 \approx 1,05$ с.

Для ускорения процесса преобразования чисел можно использовать различные приемы, в частности разбиения входных и выходных счетчиков на две секции [2,3] или на большее число [4].

Перевод чисел в многосекционных ПК ДСЧ происходит путем последовательно-возвратного обнуления каждого входного счетчика. При этом способе обнуление входного

счетчика второй секции начинается только после полного обнуления входного счетчика первой секции, обнуление третьей секции возможно после полного обнуления предыдущих входных секций, т.е. второй и первой.

Структура многосекционного ПК ДСЧ показана на рис.1.

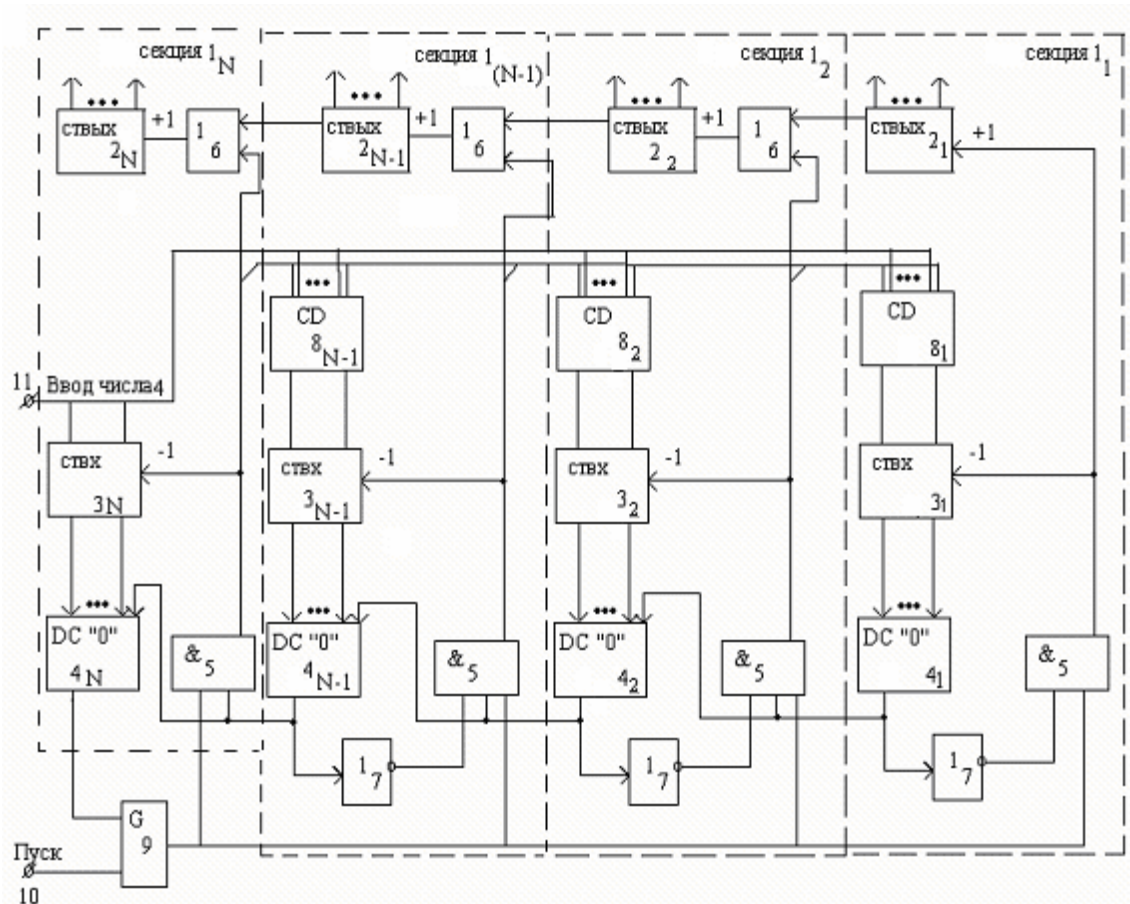


Рис. 1. Структура многосекционного ПК ДСЧ

Преобразователь содержит N преобразующих секций I; каждая преобразующая секция I – декаду (при $K=10$) двоично-десятичного счетчика 2, двоичный счетчик 3, дешифратор нуля 4, элемент И 5. Все секции I, кроме младшей, содержат элемент ИЛИ 6; все секции, кроме старшей, элемент НЕ 7. Все преобразующие секции, кроме двух старших, содержат шифраторы 8.

Преобразователь содержит генератор импульсов 9 и вход пуска 10. Обозначим коэффициент пересчета двоичных счетчиков 3_i через M_i ($i = \overline{1, N}$). Устройство работает следующим образом. В исходном состоянии в двоичных счетчиках 3_i ($i = \overline{1, N}$) записаны числа a_1, a_2, \dots, a_n преобразуемого двоичного кода, а декады двоично-десятичных счетчиков 2_i ($i = \overline{1, N}$) установлены в нуль. При этом на выходе дешифратора нуля 4_i появляется запрещающий потенциал, если в двоичном счетчике 3_i записано какое-либо число, отличное от нуля. По сигналу “Пуск” импульсы с выхода генератора 9 поступают через элемент И 5 на счетный вход вычитания счетчика 3_i и на счетный вход сложения счетчика 2_i и производят вычитание единиц из счетчика 3_i и прибавление единиц в счетчик 2_i (по единице на каждый импульс) до тех пор, пока в счетчике 3_i не установятся нули. Таким образом, число a_1 будет перенесено в счетчик 2_1 . Если $a_1 \geq 10$, то возникает единица переноса, которая поступает через элемент ИЛИ 6 на счетный вход счетчика 2_2 , а в счетчике 2_1 останется число $m_1 = a_1 - 10$.

Если $a_1 < 10$, то в счетчике 2_1 остается число $m_1 = a_1$.

На выходе дешифратора нуля 4_1 появляется разрешающий потенциал, а на выходе элемента НЕ 7_1 – запрещающий. Импульс с выхода генератора 9 проходит через элемент И 5_2 и производит вычитание единицы из счетчика 3_2 , прибавление единицы в счетчик 2_2 и через шифратор 8 установку числа $R_2 = R_{21} = M_1 - 10$ в счетчик 3_1 . На выходе дешифратора 4_1 снова появляется запрещающий потенциал, а на выходе элемента НЕ 7_1 – разрешающий. Следующая серия импульсов производит вычитание числа R_{21} из счетчика 3_1 и прибавление этого числа в счетчик 2_1 . Если при этом возникает переполнение счетчика 2_1 , то единица переноса через элемент ИЛИ 6_2 поступает на счетный вход счетчика 2_2 . Такая последовательность действий циклически продолжается до тех пор, пока число из счетчика 3_2 не будет полностью перенесено в счетчик 2_2 . После этого открывается элемент И 5 следующей секции I и начинается вычитание единиц из счетчика 3 и прибавление единиц в счетчик 2 этой секции.

При этом первый импульс с выхода генератора 9, пройдя через элемент И 5_i ($i = \overline{2, N}$) и шифратор 8_i ($i = \overline{1, N-2}$), при $p=2$ и $K=10$ устанавливает число R_i , представленное формулой (2):

$$R_i = R_{i,i-1} R_{i,i-2} \dots R_{i,1} = \prod_{l=1}^{i-1} M_l - K^{i-1} = 2^{\sum_{l=1}^{i-1} n_l} - 10^{i-1} \quad (2)$$

(n_l – количество двоичных разрядов в двоичном счетчике секции l) в двоичные счетчики 3_l ($l = \overline{1, i-1}$) соответствующих предыдущих секций. В результате на выходе дешифраторов 4_l ($l = \overline{1, i-1}$) соответствующей секции, в которой содержимое счетчика 3_l не равно нулю, появляется запрещающий потенциал. Дальнейшая работа устройства происходит аналогично: каждый импульс, поступающий на входы счетчиков 2_i и 3_i ($i = \overline{2, N}$), одновременно устанавливает число $R_i = R_{i,i-1} R_{i,i-2} \dots R_{i,1}$ в счетчиках 3_l ($l = \overline{1, i-1}$), после чего очередная серия импульсов производит вычитание числа R_{ij} из счетчика 3_j и прибавление этого числа в счетчик 2_j . Причем этот процесс начинается в младшей по номеру секции 1_1 , в которой состояние счетчика 3_1 не равно нулю ($l = \overline{1, i-1}$). После вычитания последней единицы из счетчика 3_N и последнего числа R_N из счетчиков 3_l ($l = \overline{1, i-1}$) на выходе дешифратора нуля 4_N появляется сигнал, останавливающий работу генератора импульсов 9. На этом преобразование кода заканчивается.

Граф-схема алгоритма преобразования числа в многосекционном (3 секции) ПК ДСЧ показана на рис.2:

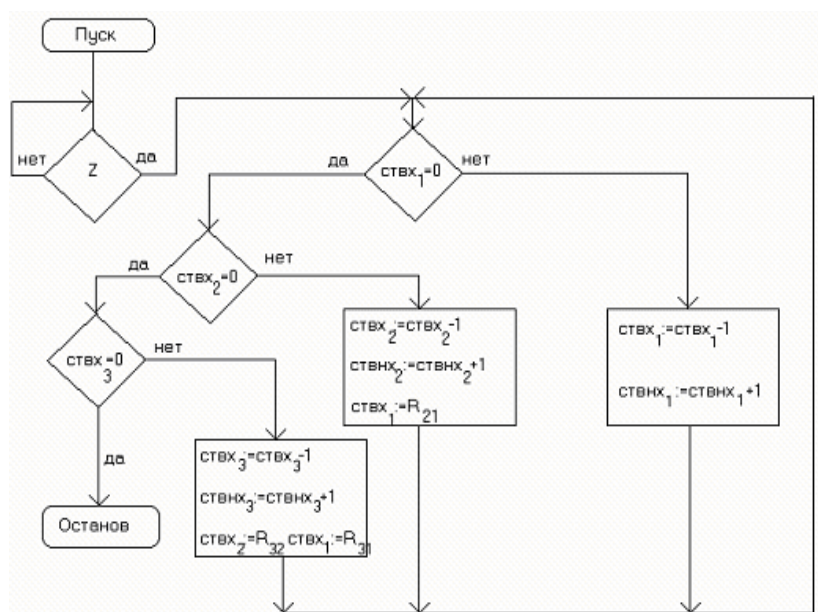


Рис. 2. Граф-схема алгоритма преобразования числа в многосекционном ПК ДСЧ

Преобразование называется возвратным, так как прохождение одного импульса на обнуление второй секции приводит к записи корректирующей поправки R_{21} в первый входной счетчик. Затем вновь начинается обнуление первого входного счетчика.

Разбиение ПК по методу досчета на секции выполняется таким образом, чтобы сохранилась счетчиковая структура выходных счетчиков (чтобы перенос был строго равен 1). При $p=2$ и $K \neq 10$ требуется выполнение общего условия:

$$2^{n_1} = (1a)_K; 2^{n_1+n_2} = (1ab)_K; 2^{n_1+n_2+n_3} = (1abc)_K. \quad (3)$$

Это возможно в случае выполнения неравенства:

$$p^L \geq K^{i-1}, (i = \overline{2, N}), \quad (4)$$

где i – номер секции; N – максимальное число секций; L – наименьшее целое число, при котором выполняется неравенство (4). При этом L не должно превышать заданное число разрядов nZ .

Как только $L \geq nZ$, процесс разделения на секции прекращается. В результате получим:

$$L = \sum_{l=1}^{l=N} n_l, \quad (5)$$

где n_l – число входных p -ичных разрядов в секции l . Если обозначить $M_l = p^{n_l}$, то корректирующие поправки из i -й секции $i-1, i-2, \dots, 1$ определяются по формуле:

$$R_i = R_{i,i-1} R_{i,i-2} \dots R_{i,1} = \prod_{l=1}^{l=i-1} M_l - K^{i-1} = p^{\sum_{l=1}^{l=i-1} n_l} - K^{i-1} \quad (6)$$

Например, при $p=2; K=10; nZ=10$ имеем $2^4 \geq 10^1$ и $n_1 = 4$; $R_2 = R_{21} = 16 - 10 = 6$

Далее $2^7 \geq 10^2$; $n_2 = 7 - 4 = 3$; $R_3 = 128 - 100 = 28_{10}$. Для нахождения поправок $R_{32}; R_{31}$ число 28_{10} переводится в двоичную систему счисления $28_{10} = 00111100_2$ и разделяется на секции по числу входных разрядов и переводится вновь в десятичную систему $R_{32} = 1; R_{31} = 12$.

На следующем шаге имеем $2^{10} \geq 10^3$; $n_3 = 3$. Поправки

$R_4 = 2^{10} - 1000 = 1024 - 1000 = 24_{10} = 0000011100$ и $R_{43} = 0; R_{42} = 1; R_{41} = 8$.

На последнем шаге разбиения на секции, если $L > nZ$, число p -ичных разрядов секции n_N находят по формуле:

$$n_N = n_z - \sum_{i=1}^{i=N-1} n_i. \quad (7)$$

Преобразование числа в многосекционной схеме ПК ДСЧ аналогично счету импульсов в неоднородной позиционной системе счета с весами $Q_i (i = \overline{1, N})$.

Весовые коэффициенты секций Q_i определяют по формуле:

$$Q_i = 1 + \sum_{j=1}^{j=i-1} R_{ij} Q_j, (i = \overline{1, N}), \quad (8)$$

где R_{ij} – корректирующая поправка из секции i в секцию j .

При числе разрядов каждой входной секции n_i и $p=2$ максимальное число тактов преобразования ПК ДСЧ рассчитывается по формуле:

$$T_N = \sum_{i=1}^N (2^{n_i} - 1) \cdot Q_i \quad (9)$$

Величины поправок R_{ij} определяют системой счисления p на входе, K на выходе, числом разрядов nZ на входе и числом разрядов n_i каждой секции.

При разбиении ПК ДСЧ на секции в разбиении указывают число выходных m_i и входных n_i разрядов каждой секции в виде:

$$\begin{aligned} m_N, m_{N-1}, m_{N-2}, \dots, m_2, m_1, \\ n_N, n_{N-1}, n_{N-2}, \dots, n_2, n_1 \end{aligned} \quad (10)$$

Многосекционное разбиение называют фундаментальным (основным), если в каждой секции находится по одному выходному разряду. Фундаментальному разбиению (ФР) соответствует минимальное число тактов.

Все другие разбиения ПК ДСЧ на секции можно получить из фундаментального. ФР можно отобразить в виде:

$$\begin{aligned} 1, 1, \dots, 1, 1, \\ n_N, n_{N-1}, \dots, n_2, n_1 \end{aligned} \quad (11)$$

3. Алгоритм нахождения фундаментального разбиения ПК ДСЧ

Анализ рассмотренной выше методики позволяет сформулировать алгоритм нахождения ФР в виде:

1. Находится разрядность каждой секции и число секций всего ПК по заданным основаниям входной и выходной систем счисления, и разрядности на входе.
2. Строится матрица корректирующих поправок R_{ij} ($i = \overline{2, N}; j = \overline{1, N-1}$).
3. Вычисляются весовые коэффициенты Q_i ($i = \overline{1, N}$) секций.
4. Определяется максимальное число тактов преобразования фундаментального разбиения T_N .

В соответствии с приведенным выше алгоритмом для $p=2$; $nZ=20$; $K=10$ найдем, что $2^4 \geq 10^1$, следовательно $n_1 = 4$. Далее $2^{4+3} \geq 10^2$; $n_2 = 3$; $2^{4+3+3} \geq 10^3$; $n_3 = 3$; $2^{4+3+3+4} \geq 10^4$; $n_4 = 4$; $2^{4+3+3+4+3} \geq 10^5$; $n_5 = 3$; $2^{4+3+3+4+3+3} \geq 10^6$; $n_6 = 3$.

Таким образом, ФР в данном случае имеет вид:

$$\begin{aligned} 1, 1, 1, 1, 1, 1 \\ 3, 3, 4, 3, 3, 4 \end{aligned}$$

Корректирующие поправки R_{ij} находят способом вычисления общей поправки R_i и разделение ее на поправки по секциям $j = \overline{1, i-1}$. Общая поправка R_i вычисляется по формуле (6).

Затем поправку R_i переводят во входную систему счисления p и представляют $n_1 + n_2 + \dots + n_i$ разрядными числами. Полученное число разбивается на группы по n_i разрядов в каждой. Каждая группа двоичных разрядов представляет собой чистую поправку R_{ij} , которая для удобства вычислений переводится в десятичную систему счисления.

Поправочные коэффициенты в общем виде записываются по матрице:

$$R_{ij} = \begin{array}{c|cccccc} R_2 & 0 & 0 & \dots & 0 & 0 & R_{21} \\ R_3 & 0 & 0 & \dots & 0 & R_{32} & R_{31} \\ R_4 & 0 & 0 & \dots & R_{43} & R_{42} & R_{41} \\ \vdots & \vdots & \vdots & \dots & \vdots & \vdots & \vdots \\ R_N & R_{N,N-1} & R_{N,N-2} & \dots & R_{N,3} & R_{N,2} & R_{N,1} \end{array} \quad (12)$$

Для рассматриваемого примера $p=2$; $K=10$; $N=6$ получим

$$\begin{aligned} R_2 = 2^4 - 10^1 = 6_{10} = 0110_2; R_{21} = 0110_2 = 6_{10} \\ R_3 = 2^{4+3} - 10^2 = 28_{10} = 0011100_2; \\ R_{32} = 1; R_{31} = 12; R_4 = 2^{4+3+3} - 10^3 = 24_{10} = 000011000_2; R_{43} = 0; R_{42} = 1; R_{41} = 8 \end{aligned}$$

$$R_5 = 2^{4+3+3+4} - 10^4 = 6384_{10} = 01100011110000_2; R_{54} = 6; R_{53} = 1; R_{52} = 7; R_{51} = 0$$

$$R_6 = 2^{4+3+3+4+3} - 10^5 = 31072_{10} = 0011110010110000_2; R_{65} = 1; R_{64} = 14; R_{63} = 2;$$

$$R_{62} = 6; R_{61} = 0.$$

В итоге получим следующую матрицу корректирующих поправок:

$$R_{ij} = \begin{array}{c|ccc} 2 & & & 6 \\ 3 & & & 1 & 12 \\ 4 & & 0 & 1 & 8 \\ 5 & 6 & 1 & 7 & 0 \\ 6 & 1 & 14 & 2 & 6 & 0 \end{array} \quad (13)$$

и следующие веса секций $Q_1 = 1; Q_2 = 7; Q_3 = 20; Q_4 = 16; Q_5 = 166; Q_6 = 473$.

Максимальное число тактов преобразования ПК ДСЧ составит 4917 тактов.

4. Программное средство для анализа ПК ДСЧ «PREOBRAZOVATEL»

В качестве инструмента для разработки программного пакета «Preobrazovatel» была использована среда программирования Microsoft Visual Studio 2005. Microsoft Visual Studio 2005 – средство быстрой разработки приложений, позволяющее создавать программы на языке C#. Данная среда программирования частично использует принципы RAD. RAD означает быструю разработку приложений. Это концепция позволяет создавать программные продукты, причем особое внимание уделяется скорости и удобству программирования, созданию технологического процесса, позволяющего программисту максимально быстро писать компьютерные программы.

При разработке программного средства использовались следующие структуры данных:

Класс Convertor: Calculate() – функция для преобразования; Convertor(int, int, int) – конструктор класса Convertor; GenerateList() – генерирует списки значений n и z; GenerateMatrix() – генерирует матрицу R; GenerateQList() – формирует список значений Q; GenerateR() – формирует список значений R; GenerateT() – находит число тактов преобразования; GetBoolArray(int, int) – преобразует целое число из десятичной системы счисления в двоичную с учетом выделенного количества разрядов; GetInt(bool[]) – преобразует число из двоичной системы счисления в десятичную; GetN(int, int) – формирует значение N; IsEndOfListGeneration() – проверяет условие конца генерации списка.

После запуска программы появятся три текстовых поля для ввода данных. С помощью этих элементов управления необходимо задать исходные данные для режима преобразования чисел (рис.3).

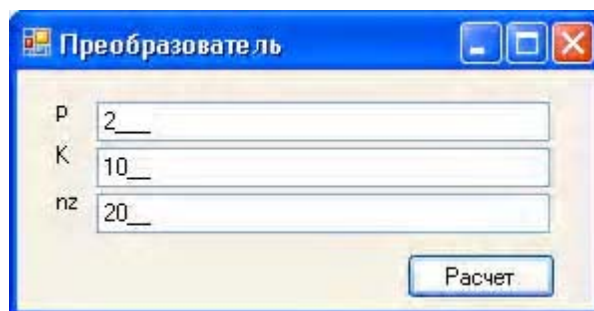


Рис. 3. Интерфейс для ввода исходных данных программы «Preobrazovatel»

Результат работы программного средства «Preobrazovatel» для $p=2; K=10; nZ=20$ приведен на рис.4.

Программное средство работает при $p=2; K=3-60; nZ=2-32$. С помощью данной программы получен и проанализирован ряд основных характеристик многосекционных ПК ДСЧ для $p=2; nZ=20; A_1 = T_1 / T_{ФР}; A_2 = T_2 / T_{ФР}$ (таблица).

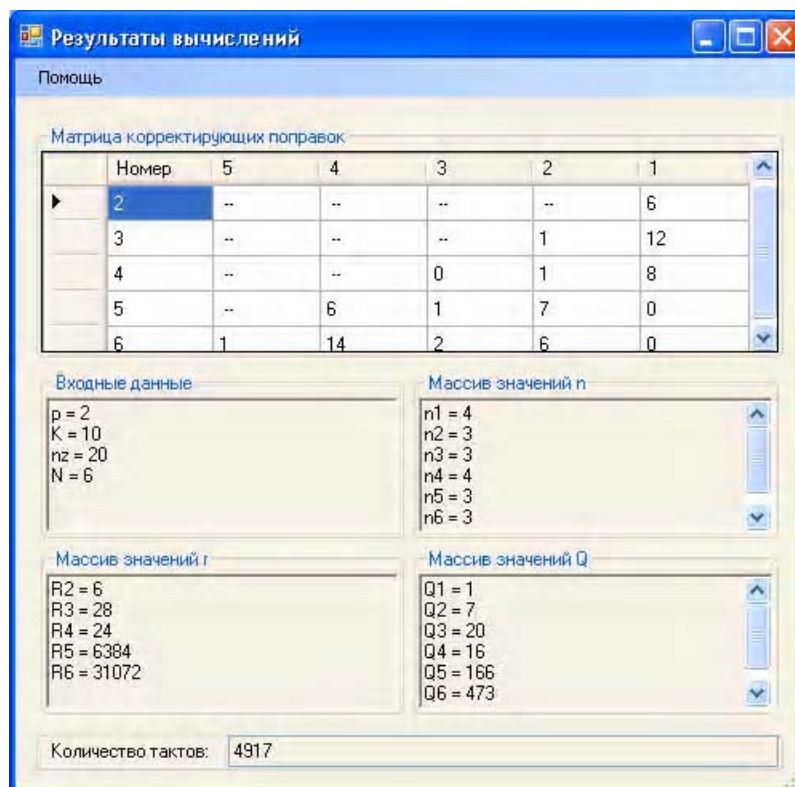


Рис. 4. Результат работы программного средства «Преобразователь»

K	Число двоичных разрядов секции	Число секций N	Количество тактов	A ₁	A ₂
3	2,2,1,2,1,2,2,1,2,1,2,2	12	1807	580,28	14,72
5	1,2,3,2,2,3,2,2,3	9	2003	518,33	13,08
6	1,3,3,2,3,2,3,3	8	4145	252,97	6,42
7	3,2,3,3,3,3,3	7	6495	161,44	4,095
9	4,3,3,3,3,4	6	12415	84,5	2,14
10	3,3,4,3,3,4	6	4917	213,26	5,409
11	2,4,3,4,3,4	6	5955	176,1	4,466
12	2,3,4,3,4,4	6	6424	163,23	4,14
13	1,4,3,4,4,4	6	8631	121,49	3,082
15	4,4,4,4,4	5	7185	145,9	3,7018
24	1,5,4,5,5	5	20498	51,15	1,297
60	2,6,6,6	4	8700	120,52	3,057

Из таблицы следует, что быстродействие ПК ДСЧ увеличивается с уменьшением основания выходной системы счисления K. Многосекционный ПК ДСЧ на базе ФР дает существенный выигрыш (на 1 – 2 порядка), даже по сравнению с двухсекционным ПК.

Выводы

1. Рассмотрена структура и функционирование многосекционного преобразователя кодов по методу досчета.
2. Предложен алгоритм нахождения фундаментального разбиения ПК ДСЧ и найдены основные характеристики этого ПК для ряда исходных значений входных и выходных параметров.
3. Предложено новое программное средство «PREOBRAZOVATEL», позволяющее автоматизировать этапы системного проектирования и нахождения основных характеристик.

4. Показано, что реализация ПК ДСЧ по фундаментальному разбиению позволяет сократить число тактов преобразования максимального числа по сравнению с односекционной схемой на 3-4 порядка, а по сравнению с двухсекционной схемой на 1-2 порядка.

Научная новизна состоит в формулировке алгоритма нахождения фундаментального разбиения ПК ДСЧ на секции и реализация этого алгоритма на языке программирования С#.

Практическая значимость результатов заключается в возможности автоматизированного нахождения основных характеристик ПК ДСЧ, что позволяет на несколько порядков повысить его быстродействие.

Список литературы: 1. Сухомлинов М.М., Выхованец В.Н. Преобразователи кодов чисел. Киев: Техника, 1965. 136 с. 2. А.С. 468236 5G06F 5/02. Устройство для преобразования кодов /В.М.Гусятин, Н.В.Алипов, А.П.Руденко // Открытия, изобретения.1975.№15. С.108. 3. Макаренко А.Н. Алгоритмизация разбиений преобразователей кодов // АСУ и приборы автоматики. 1990. Вып. 94. С.103-109. 4. А.С. 1153323 5G06F 5/00. Преобразователь двоичного кода в двоично-К-ичный код / Н.Я.Какурин, Ю.К. Кирияков, В.М.Гусятин // Открытия, изобретения. 1985. №16. С.167

Поступила в редколлегию 05.09.2010

Какурин Николай Яковлевич, канд. техн. наук, профессор кафедры автоматизации проектирования вычислительной техники ХНУРЭ. Научные интересы: прикладная теория цифровых автоматов, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 70-21-326.

Лопухин Юрий Владимирович, ст. преподаватель кафедры АПВТ ХНУРЭ. Научные интересы: проектирование программного обеспечения, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 70-21-326.

Вареца Виталий Викторович, аспирант кафедры автоматизации проектирования вычислительной техники ХНУРЭ. Научные интересы: проектирование программного обеспечения, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр.Ленина, 14, тел. 70-21-326.

Катасонов Валерий Вячеславович, студент группы КИ-07-6 ХНУРЭ. Научные интересы: автоматизация проектирования цифровых устройств, проектирование программного обеспечения. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 70-21-326.

Макаренко Анна Николаевна, канд. техн. наук, доцент кафедры информационных технологий Харьковского банковского института. Научные интересы: информационные технологии, анализ и синтез преобразователей код-код. Адрес: Украина, 61074, Харьков, пр. Победы, 55, тел. 336-05-64.