

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ

ХАРЬКОВСКИЙ НАЦИОНАЛЬНЫЙ УНИВЕРСИТЕТ РАДИОЭЛЕКТРОНИКИ

ISSN 1563-0064

РАДИО ЭЛЕКТРОНИКА И ИНФОРМАТИКА

Научно-технический журнал

Основан в 1997 г.

№ 1(44), январь - март 2009

Выходит 4 раза в год

© *Харьковский национальный
университет радиоэлектроники, 2009*

Свидетельство о государственной регистрации КВ № 12097-968 ПР 14.12.2006

СОДЕРЖАНИЕ

РАДИОТЕХНИКА

ДОРОШЕНКО В.А., КЛИМОВА Н.П., ЗУЕВ Н.Г., ТИТАРЕНКО А.М. МОДЕЛИРОВАНИЕ РАССЕЯНИЯ СПЕЦИАЛЬНОЙ БИКОНИЧЕСКОЙ СТРУКТУРОЙ ПОЛЯ НЕСИНУСОИДАЛЬНОГО ИСТОЧНИКА.....	3
ВЛАСЕНКО Л.А., РУТКАС А.Г. ПЕРЕХОДНЫЕ ПРОЦЕССЫ В МНОГОПРОВОДНОЙ ЛИНИИ ПЕРЕДАЧИ С СОСРЕДОТОЧЕННЫМИ ЭЛЕМЕНТАМИ НА ВЫХОДЕ. I. ЛИНИЯ БЕЗ ДИСПЕРСИИ.....	9
ВОРОБКАЛО Т.В., ГОНЧАРОВ А.В. АСИМПТОТИЧНІ ВЛАСТИВОСТІ СУМІСНОЇ ОЦІНКИ ЧАСУ ЗАПІЗНЕННЯ СИГНАЛУ ТА СТАТИСТИЧНИХ ХАРАКТЕРИСТИК НЕГАУСІВСЬКОЇ ЗАВАДИ.....	15
ЗАБОЛОТНИЙ С.В., ТАВРИТИ О.С. РОЗКЛАД КОРЕЛЬОВАНИХ ДИСКРЕТНИХ ВИПАДКОВИХ ПРОЦЕСІВ У СТОХАСТИЧНІ ФУНКЦІОНАЛЬНІ РЯДИ З ПОРІДНИМ ЕЛЕМЕНТОМ.....	19
САХНЕНКО Н.К., НЕРУХ А.Г. РАССЕЯНИЕ ПЛОСКОЙ ВОЛНЫ НА ЦИЛИНДРЕ С МЕНЯЮЩЕЙСЯ ВО ВРЕМЕНИ ДИЭЛЕКТРИЧЕСКОЙ ПРОНИЦАЕМОСТЬЮ.....	23

СИСТЕМЫ И ПРОЦЕССЫ УПРАВЛЕНИЯ

ОМЕЛЬЧЕНКО А.В., ФЕДОРОВ А.В. ОЦЕНИВАНИЕ КОЭФФИЦИЕНТОВ ПОЛИНОМИАЛЬНОЙ РЕГРЕССИИ ПО СОВОКУПНОСТИ РЕАЛИЗАЦИЙ.....	28
БЕЛОЗЁРОВ Д.П., ПУЛЯЕВ В.А., РОГОЖКИН Е.В. ИСПОЛЬЗОВАНИЕ ИМИТАТОРОВ ДЛЯ ОТЛАДКИ АЛГОРИТМИЧЕСКОГО ОБЕСПЕЧЕНИЯ РАДИОЛОКАТОРОВ НЕКОГЕРЕНТНОГО РАССЕЯНИЯ.....	32
РУТКАС А.А., ХАХАНОВ В.И. СТРУКТУРНЫЕ И ФУНКЦИОНАЛЬНЫЕ ХАРАКТЕРИСТИКИ ДЕСКРИПТОРНЫХ НЕЙРОННЫХ СЕТЕЙ.....	37

КОМПЬЮТЕРНАЯ ИНЖЕНЕРИЯ И ТЕХНИЧЕСКАЯ ДИАГНОСТИКА

ЛИТВИНОВА Е.И. МЕТОД ПОКРЫТИЯ НЕИСПРАВНЫХ ЛОГИЧЕСКИХ БЛОКОВ ЦИФРОВЫХ СИСТЕМ НА КРИСТАЛЛАХ РЕМОНТНЫМИ КЛЕТКАМИ.....	46
--	----

КОМПЬЮТЕРНЫЕ НАУКИ

ПОЛЯКОВ Г. А., ТОЛСТОЛУЖСКАЯ Е.Г., ШМАТКОВ С И., ГЕАХПУР Г.Р. МЕТОД ФРАГМЕНТАЦИИ ЗАДАЧ ДЛЯ ОДНОРОДНЫХ ВЫЧИСЛИТЕЛЬНЫХ СЕТЕЙ С ИСПОЛЬЗОВАНИЕМ АППАРАТА ФОРМАЛЬНЫХ ПОЛИНОМОВ.....	50
YEVGENIYA SULEMA, SAMIRA EBRAHIMKANO. COMPARATIVE STUDY OF IMAGE COMPRESSION ALGORITHMS.....	57

ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

ГАЛУЗА А.А. НЕПРЕРЫВНАЯ ПЕРЕСТРОЙКА ГРАНИЦЫ ПРОПУСКАНИЯ В МНОГОСЛОЙНЫХ ПЕРИОДИЧЕСКИХ СИСТЕМАХ ОТРЕЗАЮЩЕГО ТИПА.....	66
ZAYATS V.M. PROSPECTS OF APPLICATION OF THE AUTOMATED SYSTEM OF RECOGNITION AND AUTHENTICATION OF COMPUTER USERS DESCRIBED ON THE BASIS OF MODEL DISCRETE.....	71
ДОНЕЦ Г.А., КОЛЕЧКИНА Л.Н. ЛОКАЛИЗАЦИЯ ЗНАЧЕНИЯ ЛИНЕЙНОЙ ФУНКЦИИ, ЗАДАННОЙ НА ПЕРЕСТАНОВКАХ.....	76
ТЕВЯШЕВ А.Д., СМЕРНОВА В.С. МЕТОД ПРИБЛИЖЕННОГО РЕШЕНИЯ ЗАДАЧИ КОШИ ДЛЯ СИСТЕМЫ УРАВНЕНИЙ СТАЦИОНАРНОГО ТЕЧЕНИЯ ГАЗА В ТРУБОПРОВОДЕ.....	81
РЕФЕРАТИ.....	87
ПРАВИЛА ОФОРМЛЕНИЯ СТАТЕЙ ДЛЯ АВТОРОВ НАУЧНО-ТЕХНИЧЕСКОГО ЖУРНАЛА.....	92

КОМПЬЮТЕРНАЯ ИНЖЕНЕРИЯ И ТЕХНИЧЕСКАЯ ДИАГНОСТИКА



УДК681.326:519.613

МЕТОД ПОКРЫТИЯ НЕИСПРАВНЫХ ЛОГИЧЕСКИХ БЛОКОВ ЦИФРОВЫХ СИСТЕМ НА КРИСТАЛЛАХ РЕМОНТНЫМИ КЛЕТКАМИ

ЛИТВИНОВА Е.И.

Предлагается метод покрытия дефектных логических блоков цифровых систем на кристаллах ремонтными клетками путем обхода матрицы логических блоков в целях восстановления работоспособности компонентов программируемой логики. Метод позволяет получать решение в виде квазиоптимального покрытия всех дефектных блоков минимальным числом ремонтных клеток. Предлагается выбор одной из двух стратегий обхода строк или столбцов матрицы логических блоков на основании критериев структуризации, определяющих число неисправных блоков, приведенных к фактическому единичному каркасу модифицированной матрицы строк или столбцов.

1. Введение

Технологические решения, представленные в работе и предназначенные для восстановления работоспособности цифровых изделий в пакетах и на кристаллах, в части их актуальности и перспективности для рынка электронных технологий хорошо коррелируются с аналитическими исследованиями рынка электроники на 2009 год, сформулированными в виде «Горячей ИТ-десятки» от Gartner Research Group: 1) Виртуализация. 2) «Облачные вычисления» (cloud computing). 3) Серверы будущего, идущие на смену blade-серверам. 4) Веб-ориентированные архитектуры. 5) Смешанные корпоративные приложения (mashups). 6) Специализированные системы. 7) Социальные сети и программное обеспечение для них. 8) Объединенные коммуникации (unified communications). 9) Бизнес-аналитика. 10) «Зеленые» ИТ. Источник: <http://www.gartner.com/>

Согласно пункту 6 топ-десятки ниже рассмотрена проблема адаптации технологий тестирования цифровых систем для нового конструктивного поколения – System-in-Package (SiP), которое постепенно осваивает рынок электронных технологий [1,2]. Пакет кристаллов формирует спектр новых задач сервисного обслуживания SiP-функциональностей в реальном масштабе времени, который существенно отличается от процессов встроенного диагностирования компонентов SoC (System on Chip).

Ервант Зориан [3], ведущий ученый в области Design and Test на планете сказал: “В настоящее время основная проблема ремонта цифровой системы на кристалле будет заключаться в разработке технологий и методов встроенного восстановления работоспособности логики, хотя последняя занимает не более 10% от площади кристалла”.

Цель исследования – разработка метода встроенного диагностического обслуживания цифровых систем на кристаллах на основе обхода строк и столбцов логической матрицы кристалла для повышения тестопригодности, качества и надежности функционирования цифровых изделий.

Задачи исследования: 1) Разработка матричной модели логических блоков цифрового кристалла в виде клеток функциональностей, содержащих неисправности. 2) Разработка метода покрытия неисправных логических блоков цифровой системы на кристалле ремонтными клетками путем обхода строк или столбцов матрицы. 3) Тестирование и верификация метода на примерах матриц логических блоков, содержащих различные неисправные конфигурации.

2. Матричная модель представления логических блоков цифрового кристалла

Топология кристалла представлена матрицей клеток $M = |M_{ij}| i = \overline{1, p}; j = \overline{1, q}$, масштабируемой по горизонтали и вертикали целыми числами ($p \times q$) [4-6]. Каждая клетка M_{ij} имеет n^2 логических блоков. Матрица имеет произвольное число дефектов, равное k . В каждой клетке может быть не более чем n^2 неисправных логических блоков. Пример матрицы клеток с дефектами представлен на рис. 1, где размерность клетки n равна 3, а размерность матрицы в масштабе числа клеток по строкам и столбцам равна 5.

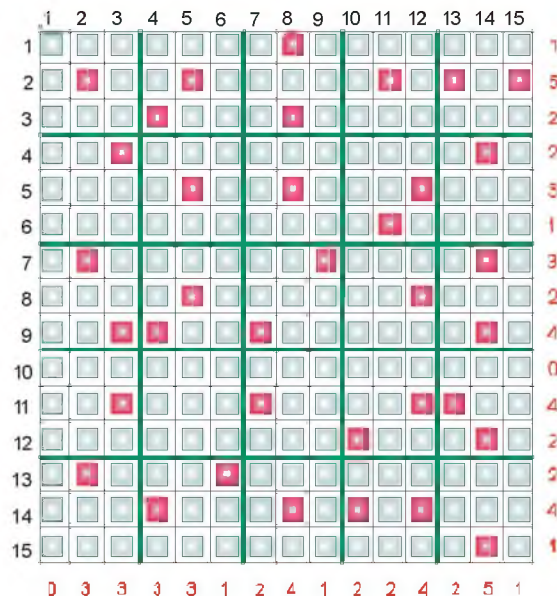


Рис. 1. Матрица блоков FPGA в масштабе клеток

3. Метод покрытия неисправностей путем обхода матрицы логических блоков

Метод обхода матрицы логических блоков в целях восстановления работоспособности компонентов FPGA, приводящий к квазиоптимальному покрытию всех дефектных блоков минимальным числом ремонтных клеток, представлен следующими пунктами:

1. Определение координат всех дефектных блоков матрицы $M = |M_{ij}^r|$, задающей топологию кристалла.
2. Построение двоичных матриц покрытия дефектных блоков путем обхода клеток по строкам и столбцам, размерность которых соответственно определяется параметрами:

$$M_r = |M_{ij}^r|, i = \overline{1, p/n}; j = \overline{1, q}$$

$$M_c = |M_{ij}^c|, i = \overline{1, p}; j = \overline{1, q/n}$$

Здесь каждые n координат строки (столбца) заменяются одной со значением в ней, определяемой $f^r (f^c)$ функцией Og от n координат:

$$M_{ij}^c = f^r (f^c) = \begin{cases} 0 \leftarrow (000); \\ 1 \leftarrow (1XX) \vee (X1X) \vee (XX1), X = \{0,1\}. \end{cases}$$

Например, процедура получения матрицы обхода строк приводит к результату

$$M = |M_{ij}| = \begin{bmatrix} 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \end{bmatrix} \xrightarrow{f^r} M_r = |M_{ij}^r| = \begin{bmatrix} 0 & 1 & 1 & 0 & 1 & 1 \\ 1 & 1 & 0 & 1 & 1 & 1 \end{bmatrix}$$

Здесь каждый столбец сжимается в две координаты по правилам логической операции Og , поскольку параметр клетки n , здесь и далее, равен 3.

Аналогично, процедура получения матрицы обхода столбцов дает результат

$$|M_{ij}| = \begin{bmatrix} 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \end{bmatrix} \xrightarrow{f^c} |M_{ij}^c| = \begin{bmatrix} 0 & 1 \\ 0 & 1 \\ 1 & 1 \\ 1 & 1 \\ 0 & 1 \\ 1 & 1 \end{bmatrix}$$

3. Определение критериев качества покрытия дефектных блоков путем использования полученных двоичных матриц на основе подсчета числа единичных координат, приведенных к фактическому единичному каркасу матриц. Критерий построчного покрытия дефектных блоков представлен следующим выражением:

$$Q_r = \sum_{i=1}^{p/n} \left[\frac{1}{H_i^r - L_i^r + 1} \sum_{j=1}^q M_{ij}^r \right]$$

Здесь $H_i^r (L_i^r)$ – максимальный (минимальный) индекс j -координаты для строки матрицы $|M_{ij}^r|$, после (до) которой в строке могут быть только нулевые значения координат. Фактически $H_i^r - L_i^r + 1$ есть интервал разброса единиц в строке матрицы $|M_{ij}^r|$, к которому приводится сумма единичных координат строки. Далее приведенные оценки всех строк суммируются, что и является критерием эффективности построчного покрытия дефектных блоков.

Критерий покрытия дефектных блоков по столбцам имеет следующий вид:

$$Q_c = \sum_{j=1}^{q/n} \left[\frac{1}{H_j^c - L_j^c + 1} \sum_{i=1}^p M_{ij}^c \right]$$

Здесь $H_j^c (L_j^c)$ – максимальный (минимальный) индекс i -координаты для столбца матрицы $|M_{ij}^c|$, после (до) которой в столбце могут быть только нулевые значения координат. Фактически $H_j^c - L_j^c + 1$ есть интервал разброса единиц в столбце матрицы $|M_{ij}^c|$, к которому приводится сумма единичных координат столбца. Далее приведенные оценки всех столбцов суммируются, что и является критерием эффективности покрытия дефектных блоков по столбцам.

4. Принятие решения о выборе стратегии $S = \{S_r, S_c\}$ покрытия дефектных логических блоков резервными клетками путем сравнения значений критериев структуризации Q_r, Q_c для строк и столбцов:

$$S = \begin{cases} S_r \leftarrow Q_r < Q_c; \\ S_c \leftarrow Q_r \geq Q_c. \end{cases}$$

В первом случае выполняется стратегия покрытия дефектных блоков путем последовательного обхода всех клеточных строк. Во втором – осуществляется обход клеточных столбцов.

5. Стратегия обхода клеток матрицы по строкам.

Выполняется на модифицированной матрице $|M_{ij}^r|$. Каждая строка матрицы представлена двоичным вектором $M_i^r = (M_{i1}^r, M_{i2}^r, \dots, M_{ij}^r, \dots, M_{iq}^r)$. Шаг 1. Обнуление счетчика нулевых координат и счетчика числа ремонтных клеток: $j = 0, Q = 0$. Шаг 2. Последовательное сканирование ячеек вектора $j = j + 1 \leftarrow M_{ij}^r = 0$ до первой встреченной единицы $M_{ij}^r = 1 \rightarrow (Q = Q + 1, j = j + n - 1)$. От данной 1 отсчитывается n ячеек, которые покрываются ремонтной клеткой. Число ремонтных клеток Q увеличивается на 1. Шаг 3. Если выполняется условие $j \geq q$ – конец процедуры обработки строки. Иначе – переход к шагу 2. Описанная процедура применяется ко всем строкам модифицированной матрицы $|M_{ij}^r|$ ($|M_{ij}^c|$), в результате чего счетчик Q будет содержать минимальное число ремонтных клеток, необходимых для покрытия

всех дефектных блоков. Аналогично выполняется стратегия обхода клеток матрицы по столбцам ($|M_{ij}^c|$). В данном случае изменению в процедуре обхода подлежит индекс столбца i вместо j .

6. Определение качества покрытия полученного варианта решения путем подсчета числа дефектных блоков матрицы, приведенных к минимальному числу резервных клеток N , покрывающих все неисправные блоки:

$$Q_{cr} = \frac{1}{N} \sum_{i=1}^n F_i.$$

7. Конец выполнения процедуры поиска квазиоптимального покрытия дефектных блоков резервными клетками.

Пример. Для кристалла, представленного на рис. 1, в соответствии с пунктом 2 модели процесса восстановления работоспособности выполняется построение двух матриц:

$$M_r = \begin{array}{cccccccccccccccc} 0 & 1 & 0 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 0 & 1 \\ 0 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 0 & 1 & 0 \\ 0 & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \end{array}$$

$$M_c = \begin{array}{ccccc} 0 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 1 \\ 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 \\ 0 & 1 & 1 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 1 & 0 & 1 \\ 0 & 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 1 & 1 \\ 0 & 0 & 0 & 1 & 1 \\ 1 & 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{array}$$

Далее, в соответствии с пунктом 3, выполняется подсчет критериев структуризации для представленных выше матриц:

$$Q_r = \sum_{i=1}^{p/n} \left[\frac{1}{H_i^r - L_i^r + 1} \sum_{j=1}^q M_{ij}^r \right] = \frac{7}{14} + \frac{6}{12} + \frac{8}{13} + \frac{6}{12} + \frac{7}{13} = 2,64.$$

$$Q_c = \sum_{j=1}^{q/n} \left[\frac{1}{H_j^c - L_j^c + 1} \sum_{i=1}^p M_{ij}^c \right] = \frac{6}{12} + \frac{7}{13} + \frac{7}{14} + \frac{7}{13} + \frac{7}{14} = 2,58.$$

Как видно из упомянутых выше критериев, приведенное к единичному каркасу матрицы число дефектных координат по столбцам меньше чем по строкам. По-

этому, с учетом пункта 4, выбирается стратегия решения задачи покрытия путем обхода столбцов покрытия:

$$S_c \leftarrow (Q_r = 2,64 \geq Q_c = 2,58).$$

Структурная привлекательность столбцов выше, чем строк, поскольку приведенное к матрице число дефектов здесь меньше.

Данный путь дает фактическое качество покрытия – число неисправных логических блоков матрицы (на одну ремонтную клетку), приведенное к необходимому количеству резервных компонентов, равное

$$Q_c^* = \frac{1}{N} \sum_{i=1}^n F_i = 36/20 = 1,8.$$

Для сравнения – процедура обхода строк дает более низкое качество:

$$Q_r^* = \frac{1}{N} \sum_{i=1}^n F_i = 36/21 = 1,71.$$

Последнее покрытие множества дефектов имеет на 1 клетку больше (21), чем решение, полученное первым способом (20). Таким образом, выбор стратегии покрытия на основе подсчета и сравнения критериев подсчета числа единичных координат, приведенных к фактическому единичному каркасу матриц, подтверждает их состоятельность и последующую оптимальность полученного покрытия.

На рис. 2 приведена статистика обработки различных видов матриц логических блоков с дефектными компонентами.



Рис. 2. Критерии структуризации и качество покрытия для примеров

Она свидетельствует о правомерности применения предложенного критерия, который во всех случаях, кроме последнего, указывает на оптимальную и эффективную стратегию выбора обхода матрицы для получения минимального покрытия ремонтными клетками дефектных логических блоков. В последнем варианте критерий структуризации по строкам выше, чем по столбцам $Q_r = 1,78 > Q_c = 1,55$, что является основанием для выполнения покрытия дефектов по столбцам. В данном случае было получено качество

покрытия, равное $Q_c^* = 1,125$, что соответствует 16 ремонтным клеткам, необходимым для восстановления работоспособности всех 18 дефектных блоков. В то же время оптимальное решение есть обход матрицы по столбцам, где качество покрытия определяется значением $Q_c^* = 1,2$, что соответствует только 15 ремонтным клеткам.

4. Заключение

Метод обхода матрицы логических блоков предназначен для восстановления работоспособности компонентов FPGA путем получения решения в виде квазиоптимального покрытия всех дефектных блоков минимальным числом ремонтных клеток. Предлагается выбор одной из двух стратегий обхода строк или столбцов матрицы логических блоков на основании критериев структуризации, определяющих число неисправных блоков, приведенных к фактическому единичному каркасу модифицированной матрицы строк или столбцов.

Научная новизна. Предложена матричная модель логических блоков цифрового кристалла в виде клеток функциональностей, содержащих неисправности. Модель позволяет выполнять восстановление работоспособности компонентов программируемой логики с помощью разработанного метода покрытия неисправных логических блоков цифровой системы на кристалле ремонтными клетками путем обхода строк или столбцов матрицы FPGA. Метод позволяет получать решение в виде квазиоптимального покрытия множества дефектных блоков минимальным числом ремонтных клеток.

Практическая значимость заключается в привлекательности предложенного метода для рынка электронных технологий, который позволяет определить минимальное число ремонтных блоков для восстановления работоспособности цифрового изделия, имплементированного в кристалл SoC/SiP.

Литература: 1. Pontarelli S., Ottavi M., Vankamamidi V., Salsano A., Lombardi F. Reliability Evaluation of Repairable/Reconfigurable FPGAs // 21st IEEE International Symposium on Defect and Fault-Tolerance in VLSI Systems (DFT'06) . October, 2006. P. 227-235. 2. Peter Rickert, William Krenik. Cell Phone Integration: SiP, SoC, and PoP // IEEE Design and Test of Computers. May-June, 2006. P. 188-195. 3. Zorian Yervant, Gizopoulos Dmytris. Gest editors' introduction: Design for Yield and reliability // IEEE Design & Test of Computers. May-June 2004. P. 177-182. 4. Hahanov V., Hahanova A., Chumachenko S., Galagan S. Diagnosis and repair method of SoC memory // WSEAS transactions on circuits and systems. 2008. Vol.7. P. 698-707. 5. Hahanov V., Obrizan V., Litvinova E., Ka Lok Man. Algebra-logical diagnosis model for SoC F-IP // WSEAS transactions on circuits and systems. 2008. Vol. 7. P. 708-717. 6. *Algebra-Logical Embedded Memory Repair Method* / V.I. Hahanov // Automation Control Systems and Devices. 2008. № 140.

Поступила в редколлегию 15.03.2009

Рецензент: д-р техн. наук, проф. Кривуля Г.Ф.

Литвинова Евгения Ивановна, канд. техн. наук, доцент кафедры технологии и автоматизации производства РЭС и ЭВС ХНУРЭ. Научные интересы: автоматизация диагностирования и встроенный ремонт компонентов цифровых систем в пакете (SiP). Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 70-21-421.

УДК681.326:519.613

МЕТОД ПОКРЫТИЯ НЕИСПРАВНЫХ ЛОГИЧЕСКИХ БЛОКОВ ЦИФРОВЫХ СИСТЕМ НА КРИСТАЛЛАХ РЕМОНТНЫМИ КЛЕТКАМИ

ЛИТВИНОВА Е.И.

Предлагается метод покрытия дефектных логических блоков цифровых систем на кристаллах ремонтными клетками путем обхода матрицы логических блоков в целях восстановления работоспособности компонентов программируемой логики. Метод позволяет получать решение в виде квазиоптимального покрытия всех дефектных блоков минимальным числом ремонтных клеток. Предлагается выбор одной из двух стратегий обхода строк или столбцов матрицы логических блоков на основании критериев структуризации, определяющих число неисправных блоков, приведенных к фактическому единичному каркасу модифицированной матрицы строк или столбцов.

ABSTRACTS

Radioelektronika i Informatika. 2011. №3

UDC 681.326:519.613

Coverage Method of FPGA Faulty Complex Logic Blocks by Using Spare Tiles / E.I. Litvinova // Radioelektronika i Informatika. 2009. N 1. P. 46-49.

The matrix model of FPGA complex logic blocks in the form of tiles, which include defects, and defect coverage method by means of CLB matrix traverse to repair of FPGA components enable to obtain the solutions in the form of quasioptimal coverage of a defect set by minimal quantity of spare tiles.

Fig. 2. Ref.: 6 items.

РЕФЕРАТИ

Радіоелектроніка та інформатика. 2009. №1

УДК 681.326:519.613

Метод покриття несправних логічних блоків цифрових систем на кристалах ремонтними клітинами / Є. І. Литвинова // Радіоелектроніка та інформатика. 2009. N 1. С. 46-49.

Матрична модель логічних блоків цифрового кристалу у вигляді клітин функціональностей, що містять несправності, та оснований на ній метод покриття дефектних логічних блоків ремонтними клітинами шляхом обходу матриці СВВ в цілях відновлення працездатності компонентів програмованої логіки дозволяють отримати рішення у вигляді квазіоптимального покриття множини дефектних блоків найменшою кількістю ремонтних клітин.

Лл. 2. Бібліогр.: 6 назв.