

4 (107)' 2014

**ІНФОРМАЦІЙНО - КЕРУЮЧІ СИСТЕМИ НА ЗАЛІЗНИЧНОМУ ТРАНСПОРТІ**

Виходить 6 разів на рік

Видається з 23 квітня 1996 р.

**INFORMACIJO-KERUÛCI SISTEMI NA ZALIZNICNOMU TRANSPORTI**

**Зміст – Содержание – Contents**

**Видання**

Української державної академії залізничного транспорту

**Кулагін Д.О.**

Алгоритм роботи інформаційно-керуючої системи рухом моторвагонного рухомого складу за умови відставання від графіка руху .....3

**Щербакова І.А., Стасюк А.І.**

Математические модели компьютерного анализа и оптимизации стоимости электроэнергии по коммерческим тарифам с учетом затрат для изменения графика движения поездов .....7

**Биньковская А.Б.**

Модели выбора типов и видов линий связи и коммутирующих устройств локальной компьютерной сети в условиях нечеткой информации. ....13

**Маркозов Д.О.**

Багатокритеріальна математична модель підтримки прийняття рішень вибору постачальників та обсягів закупівлі товарів .....20

**Мойсеєнко В.І., Чегодаєв Б.В., Зотова О.С.**

Методи діагностування систем залізничної автоматики .....26

**Акимов А.І., Акимова Ю.А., Свиридов Н.І.**

Аналитическое определение выделяемых в ОПН энергий при грозовых перенапряжениях .....33

**Прохорченко А.В.**

Проблеми розрахунку пропускної спроможності залізничної інфраструктури в умовах ринкових відносин .....36

|   |    |
|---|----|
| <b>Слізаренко А.О.</b><br>Впровадження дводіапазонних мереж технологічного радіозв'язку в тунелях залізниць .....   | 42 |
| <b>Баранник В.В., Ширяев А.В., Королёва Н.А.</b><br>Анализ существующих форматов видеоданных для семантической обработки...48   | 48 |
| <b>Баранник В.В., Харченко Н.А., Юрченко К.Н., Твердохлеб В.В.</b><br>Метод оценки битовой скорости в процессе кодирования макроблока для видеотрансляционного потока в телекоммуникационной сети ..... | 52 |
| <b>Подорожняк А.А.</b><br>Метод выявления объектов интереса при обработке данных в системе дистанционного зондирования земли .....  | 60 |
| <b>Рябуха Ю.Н.</b><br>Метод оценки эффективности декодирования трехмерных структур с позиции целостности и доступности видеотрансляционного ресурса .....   | 65 |
| <b>Мирошник М.А., Клименко Л.А.</b><br>Размещение подзадач в распределенных вычислительных системах кластерно-метакомпьютерного типа .....  | 71 |
| <b>Жуковицкий И.В.</b><br>Структурная схема цифровой системы управления торможением отцепки замедлителями тормозной позиции .....   | 78 |
| <b>Пахомова В.М. , Лепеха Р.О.</b><br>Аналіз методів з природними механізмами визначення оптимального маршруту в комп'ютерній мережі Придніпровської залізниці .....                                    | 82 |

**МАТЕРІАЛИ СТЕНДОВИХ ДОПОВІДЕЙ ТА ВИСТУПІВ  
УЧАСНИКІВ КОНФЕРЕНЦІЇ**

**МАТЕРИАЛЫ СТЕНДОВЫХ ДОКЛАДОВ И ВЫСТУПЛЕНИЙ  
УЧАСТНИКОВ КОНФЕРЕНЦИИ**

**MATERIALS AND POSTER PRESENTATIONS OF  
PARTICIPANTS**

---

*Матеріали публікуються у авторській редакції*

*Кулак Э.Н., Ларченко Л.В., Филиппенко И.В.  
(ХНУРЭ)*

### **МЕТОД АНАЛИЗА ТЕСТОПРИГОДНОСТИ ЦИФРОВЫХ СХЕМ ПРИ ГЕНЕРАЦИИ ВЗВЕШЕННОГО ПСЕВДОСЛУЧАЙНОГО ТЕСТА В СИСТЕМАХ ВСТРОЕННОГО САМОТЕСТИРОВАНИЯ**

С увеличением интеграции кремниевых структур отношение числа вентилях к числу выводов схемы существенно возрастает, что уменьшает наблюдаемость и управляемость внутренних узлов схемы, что в свою очередь затрудняет проведение процедуры тестирования, увеличивает время тестирования и объем тестов. В данной работе предложен метод анализа тестопригодности цифровых устройств для псевдослучайного тестирования для обнаружения линий схемы, нуждающихся в модификации. Предлагаемый метод заключается в вычислении значений управляемости и наблюдаемости узлов схемы, формирующих оценку тестопригодности. Предложенный метод может быть использован на вентиляльном уровне и уровне регистровых передач. Метод основан на вероятностном подходе вычисления показателей тестопригодности узлов устройства.

В методе предлагается использование генератора взвешенного теста, построенного таким образом, что выбранные в схеме линии будут непосредственно управляемыми, то есть, на линию с низкой управляемостью нуля ( $C_0$ ) будут подаваться тестовая последовательность, содержащая в себе преимущественно логический ноль. В свою очередь, линии, содержащие низкую управляемость единицы ( $C_1$ ) будут непосредственно управляемы логической единицей. Для внедрения генератора взвешенного теста выбираются внутренние линии с низкими показателями управляемости. При этом для линии с низким значением управляемости нуля будут управляемы дополнительным элементом AND (NOR), встроенным в генератор тестовой последовательности. Таким же образом должна будет улучшена управляемость единицы – путем использования дополнительных элементов NAND (OR).

Предлагается стратегия модификации линий с низкими показателями. Приведены результаты эксперимента над предложенным методом. Выполнен сравнительный анализ предлагаемого метода с аналогичными известными методами.

#### **Список литературы**

1. Kulak E.N., Kaminska M.O., Hassan Kteiman, Wade Ghribi Heuristic method of testability analysis for digital system testing by deterministic test // *Radioelectronics and Informatic*. № 3. Kharkov. 2005. P. 113-119.

2. Gert Jervan, Petru Eles, Zebo Peng, Raimund Ubar, Maxim Jenihhin Hybrid BIST time minimization for Core-Based systems with STUMPS Architecture // *Proceedings of the 18th IEEE International Symposium on Defect and Tolerance in VLSI Systems*.- 2003.- 4p.

3. Gert Jervan, Petru Eles, Zebo Peng, Raimund Ubar, Maxim Jenihhin Test Time minimization for Hybrid BIST of Core-Based Systems // *Proceedings of the 12th Asian Test Symposium*.- 2003.- 4p.

4. Каминская М.А., Кулак Э.Н., Использование анализа тестопригодности для повышения качества теста и производительности встроенных средств самотестирования, *Вестник восточно-украинского национального университета*, №12(130), 24-33, 2008.

*Кривуля Г. Ф. (ХНУРЭ)*

УДК 519.873

### **ПЕРСПЕКТИВЫ РАЗВИТИЯ ТЕХНИЧЕСКИХ СРЕДСТВ КОМПЬЮТЕРНОЙ ИНЖЕНЕРИИ**

Непрерывное увеличение численности народонаселения нашей планеты ставит перед человечеством необходимость решения проблем цивилизации: энергия, вода, пища, экология, бедность, терроризм и война, качество жизни, образование, общественное управление, болезни. Для преодоления этих проблем лидирующая роль принадлежит информационным технологиям, развитие которых насчитывает четыре основных этапа: возникновение письменности; книгопечатание; электричество (радио, телефон); компьютерная техника. При этом сроки внедрения новых информационных технологий постоянно сокращались: если использование бумажных носителей для письменности заняло примерно 1000 лет, внедрение телефонной связи – 50 лет, то технологии применения транзисторной техники для создания электронных вычислительных машин (ЭВМ), как основного технического средства компьютерной инженерии – всего 3 года. С момента появления первой ЭВМ в середине XX века прошло совсем немного времени. но ни одно техническое устройство не совершенствовалось так быстро. Каждые 10-12 лет происходил резкий скачок элементной базы, принципов функционирования, архитектуры и технологии производства компьютеров. Новые модели ЭВМ быстро вытесняли предыдущие. При этом возможности и сферы применения компьютеров постоянно расширялись, причем в отличие от других массовых технических устройств, например, телевизоров или автомобилей, их себестоимость и цена постоянно снижались.

В 1965 году Гордон Мур – один из основателей

корпорации Intel, предсказал, что плотность транзисторов в интегральных схемах и, соответственно, производительность микропроцессоров будут удваиваться каждый год. В течение последних десятилетий этот прогноз, названный «законом Мура», был скорректирован - удвоение должно происходить каждые два года. Прогноз Мура – это результат развития новых технологий для производства интегральных микросхем. Сегодня прогноз Мура распространяется на все большее количество областей. Расширение Internet, стремительный рост объемов пересылаемых данных, развитие электронной коммерции и беспроводной связи, а также внедрение цифровых технологий в бытовую технику – можно рассматривать как следствие этого закона.

В настоящее время ведущие электронные фирмы внедряют для производства микросхем 3D технология CMOS с межслойными соединениями (through-silicon via, TSV). Поскольку архитектура таких микросхем нетрадиционна, то для отвода тепла приходится решать сложную техническую задачу, так как структура 3D-чипа обладает повышенным выделением тепла. Например, для куба памяти Hybrid Memory Cube фирмы IBM этот показатель близок к 1 киловатту. Толщина кремниевых слоёв для этой микросхемы составляет 100 микрон, а толщина трубочек для отвода тепла внутри чипа – 50 микрон, как диаметр человеческого волоса.

Переход к новым технологиям производства микросхем с высокой степенью интеграции требует значительных расходов (до 50%) для охлаждения чипов, что не позволяет пропорционально увеличивать число транзисторов в микросхеме согласно закону Мура. При этом временная зависимость закона становится нелинейной и стремится к определенному пределу. По прогнозам, этот предел наступит в 2030 году, т.е. до этого времени будет наблюдаться существенное замедление развития технологий компьютерной инженерии.

Элементарной базой для нового поколения компьютеров может стать мемристор. Мемристоры совмещают в себе функции памяти и логики - как синапсы мозга, что позволяет проводить сложную параллельную обработку данных. Кроме этого, импликативная алгебра, используемая для построения логического вывода на мемристорах, достаточно адекватно моделирует рассуждения человека. В настоящее время созданы устройства – "кроссбары", которые реализуют такие применения. Использование кроссбаров на мемристорах в компьютерной инженерии может стать основой компьютеров и других вычислительных устройств принципиально нового типа.

*Пархоменко А.А. (УкрГАЖТ)*

## АНАЛИЗ СУБЭКСПОНЕНЦИАЛЬНОГО АЛГОРИТМА SAT- ЗАДАЧ БОЛЬШОЙ РАЗМЕРНОСТИ

Обширный класс задач современной кибернетики можно рассматривать в контексте общей проблемы поиска решений булевых уравнений. Задачи поиска решений уравнений вида  $KH\Phi=1$  ( $KH\Phi$  – конъюнктивная нормальная форма) называются SAT – задачами. Спектр применения SAT- подхода очень широк – на сегодня известно множество работ, в которых различные комбинаторные проблемы ставятся и решаются в форме SAT- задач. Сказанное касается верификации, криптографии, комбинаторики, биоинформатики и других областей. Все известные алгоритмы решения SAT- задач экспоненциальны в худшем случае (SAT- проблемы NP – трудны в общей постановке). Однако современные SAT- решатели успешно справляются с обширными классами «индустриальных» тестов, в основе которых лежат задачи из перечисленных выше областей. Повышение эффективности решения SAT- задач, в том числе разработка алгоритмов, работающих в параллельных и распределенных вычислительных средах, является практически важным и актуальным направлением исследований. При разработке вычислительных алгоритмов, применяемых к решению NP- трудных задач, принципиальным является вопрос аргументации эффективности таких алгоритмов. Если предлагаемые алгоритмы показывают хорошие результаты на аргументировано трудных тестах, то разумно предполагать, что они будут применимы и к задачам, вычислительная трудность в которых не заложена искусственно.

Рассмотрим булеву функцию  $f(x_1, x_2, \dots, x_n)$  в конъюнктивной форме записи

$$f(x_1, x_2, \dots, x_n) = (x_1^{\sigma_{11}} \vee x_2^{\sigma_{12}} \vee \dots \vee x_n^{\sigma_{1n}}) \wedge \dots \wedge (x_1^{\sigma_{m1}} \vee x_2^{\sigma_{m2}} \vee \dots \vee x_n^{\sigma_{mn}}), \quad (1)$$

где

$$x_i^\sigma = \begin{cases} x_i, & \text{при } \sigma = 1 \\ \bar{x}_i, & \text{при } \sigma = 0 \end{cases}, \quad (2)$$

Операции  $\vee$ ,  $\wedge$  являются булевыми и моделируют простейшие логические высказывания:  $\vee$  – «ИЛИ»;  $\wedge$  – «И». Для любого двоичного набора  $x = (x_1, x_2, \dots, x_n)$  функция принимает одно из двух возможных значений: единицу или ноль. Задача «выполнимости» заключается в ответе на вопрос: существует ли набор значений переменных