
УДК 681.325.53: 37: 004.5

*Н.Я.КАКУРИН, Ю.В.ЛОПУХИН, В.В. ВАРЕЦА, В.В. КАТАСОНОВ,
А.Н. МАКАРЕНКО*

АНАЛИЗ ПРЕОБРАЗОВАТЕЛЕЙ ДВОИЧНО-К-ИЧНОГО КОДА В ДВОИЧНЫЙ КОД ПО МЕТОДУ ДОСЧЕТА

Рассматривается структура и функционирование преобразователей двоично-К-ичного кода в двоичный код. Выполняется анализ их основных характеристик.

1. Постановка задачи

В современных универсальных ЭВМ преобразование чисел выполняется обычно программным способом, что приводит к уменьшению производительности центрального процессора. При использовании специальных преобразователей кодов (ПК) в качестве предпроцессоров и постпроцессоров этого не происходит [1].

В результате увеличивается производительность ЭВМ, а в случае применения преобразователей кодов в интерфейсах ввода-вывода информации улучшаются их основные характеристики.

Преимуществом преобразователей кодов по методу досчета (ПК ДСЧ) являются малые аппаратурные затраты, схемная простота и линейная зависимость аппаратурных затрат от разрядности входного кода и невысокая стоимость.

Следует отметить, что стоимость ПК ДСЧ является по отношению к аппаратурным затратам вторичной и определяет качество схемы в зависимости от типов применяемых элементов.

Целью настоящей работы является:

- анализ основных характеристик ПК ДСЧ;
- рассмотрение методики нахождения ПК ДСЧ с максимальным быстродействием;
- сравнительная характеристика основных параметров структур ПК ДСЧ, а также анализ программного средства для расчета основных характеристик ПК этого типа.

2. Структура и функционирование многосекционного ПК ДСЧ

В простейшем случае преобразователем ПК ДСЧ из К-ичной системы в двоичную является односекционная схема, содержащая один входной вычитающий счетчик (в К-ичной системе) и один выходной суммирующий в двоичной системе счета.

Недостатком односекционного ПК ДСЧ является значительное число тактов на преобразование максимального числа.

Пусть система счисления на входе – К; система счисления на выходе – р; число входных разрядов – nz ; длительность периода импульсов генератора – $T_{Г}$.

Тогда при $K=10$; $p=2$; $nz=6$ время преобразования определяется формулой:

$$t_{\text{пр}} = T_{\Gamma} \cdot N_{\text{макс}} = T_{\Gamma} \cdot (K^{nz} - 1) \quad (1)$$

при $T_{\Gamma} = 1 \cdot 10^{-6} \text{ с.}$; $t_{\text{пр}} = 1 \cdot 10^{-6} (10^6 - 1) = 1 \cdot 10^{-6} \cdot 999999 = 0,999999 \text{ с} \approx 1 \text{ с.}$

В целях ускорения процесса преобразования чисел можно использовать различные приемы, в частности разбиение входных и выходных счетчиков на две [2,3] или на большее число секций [4].

Преобразование чисел в многосекционном ПК ДСЧ (рис.1) происходит путем последовательно-возвратного обнуления каждого входного счетчика. При этом способе обнуление входного счетчика второй секции начинается только после полного обнуления входного счетчика первой секции, обнуление третьей секции возможно после полного обнуления предыдущих входных секций, т.е. второй и первой.

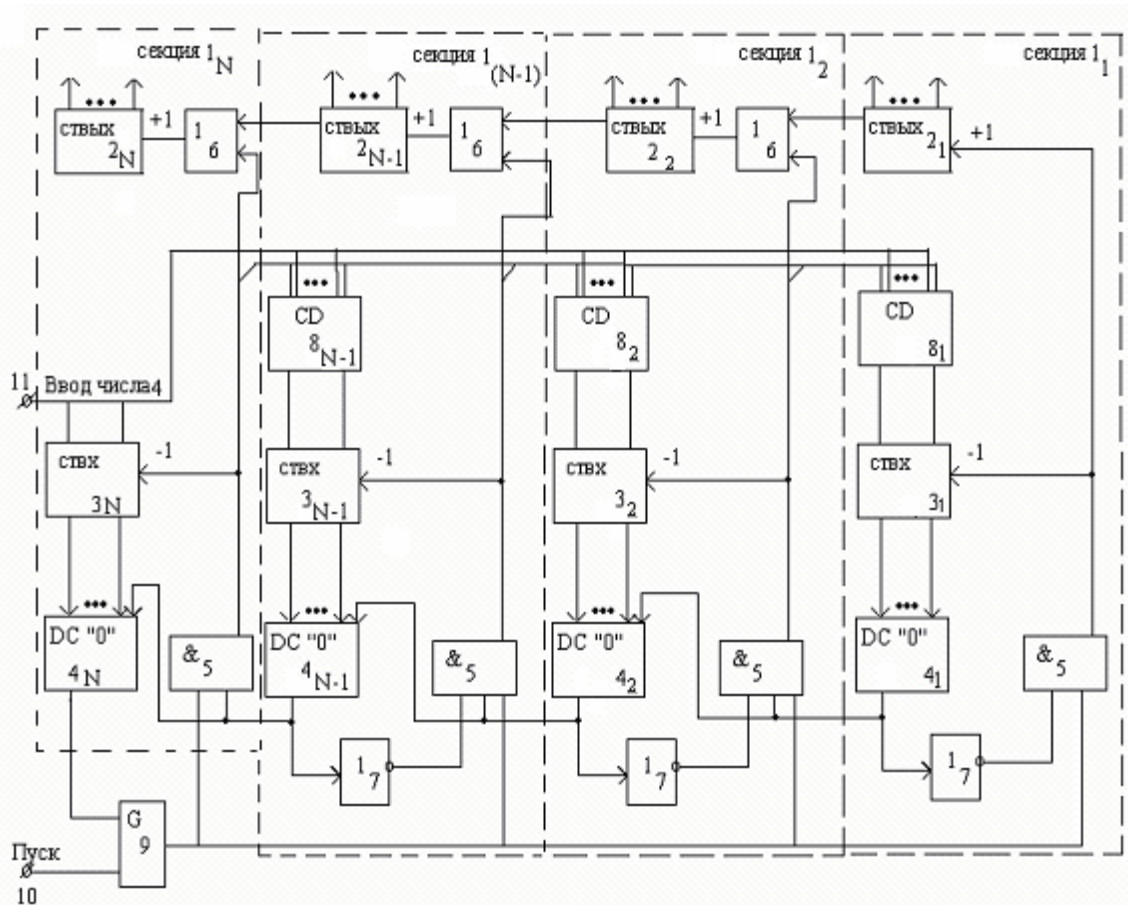


Рис. 1. Структура многосекционного ПК ДСЧ

Преобразователь содержит nz преобразующих секций I ; каждая преобразующая секция I – декаду (при $K = 10$) двоично-десятичного счетчика 3, двоичный ($p=2$) счетчик 2, дешифратор нуля 4, элемент ИЛИ 6; все секции I , кроме младшей, содержат элемент ИЛИ 6; все секции, кроме старшей, – элемент НЕ 7. Все преобразующие секции, кроме старшей, содержат шифраторы 8.

Преобразователь содержит генератор импульсов 9 и вход пуска 10. Обозначим коэффициент пересчета двоичных счетчиков 3_i через M_i ($i = 1, nz$). Устройство работает следующим образом. В исходном состоянии в K -ичных счетчиках 3_i ($i = 1, nz$) записаны числа a_1, a_2, \dots, a_n преобразуемого K -ичного кода, а двоичные счетчики 2_i ($i = 1, nz$) установлены в нуль. При этом на выходе дешифратора нуля 4_i появляется запрещающий потенциал, если в двоично-десятичном счетчике 3_i записано какое-либо число, отличное от нуля. По

сигналу “Пуск” импульсы с выхода генератора 9 поступают через элемент И 5₁ на счетный вход вычитания счетчика 3₁ и на счетный вход сложения счетчика 2₁ и производят вычитание единиц из счетчика 3₁ и прибавление единиц в счетчик 2₁ (по единице на каждый импульс) до тех пор, пока в счетчике 3₁ не установится нуль. Таким образом, число a₁ будет перенесено в двоичный счетчик 2₁. Если a₁ больше или равно максимальному двоичному числу 2³, которое может быть записано в счетчик 2₁, то в процессе прибавления единиц в счетчик 2₁ с его выхода возникнет единица переноса, которая через элемент ИЛИ 6₂ поступает на счетный вход счетчика 2₂, а в счетчике 2₁ останется число m₁ = a₁ - 2³.

Если a₁ < 2³, то в счетчике 2₁ остается число m₁ = a₁.

На выходе дешифратора нуля 4₁ появляется разрешающий потенциал, а на выходе элемента НЕ 7₁ – запрещающий. Импульс с выхода генератора 9 проходит через элемент И 5₂ и производит вычитание единицы из счетчика 3₂, прибавление единицы в счетчик 2₂ и через шифратор 8 – установку числа R₂ = R₂₁ = 10 – M₁ в счетчик 3₁. На выходе дешифратора 4₁ снова появляется запрещающий потенциал, а на выходе элемента НЕ 7₁ - разрешающий. Следующая серия импульсов производит вычитание числа R₂₁ из счетчика 3₁ и прибавление этого числа в счетчик 2₁. Если при этом возникает переполнение счетчика 2₁, то единица переноса через элемент ИЛИ 6₂ поступает на счетный вход счетчика 2₂. Такая последовательность действий циклически продолжается до тех пор, пока число из счетчика 3₂ не будет полностью перенесено в счетчик 2₂. После этого открывается элемент И 5 следующей секции I и начинается вычитание единиц из счетчика 3 и прибавление их в счетчик 2 этой секции.

Процесс разбиения выходных счетчиков на секции будет детально рассмотрен в пункте 3. Сейчас примем, что входные счетчики 3_i (i = 1, nz) содержат по одному K-ичному разряду, а выходные счетчики 2_i содержат соответственно (3,3,4,3,3,3) разрядов (число справа соответствует числу двоичных разрядов первой секции; число слева – шестой секции).

Модель процесса преобразования трехсекционного ПК ДСЧ с представлением для удобства результатов в десятичной системе представлена в табл.1.

Таблица 1

Такт	0	1	8	9	10	12	13	15
СТВЫХ	000	001	010	011	021	023	033	035
СТВХ	X99	X98	X91	X90	X82	X80	X72	X70
Такт	16	18	19	20	21	22	24	25
СТВЫХ	045	047	057	060	061	071	073	103
СТВХ	X62	X60	X52	X51	X50	X42	X40	X32
Такт	27	28	30	31	32	33	34	36
СТВЫХ	105	115	117	127	130	131	141	143
СТВХ	X30	X22	X20	X12	X11	X10	X02	X00

В табл.1 символ X означает, что входной счетчик 3-й секции может принимать значения от 0 до K-1. Проведем интерпретацию результата моделирования (табл. 1).

После 36-го такта в трех младших двоичных счетчиках будут зафиксированы следующие значения бит:

	СТВЫХ ₃	СТВЫХ ₂	СТВЫХ ₁
Биты	987	654	321
Значения бит	001	100	011
Степень бита	876	543	210

Окончательный результат двоичного числа на выходе ПК ДСЧ равен $99_{10} = 2^6 + 2^5 + 2^1 + 2^0 = 64 + 32 + 2 + 1 = 1100011_2$.

3. Методика расчета основных характеристик ПК ДСЧ К-2

Структуру ПК ДСЧ, состоящую из ряда nz секций, будем отображать числами K -ичных входных разрядов $n_i (i = \overline{1, nz_k})$ и числами p -ичных выходных разрядов $m_j (j = \overline{1, nz_p})$ в виде (примем, что $nz = N$):

$$\begin{aligned} m_N, m_{N-1}, m_{N-2}, \dots, m_2, m_1, \\ n_N, n_{N-1}, n_{N-2}, \dots, n_2, n_1 \end{aligned} \quad (1)$$

Наибольшим быстродействием обладает структура ПК, называемая фундаментальным разбиением (ФР) и содержащая по одному K -ичному разряду на входе.

ФР может быть представлено следующей многосекционной структурой ПК:

$$\begin{aligned} m_N, m_{N-1}, m_{N-2}, \dots, m_2, m_1, \\ 1, 1, 1, \dots, 1, 1 \end{aligned} \quad (2)$$

Число выходных двоичных разрядов m_j секции j определяют из неравенства:

$$\frac{\sum_j m_j}{p} \leq K \frac{\sum_i n_i}{p}, \quad (3)$$

как наибольшую целую степень p , удовлетворяющую неравенству (3).

Рассмотрим ряд примеров нахождения структуры секции.

Дано $p=2$; $K=10$; $nz=6$. Для первой секции $2^{m_1} \leq 10^1$; $m_1 = 3$; для второй секции $2^{m_1+m_2} \leq 10^2$; $2^{3+3} \leq 10^2$; $2^6 \leq 100$; $m_2 = 3$; аналогично для третьей и четвертой секций получим:

$$2^{m_1+m_2+m_3} \leq 10^3; 2^9 \leq 10^3; 512 \leq 1000; m_3 = 3,$$

$$2^{m_1+m_2+m_3+m_4} \leq 10^4; 2^{13} \leq 10^4; 8192 \leq 10000; m_4 = 4;$$

для пятой и шестой секций получим соответственно

$$2^{m_1+m_2+m_3+m_4+m_5} \leq 10^5; 2^{16} \leq 10^5; 65536 \leq 100000; m_5 = 3;$$

$$2^{m_1+m_2+m_3+m_4+m_5+m_6} \leq 10^6; 2^{19} \leq 10^6; 524288 \leq 1000000; m_6 = 3.$$

Величины корректирующих поправок $R_i (i = \overline{2, N})$ рассчитывают по формуле

$$R_i = K^{\sum_{i=1}^{i-1} n_i} - p^{\sum_{i=1}^{i-1} m_i} \quad (4)$$

Тогда для предыдущего примера получим:

$$R_2 = 10^1 - 2^3 = 2_{10}; R_3 = 10^2 - 2^{3+3} = 100 - 64 = 36_{10};$$

$$R_4 = 10^3 - 2^{3+3+3} = 10^3 - 2^9 = 1000 - 512 = 488_{10};$$

$$R_5 = 10^4 - 2^{3+3+3+4} = 10^4 - 2^{13} = 10000 - 8192 = 1808_{10};$$

$$R_6 = 10^5 - 2^{3+3+3+4+3} = 10^5 - 2^{16} = 100000 - 65536 = 34464_{10}.$$

Общую суммарную поправку R_i необходимо разделить на секции по соответствующему числу разрядов в виде корректирующих поправок в секции.

В итоге получим: $R_2 = R_{21} = 2$; $R_3 = R_{32}; R_{31}; R_{32} = 3; R_{31} = 6$;

$$R_4 = R_{43}; R_{42}; R_{41}; R_{43} = 4; R_{42} = R_{41} = 8;$$

$$R_5 = R_{54}; R_{53}; R_{52}; R_{51}; R_{54} = 1; R_{53} = 8; R_{52} = 0; R_{51} = 8;$$

$$R_6 = R_{65}; R_{64}; R_{63}; R_{62}; R_{61}; R_{65} = 3; R_{64} = R_{63} = R_{61} = 4; R_{62} = 6;$$

Матрицей корректирующих поправок для рассматриваемого примера является:

$$R_6^{10} = [R_{ij}] = \begin{matrix} & 2 & & & & & 2 & & & & \\ & 3 & & & & & 3 & 6 & & & \\ & 4 & & & & & 4 & 8 & 8 & & \\ & 5 & & & & & 1 & 8 & 0 & 8 & \\ & 6 & 3 & 4 & 4 & 6 & 4 & & & & \end{matrix} \quad (5)$$

Преобразование чисел в многосекционной схеме ПК ДСЧ аналогично подсчету числа импульсов в неоднородной позиционной системе счисления с весами $Q_i (i = \overline{1, N})$.

Весовые коэффициенты Q_i определяют по формуле:

$$Q_i = 1 + \sum_{j=1}^{i-1} R_{ij} Q_j, \quad (6)$$

где R_{ij} – корректирующие поправки из секции i в секцию j .

Максимальное число тактов преобразователей T_N многосекционного ПК ДСЧ находят из выражения:

$$T_N = \sum_{i=1}^N (K^{n_i} - 1) Q_i. \quad (7)$$

В соответствии с формулами (6) и (7) для $K=10$; $p=2$; $N=6$ находим:

$$Q_1 = 1; Q_2 = 1 + R_{21} \cdot Q_1 = 1 + 2 \cdot 1 = 3; Q_3 = 1 + R_{32} \cdot Q_2 + R_{31} \cdot Q_1 = 1 + 3 \cdot 3 + 6 \cdot 1 = 16;$$

$$Q_4 = 1 + R_{43} \cdot Q_3 + R_{42} \cdot Q_2 + R_{41} \cdot Q_1 = 1 + 4 \cdot 16 + 8 \cdot 3 + 8 \cdot 1 = 97;$$

$$Q_5 = 1 + R_{54} \cdot Q_4 + R_{53} \cdot Q_3 + R_{52} \cdot Q_2 + R_{51} \cdot Q_1 = 1 + 1 \cdot 97 + 8 \cdot 16 + 0 \cdot 3 + 81 = 234;$$

$$Q_6 = 1 + R_{65} \cdot Q_5 + R_{64} \cdot Q_4 + R_{63} \cdot Q_3 + R_{62} \cdot Q_2 + R_{61} \cdot Q_1 = \\ = 1 + 3 \cdot 234 + 4 \cdot 97 + 4 \cdot 16 + 36 + 41 = 1177;$$

$$T_6 = 13752 \text{ такта.}$$

С помощью рассмотренного выше ПК ДСЧ для ряда значений $K=3,5,7,9,10,12$; $p=2$ и $N=9$ было выполнено разбиение ПК на секции. Результаты приведены в табл. 2.

Таблица 2

K	$\sum m_i$	9	8	7	6	5	4	3	2	1
3	13	2	1	2	2	1	1	1	2	1
5	19	2	2	3	2	2	3	2	2	2
7	25	3	3	3	2	3	3	3	3	2
9	28	3	3	3	4	3	3	3	3	3
10	29	3	3	4	3	3	4	3	3	3
12	32	4	3	4	4	3	4	3	4	3

Структурная схема алгоритма расчета основных параметров ПК ДСЧ из K -ичной системы счисления в двоичную приведена на рис.2.

4. Программное средство для анализа ПК ДСЧ «PREOBRAZOVATEL K-2»

В качестве инструмента для разработки программного пакета «Preobrazovatel K-2» была использована среда программирования Microsoft Visual Studio 2005. Microsoft Visual Studio 2005 – средство быстрой разработки приложений, позволяющее создавать программы на языке C#. Данная среда программирования частично использует принципы RAD. RAD означает быструю разработку приложений. Это концепция позволяет создавать программные продукты, причем особое внимание уделяется скорости и удобству программирования, созданию технологичного процесса, позволяющего программисту максимально быстро писать компьютерные программы.

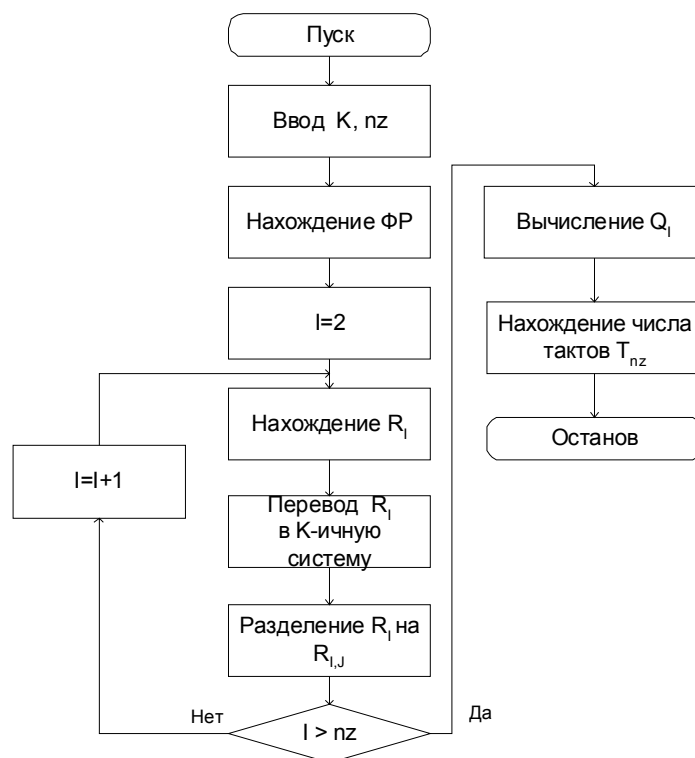


Рис. 2. Структурная схема алгоритма расчета параметров ПК ДСЧ

При разработке программного средства использовались следующие структуры данных.

Класс Converter : K – входная система счисления; matrix – двумерный массив, в котором формируется результат вычислений; N – определяет результирующий размер матрицы, а также списков n_list , z_list , R_list , Q_list ; n_list – список коэффициентов n ; nz – входной параметр, который определяет число разрядов в результате вычислений и условие окончания преобразования, где p – система счисления; Q_list – список коэффициентов Q ; R_list – список коэффициентов R ; T – время работы алгоритма преобразования в тактах; z_list – список коэффициентов z .

Методы, используемые в программе: Calculate – функция для преобразования; Converter – конструктор класса, который выполняет начальную инициализацию переменных в классе; GenerateList – выполняет инициализацию списков n , и z ; GenerateMatrix – функция, которая рассчитывает результирующую матрицу; GenerateQList – функция для расчета значений Q ; GenerateR – функция для расчета значений R ; GenerateT – функция для расчета времени выполнения алгоритма; GetBoolArray – функция для преобразования входящего числа R в K -ичную систему счисления; GetInt – функция для преобразования входного числа с K -ичной системы счисления в десятичную; GetN – функция для определения параметра N ; IsEndOfListGeneration – определяет условие окончания цикла для преобразования.

После запуска программы появятся три текстовых поля для ввода данных. С помощью этих элементов управления необходимо задать исходные данные для режима преобразования чисел (рис.3).

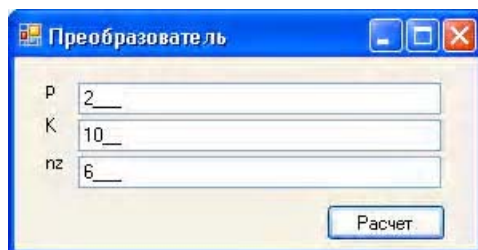


Рис. 3. Интерфейс для ввода исходных данных программы «Преобразователь К-2»

Результат работы программного средства «Преобразователь К-2» для $p=2$; $K=10$; $nZ=20$ приведен на рис.4.

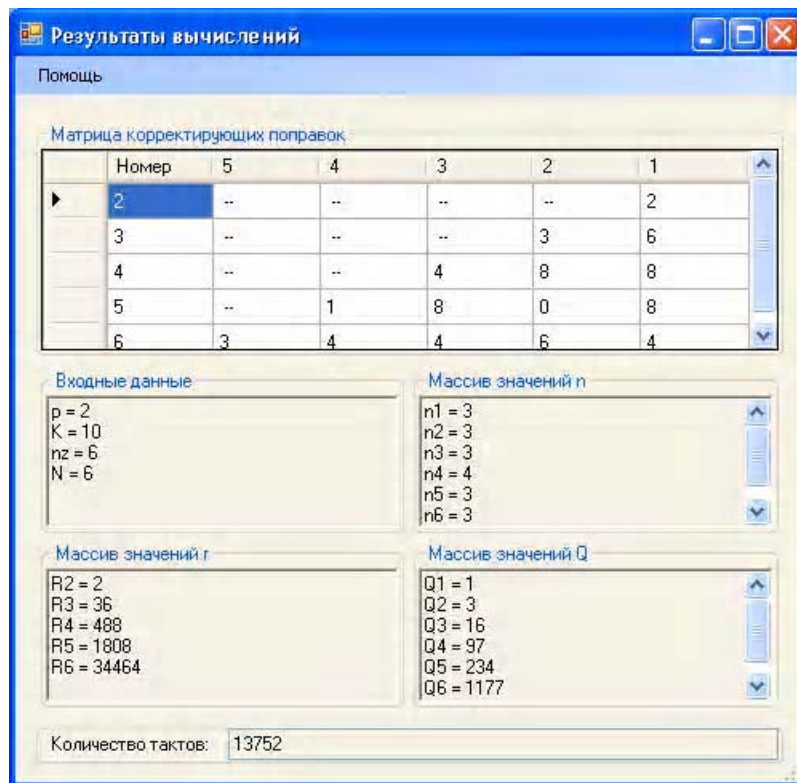


Рис. 4. Результат работы программы «Преобразователь К-2»

Программное средство работает при $p=2$; $K=3-60$. Для $K=3$ число входных разрядов $nZ=20$; для $K=10$ ($nZ=12$); для $K=60$ ($nZ=5$). С помощью данной программы получен и проанализирован ряд основных характеристик многосекционных преобразователей двоично- K -ичного кода в двоичный код по методу досчета для $p=2$ (табл. 3,4).

Таблица 3

K	T_9	T_8	T_7	T_6	T_5	T_4	T_3	T_2	T_1
3	294	184	138	78	38	20	10	6	2
5	11608	4288	2248	744	264	120	40	12	4
7	39342	12558	3618	990	582	318	102	30	6
9	98168	22792	8680	6720	1648	400	112	24	8
10	825324	206073	76293	13752	3159	1053	180	36	9
12	1972828	368313	132682	28919	4312	1265	176	66	11

В табл.3 приведено число тактов преобразования T_i для числа разрядов $i=1-9$ и значений $K = 3,5,7,9,10,12$. В табл. 4 приведены значения коэффициента выигрыша числа тактов преобразования многосекционной схемы по сравнению с односекционной T_1 / T_i ($i = \overline{2,9}$).

Таблица 4

K	9	8	7	6	5	4	3	2	1
3	66,9	35,6	15,8	9,3	6,4	4	2,6	2	1
5	168,3	91	34,7	21	11,8	5,2	3,1	2	1
7	1024,9	459	227,6	118,8	28,9	7,5	3,35	1,6	1
9	3945,5	1888,8	551	79,1	35,8	16,4	6,5	3,3	1
10	1211,6	485,3	131	72,7	31,6	9,5	5,55	2,75	1
12	2616,2	1167,4	270	103,3	57,7	16,4	9,8	2,17	1

Выводы

1. Проанализирована структура и функционирование многосекционного ПК двоично-К-ичного кода в двоичный код по методу досчета.

2. Рассмотрен метод расчета основных характеристик ПК ДСЧ: нахождение структуры секций, матрицы корректирующих поправок, весовых коэффициентов секций и числа тактов преобразования фундаментального разбиения.

3. Предложено программное средство «Преобразователь К-2», позволяющее автоматизировать этапы системного проектирования и нахождения основных системных характеристик ПК ДСЧ.

4. Выполнен сравнительный анализ структуры секций ФР для различных оснований $K=3-12$ и показано, что по сравнению с односекционной схемой многосекционный ПК ДСЧ имеет выигрыш в 4-5 порядков, который растет с увеличением основания K и числа входных разрядов nZ .

Научная новизна состоит в разработке метода расчета основных характеристик ПК ДСЧ из K -ичной системы счета в двоичную на основе ФР и реализации этого метода на языке программирования C#.

Практическая значимость результатов исследования заключается в автоматизированном нахождении основных параметров ПК ДСЧ, что позволяет существенно ускорить этап системного проектирования преобразователей этого типа.

Список литературы: 1. Сухомлинов М.М., Выхованец В.Н. Преобразователи кодов чисел. Киев: Техника, 1965. 136 с. 2. А.С. 468236 5G06F 5/02. Устройство для преобразования кодов /В.М.Гусятин, Н.В.Алипов, А.П.Руденко //Открытия, изобретения. 1975. №15. С.108. 3. Макаренко А.Н. Алгоритмизация разбиений преобразователей кодов // АСУ и приборы автоматики. 1990. Вып. 94. С.103-109. 4. А.С. 1153323 5G06F 5/00. Преобразователь двоичного кода в двоично-К-ичный код / Н.Я.Какурин, Ю.К.Кирьяков, В.М.Гусятин // Открытия, изобретения. 1985. №16. С.167.

Поступила в редколлегию 02.10.2010

Какурин Николай Яковлевич, канд. техн. наук, профессор кафедры АПВТ ХНУРЭ. Научные интересы: прикладная теория цифровых автоматов, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр.Ленина, 14, тел. 70-21-326.

Лопухин Юрий Владимирович, ст. преподаватель кафедры АПВТ ХНУРЭ. Научные интересы: проектирование программного обеспечения, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр.Ленина, 14, тел. 70-21-326.

Вареца Виталий Викторович, аспирант кафедры автоматизации проектирования вычислительной техники ХНУРЭ. Научные интересы: проектирование программного обеспечения, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр.Ленина, 14, тел. 70-21-326.

Катасонов Валерий Вячеславович, студент группы КИ-07-6 ХНУРЭ. Научные интересы: автоматизация проектирования цифровых устройств, проектирование программного обеспечения. Адрес: Украина, 61166, Харьков, пр. Ленина, 14, тел. 70-21-326.

Макаренко Анна Николаевна, канд. техн. наук, доцент кафедры информационных технологий Харьковского института банковского дела. Научные интересы: информационные технологии, анализ и синтез преобразователей кодов. Адрес: Украина, 61074, Харьков, пр. Победы, 55, тел. 336-05-64.