

СИСТЕМНОЕ ПРОЕКТИРОВАНИЕ ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ ДРОБНЫХ ЧИСЕЛ ПО МЕТОДУ НАКОПЛЕНИЯ ЭКВИВАЛЕНТОВ

Рассматривается метод системного проектирования многоблочных преобразователей кодов, позволяющий совместно с методом локальной оптимизации основного узла формирователя эквивалентов (ФЭ) найти структуру преобразователя кодов (ПК) минимальными аппаратурными затратами.

1. Постановка задачи

Преобразователи кодов по методу накопления эквивалентов образуют прямым табличным методом преобразования, методом досчета и другими, что имеет ряд преимуществ по сравнению с другими методами преобразования. Они имеют высокое быстродействие и возможность регулирования (изменения) соотношения между аппаратурными затратами и быстродействием за счет выбора числа шагов преобразования (1,2,3 или 4), их значений, а также за счет выбора наиболее выходного варианта декомпозиции ПК на блоки.

Увеличение числа шагов преобразования, как правило, приводит к увеличению быстродействия, но требует повышенных аппаратурных затрат из-за усложнения основного нестандартного узла ПК ФЭ.

По этой причине более выгодным является применение двухшагового ПК, имеющего меньшие аппаратурные затраты. Кроме того, дальнейшее сокращение аппаратурных затрат на реализацию ФЭ можно достичь совместным применением системного проектирования ПК с методом локальной оптимизации ФЭ путем выбора наиболее выгодной структуры ФЭ с меньшими аппаратурными затратами.

Цель данной работы — автоматизация системного проектирования преобразователей кодов дробных чисел в широком диапазоне входных разрядностей и оснований систем счисления.

Основными задачами работы являются:

- анализ двух вариантов структурной реализации основного нестандартного узла ПК ФЭ;
- получение структурных моделей многоблочных ФЭ дробных чисел;
- построение алгоритма проектирования ПК дробного числа, включающего в себя системное проектирование ПК и локальную оптимизацию ФЭ.

2. Первая структурная реализация ФЭ

Первая структурная реализация ФЭ для двухшагового ФЭ состоит из двух последовательно включенных декодеров DC₁ и DC₂ и кодера (шифратора CD). Последовательное соединение декодеров позволяет исключить одновременное наличие двух и более нулей на входах CD (рис.1).

Инверсные выходы декодеров совместно с многоходовыми элементами Шеффера (1*8 И-НЕ, 2*4 И-НЕ, 3*3 И-НЕ) упрощают реализацию многоместных дизъюнкций и сокращают число ступеней при реализации схемы.

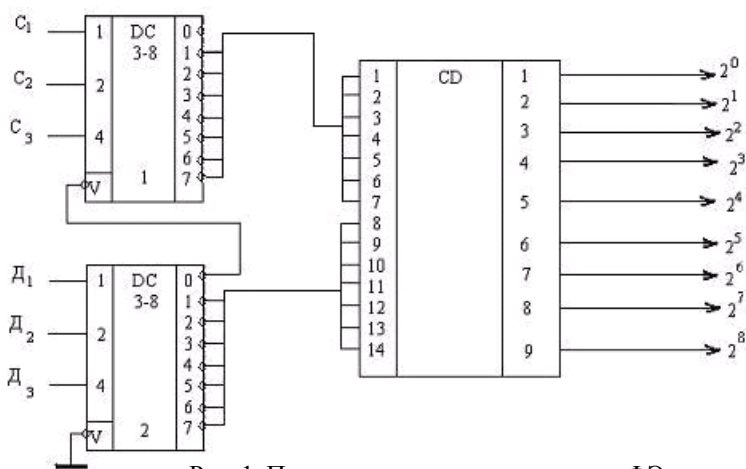


Рис. 1. Первая структурная реализация ФЭ

Например, схема для реализации функции:

$$f(x_8 \dots x_1) = x_8 \vee x_7 \vee x_6 \vee x_5 \vee x_4 \vee x_3 \vee x_2 \vee x_1 \quad (1)$$

в базисе Буля на двухвходовых элементах 2ИЛИ требует пирамидальной схемы из 7 элементов и 3 ступеней, а в базисе Шеффера 1 элемента 1*8И-НЕ и 1 ступени (рис 2,б)

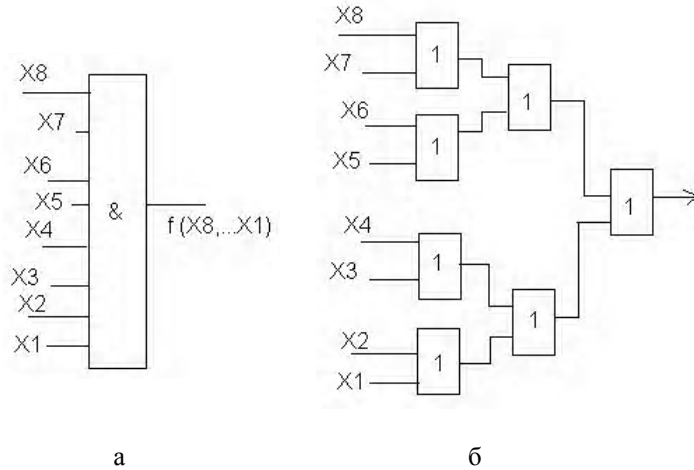


Рис. 2. Схема для реализации $f(x_8, \dots, x_1)$

Доказательством этого служит следующая формула:

$$\begin{aligned} f(x_8 \dots x_1) &= [(x_8 \vee x_7) \vee (x_6 \vee x_5)] \vee [(x_4 \vee x_3) \vee (x_2 \vee x_1)] = \\ &= \overline{\overline{x_8 \vee x_7 \vee x_6 \vee x_5 \vee x_4 \vee x_3 \vee x_2 \vee x_1}} = \\ &= \overline{x_8 \vee x_7 \vee x_6 \vee x_5 \vee x_4 \vee x_3 \vee x_2 \vee x_1} = \\ &= \overline{x_8} \cdot \overline{x_7} \cdot \overline{x_6} \cdot \overline{x_5} \cdot \overline{x_4} \cdot \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} . \end{aligned} \quad (2)$$

3. Вторая структурная реализация ФЭ

Вторая структурная реализация ФЭ (рис. 3) состоит из одного декодера, шифратора, комбинационного сдвигателя SDV, коммутатора кодов старшего и младшего регистров состояний ПК на базе счетверенного мультиплексора селектора 4*MS 2 в 1 и схемы управления (СА) коммутатором и сдвигом, выполняемой на базе элементов ИЛИ.

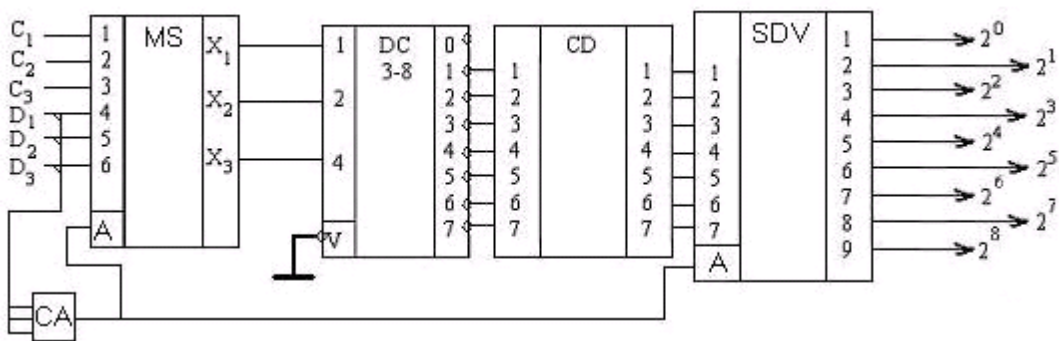


Рис. 3. Вторая структурная реализация ФЭ

Логика управления MS и SDV реализуется в соответствии с функцией:

$$Y_{MS} = \begin{cases} 1, D_i \neq 0; \\ 0, D_i = 0 \quad (i = \overline{1, p}). \end{cases} \quad (3)$$

Если $Y_{MS} = 1$, то на входы DC поступают сигналы D_1, D_2, \dots, D_p , если $Y_{MS} = 0$, то поступают сигналы C_1, C_2, \dots, C_p . Число MS на реализацию комбинационного сдвигателя SDV (выполняемого также на базе 4*MS 2 в 1) зависит от числа выходов $n_{\text{вых}}^{\text{CD}}$ кодера CD и значения второго шага:

$$n_{MS}(SDV) = \left[(n_{\text{ВЫХ}}^{\text{CD}} + \log_2 a) / 4 \right], \quad (4)$$

где $[\]$ – означают округление до большого целого. Число MS на реализацию коммутатора входов C_1, C_2, \dots, C_p ; D_1, D_2, \dots, D_p определяется аналогично формулой:

$$n_{MS}(K) = \lceil p/4 \rceil. \quad (5)$$

Отличительной особенностью 2-й структуры ФЭ является подача на входы декодера и, следовательно, на входы кодера одинаковых кодов для одинаковых комбинаций значений D_1, D_2, \dots, D_p и C_1, C_2, \dots, C_p . При этом необходимый пространственный сдвиг кодов эквивалентов с выхода ФЭ для ненулевых значений D_1, D_2, \dots, D_p обеспечивается с помощью MS (при $a=2$ на один разряд влево; при $a=4$ на два разряда влево).

Так как число входов CD 2-й структуры ФЭ вдвое меньше по сравнению с 1-й, то и затраты на кодер CD будут меньше, но при этом появляются дополнительные аппаратные затраты на реализацию сдвигателя SDV.

Конечное значение общих затрат 2-й структуры на ФЭ зависит от вида функций выходных разрядов CD.

Вторая структура ФЭ будет иметь меньшие затраты, чем первая, если экономия затрат на построение кодера CD будет превышать дополнительные затраты на SDV.

4. Математические модели законов функционирования многоблочных ФЭ дробных чисел

Так как рассматриваемые ПК являются преобразователями дробных чисел с фиксированной запятой, то по аналогии с ПК целых чисел общую формулу закона функционирования ФЭ можно представить в виде:

$$S_{m,}^M = \begin{cases} \sum_{i=(m-1)p+1}^{i=mp} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=(m-1)p+1}^{i=mp} ak^{-1} \cdot D_i, D \neq 0, \end{cases} \quad (6)$$

где p – число разрядов в блоке с номером m ($p = \frac{n}{M}$); M – число блоков разбиения; C_i и D_i

соответственно состояния i -го триггера младшего и старшего регистров. Число различных разбиений входных разрядов n ПК на блоки определяется числом различных делителей n .

Так, для $n=6$ имеем 4 делителя $m=1,2,3,6$. Для числа блоков в разбиении $M=1$ закон ФЭ описывается формулой:

$$S_1^1 = \begin{cases} \sum_{i=1}^{i=6} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=1}^{i=6} ak^{-1} D_i, D \neq 0. \end{cases} \quad (7)$$

При двухблочном разбиении $M=2$; $m=1,2$ $P=3$ имеем формулы:

$$S_1^2 = \begin{cases} \sum_{i=1}^{i=3} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=4}^{i=6} ak^{-1} D_i, D \neq 0. \end{cases} \quad (8)$$

$$S_2^2 = \begin{cases} \sum_{i=4}^{i=6} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=4}^{i=6} ak^{-1} D_i, D \neq 0. \end{cases} \quad (9)$$

Для трехблочного разбиения $M=3$, $m=1,2,3$; $p=2$ модели $\Phi\mathcal{E}_1$, $\Phi\mathcal{E}_2$ и $\Phi\mathcal{E}_3$ описываются формулами:

$$S_{1,}^3 = \begin{cases} \sum_{i=1}^{i=2} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=1}^{i=2} ak^{-1}D_i, D \neq 0. \end{cases} \quad (10)$$

$$S_{2,}^3 = \begin{cases} \sum_{i=3}^{i=4} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=3}^{i=4} ak^{-1}D_i, D \neq 0. \end{cases} \quad (11)$$

$$S_{3,}^3 = \begin{cases} \sum_{i=5}^{i=6} k^{-1} \cdot C_i, D = 0; \\ \sum_{i=5}^{i=6} ak^{-1}D_i, D \neq 0. \end{cases} \quad (12)$$

В случае шестиблочного разбиения на вход каждого $\Phi\mathcal{E}$ поступает один разряд и законы функционирования $\Phi\mathcal{E}$ $S_{1,}^6; S_{2,}^6; S_{3,}^6; S_{4,}^6; S_{5,}^6; S_{6,}^6$ определяются формулами:

$$S_{1,}^6 = \begin{cases} k^{-1} \cdot C_i, D = 0; \\ ak^{-1}D_i, D \neq 0; \end{cases} \quad (13)$$

$$S_{2,}^6 = \begin{cases} k^{-2} \cdot C_i, D = 0; \\ ak^{-2}D_i, D \neq 0; \end{cases} \quad (14)$$

$$S_{3,}^6 = \begin{cases} k^{-3} \cdot C_i, D = 0; \\ ak^{-3}D_i, D \neq 0; \end{cases} \quad (15)$$

$$S_{4,}^6 = \begin{cases} k^{-4} \cdot C_i, D = 0; \\ ak^{-4}D_i, D \neq 0; \end{cases} \quad (16)$$

$$S_{5,}^6 = \begin{cases} k^{-5} \cdot C_i, D = 0; \\ ak^{-5}D_i, D \neq 0; \end{cases} \quad (17)$$

$$S_{6,}^6 = \begin{cases} k^{-6} \cdot C_i, D = 0; \\ ak^{-6}D_i, D \neq 0. \end{cases} \quad (18)$$

5. Системное проектирование многоблочного $\Phi\mathcal{E}$ ПК дробных чисел

На этапе системного проектирования многоразрядного ПК нужно исследовать все варианты декомпозиции ПК на блоки. Следует иметь в виду, что затраты на операционный автомат ПК с числом разрядных счетчиков для хранения цифр X_1, \dots, X_n преобразуемого кода, число регистров состояний, затраты на кодовые шифраторы, дешифраторы нуля и дешифраторы превышения, накапливающий сумматор не зависят от варианта декомпозиции ПК на блоки, а определяются в основном числом входных разрядов n и основанием системы счисления K на входе.

Затраты же на построение $\Phi\mathcal{E}$ $A_{\Phi\mathcal{E}}$ пропорциональны числу входных разрядов, подаваемых на $\Phi\mathcal{E}$. Поэтому при $M=1$ и $A_{\Phi\mathcal{E}} = \alpha * 2^n$ и даже коэффициент $\alpha = k \cdot n$, где k – коэффициент пропорциональности.

При большом числе входных разрядов $n \geq 4 - 24$ $A_{ФЭ}$ будет слишком велико при $M=1$.

При $M > 1$ существенно уменьшается число входных разрядов каждого блока $p = \frac{n}{M}$ и

снижаются общие затраты всех блоков $A_{ФЭ}(M) = M \cdot \alpha \cdot 2^P$.

Но при разделении ФЭ на 2 или более блоков составляющие эквивалентов с каждого блока ФЭ необходимо предварительно суммировать с помощью дополнительных комбинационных сумматоров. При этом с увеличением M возрастают затраты на комбинационные сумматоры КСМ.

Поэтому для каждого варианта декомпозиции необходимо определить как затраты на внешние КСМ, так и затраты на построение ФЭ. При этом системное проектирование ПК необходимо объединить с локальной оптимизацией ФЭ для каждого разбиения, исследовав затраты ФЭ как для 1-й структуры, так и для 2-й структуры ФЭ.

Такое системное проектирование ПК дробных чисел, включающее в себя метод локальной оптимизации ФЭ, удобно выполнять с помощью программного средства FE DROB_m позволяющего проводить анализ аппаратурных затрат каждого блока исследуемого разбиения. При этом программа выдает информацию о числе корпусов определенного типа на реализацию каждого блока ФЭ и суммарного числа корпусов на реализацию ФЭ всех M блоков (рис. 4).

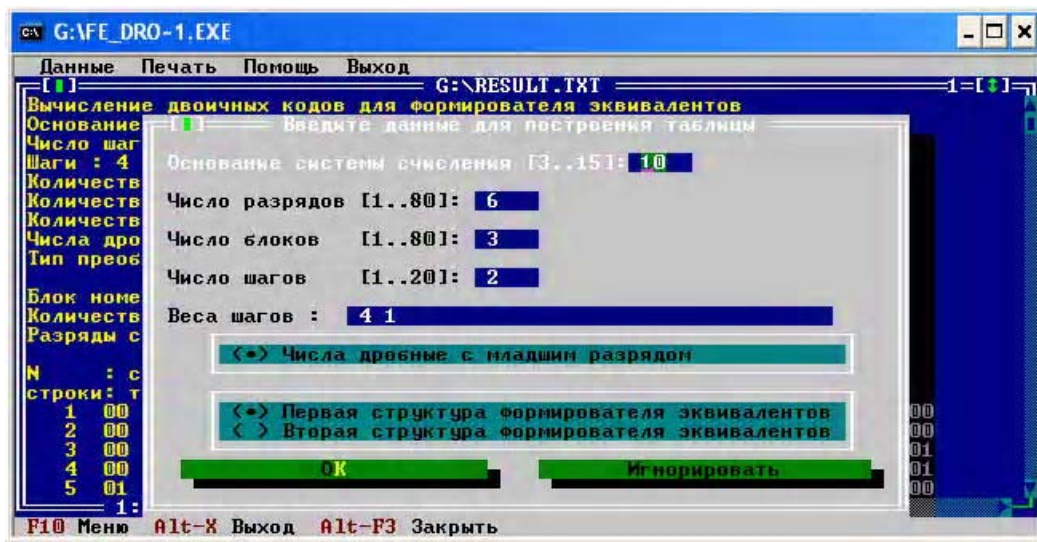


Рис. 4. Интерфейс программного средства FE DROB_m

После таблицы числа корпусов последнего блока (в данном случае блока 3) FE DROB_m выводит информацию об общем числе корпусов затрат на все блоки (в данном случае 22 корпуса).

Результаты исследований по числу ИМС для $K=12$, $n=6$, $a=4$ приведены в таблице.

Тип ФЭ	Число блоков разбиения			
	1	2	3	6
1	212	37	21	12
2	106	35	34	54
КСМ	0	6	12	30
$A_{ФЭ-1}$	212	43	33	42
$A_{ФЭ-2}$	106	41	46	84

Для наглядности поведения аппаратурных затрат графики их зависимости $A_{ФЭ1}$, $A_{ФЭ2}$ представлены на рис. 5.

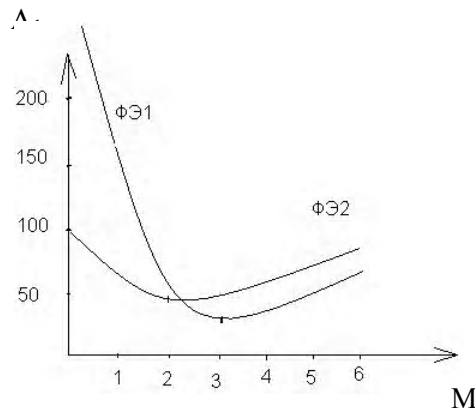


Рис. 5. Графики зависимости числа корпусов от типа разбиения

Из таблицы следует, что применение ФЭ первой структуры дает наиболее простую реализацию (33 корпуса) при разбиении его на три блока по два разряда в каждом $(x_6, x_5); (x_4, x_3); (x_2, x_1)$. Для второй структуры ФЭ результаты будут хуже.

На основании рассмотренного выше можно сформулировать алгоритм системного проектирования ПК дробных чисел.

6. Алгоритм системного проектирования ПК дробных чисел

1. Задать в программе FE DROBm значения исходных данных: основание системы счисления К на входе, число входных разрядов n, число блоков m ($m=1, \overline{M}$); число шагов преобразования (1,2,3 или 4); значения шагов (через пробел); тип ФЭ – первая или вторая структура.

2. Запустить программу и выполнить генерацию таблиц ФЭ всех блоков, таблиц затрат корпусов каждого блока и суммарного числа всех блоков.

3. Выполнить вручную расчет числа корпусов на реализацию внешних КСМ по формуле (). Дополнить строку затрат КСМ в п.2.

4. Перейти к п.1, изменив число блоков разбиения М в исходных данных, не меняя значений остальных параметров, и далее выполнить последовательно п.2 и п.3 алгоритма.

5. Найти суммарное число корпусов ИМС на реализацию как всех блоков ФЭ разбиения, так и внешних КСМ для первой структуры ФЭ.

6. Перейти к п.1 алгоритма, выбрав 2-ю структуру ФЭ (не меняя значений остальных параметров).

7. Выполнить последовательно п.2-п.5 алгоритма и ввести в таблицу затраты на реализацию всех разбиений ФЭ блоки для 2-й структуры ФЭ.

8. Путем анализа и сравнения затрат для 1-й и 2-й структуры ФЭ выбрать вариант декомпозиции по минимуму числа корпусов.

Выводы

1. Рассмотрены две структурные реализации ФЭ и выполнена их сравнительная характеристика.

2. Предложены структурные модели многоблочных многоразрядных формирователей эквивалентов дробных чисел, на основе которых возможно получение таблиц законов функционирования ФЭ.

3. Предложен алгоритм системного проектирования ПК дробных чисел на основе комбинированного алгоритма метода декомпозиции и метода локальной оптимизации структуры ФЭ (1-й и 2-й).

4. Предложено новое программное средство FE DROBm, позволяющее автоматизировать процесс системного проектирования ПК.

Научная новизна результатов состоит в получении обобщенной модели многоблочного ФЭ для ПК дробных чисел и в разработанном алгоритме системного проектирования, позволяющим вести как глобальную, так и локальную оптимизацию ФЭ.

Практическая значимость результатов заключается в возможности проведения (выполнения) автоматизированного проектирования ПК дробных многоразрядных многоблочных

ПК в автоматизированном режиме с помощью программы FE DROBm, что дает возможность после выбора оптимального варианта реализовать его на кристалле.

Список литературы: 1. А. с. 1647908 НОЗМ 7/12. Преобразователь двоично-К-ичного кода в двоичный код/ Н. Я Какурин, Ю. К. Кирьяков, А.Н. Макаренко // Открытия, изобретения. 1991. №17. С.262-263. 2. Какурин Н.Я., Лопухин Ю.В. Сравнительная оценка стратегий, используемых в преобразовании кодов по методу накопления эквивалентов // Сб.науч.тр. 6-й международной конф. “Теории и техники передачи, приема и обработки информации” (2002). Харьков– ХНУРЭ 2002. С. 369-370. 3. Голян В.В., Какурин Н.Я. Программные способы автоматизированного проектирования многоблочных ПК целых чисел // АСУ и ПА. 2002. Вып. 118. С.41-48. 4. Голян В.В., Какурин Н.Я., Макаренко Л.Н. Программный способ построения таблиц функционирования формирователей эквивалентов для многоблочных ПК дробных чисел // АСУ и ПА. 2002. Вып. 119. С.32-40.

Поступила в редколлегию 13.02.2009

Какурин Николай Яковлевич, канд. техн. наук, профессор кафедры АПВТ ХНУРЭ. Научные интересы: прикладная теория цифровых автоматов, автоматизация проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр.Ленина, 14, тел. 70-21-326.

Лопухин Юрий Владимирович, ст. преподаватель кафедры АПВТ ХНУРЭ. Научные интересы: проектирование программного обеспечения, автоматизации проектирования цифровых устройств. Адрес: Украина, 61166, Харьков, пр.Ленина, 14, тел. 70-21-326.

Макаренко Анна Николаевна, канд. техн. наук, доцент кафедры информационных технологий Харьковского института банковского дела. Научные интересы: дискретная математика, анализ и синтез преобразователей код-код. Адрес: Украина, 61074, Харьков, пр.Победы, 55, тел. 336-05-64.

Замалеев Юрий Салихович, канд. техн. наук, доцент кафедры информационных технологий Харьковской национальной академии городского хозяйства. Научные интересы: проектирование устройств вычислительной техники, программирование. Адрес: Украина, 61204, Харьков, пр. Победы, 68-А, кв.17, тел. 336-77-84.